



تحلیل مدار الکترونیکی

دانشگاه فنی حرفه ای

مدرس: باقری

مدارهای الکترونیکی:

بسمه تعالی

فهرست مطالب

صفحه	عنوان
۱	فصل ۱: دیودهای نیمه‌هادی
۲۷	فصل ۲: مدارهای دیودی
۵۳	فصل ۳: ترانزیستورهای دوقطبی
۶۹	فصل ۴: بایاس DC ترانزیستور
۱۰۸	فصل ۵: تحلیل AC ترانزیستور
۱۶۰	فصل ۶: ترانزیستور اثر میدانی (FET)
۱۸۵	فصل ۷: بایاس FET

توجه: مطالب این نوشتار منتخب ترجمه آزادی است از کتاب

Electronic Devices and Circuit Theory, Ninth Edition

(انتشارات نص) R. L. Boylestad and L. Nashlesky, 2006

فصل ۱: دیودهای نیمه‌هادی

مواد نیمه‌هادی:

مواد به لحاظ هدایت الکتریکی به سه گروه عایق، هادی و نیمه‌هادی تقسیم می‌شوند (جدول ۱-۱).

جدول ۱-۱: هدایت الکتریکی

نوع ماده	ρ [Ω -Cm]
عایق (میکا)	10^{12}
نیمه‌هادی	
ژرمانیوم	50
سیلیکن	50×10^3
هادی (مس)	10^{-6}

اهمیت نیمه‌هادی‌ها به لحاظ امکان کار آنها در محدوده هدایت الکتریکی متفاوتی از سطح یک هادی خوب تا یک عایق خوب است.

دو خانواده مهم نیمه‌هادی وجود دارد، نیمه‌هادی‌های تک‌کریستالی و ترکیبی، مهمترین نیمه‌هادی‌های تک‌کریستالی ژرمانیوم (Ge) و سیلیکن (Si) و مهمترین نیمه‌هادی ترکیبی گالیوم آرسناید (GaAs) هستند. در سالهای اولیه به دلیل سهولت دسترسی، استفاده بیش‌تری از ژرمانیوم برای ساخت قطعات الکترونیکی می‌شد، همچنین تصفیه آن و تولید بلور خالص نیز ساده‌تر بود که این امر در صنعت ساخت قطعات الکترونیکی بی‌ار مهم است.

PDF Eraser Free

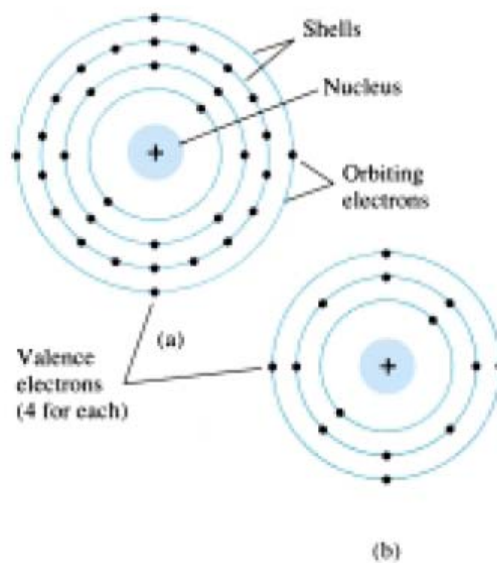
به دلیل حساسیت زیاد به تغییرات درجه حرارت قطعات ساخته شده بر پایه نیمه‌هادی ژرمانیوم، این قطعات برای بسیاری از کاربردها مناسب نبودند.

پس از دستیابی به فناوری تولید بلور خالص سیلیکن و با توجه به مشخصات خوب این عنصر و فراوانی آن استفاده از سیلیکن رواج بیشتری یافت.

در کاربردهای فرکانس بالا و مدارات VLSI استفاده از GaAs به دلیل سرعت بالای عملکرد آن رواج بیشتری دارد.

پیوند کووالانسی و مواد ذاتی:

عدد اتمی (تعداد پروتون) سیلیکن ۱۴، ژرمانیوم ۳۲، گالیوم ۳۱ و آرسنیک ۳۳ است. تعداد الکترون‌های هر اتم برابر تعداد پروتون‌های آن است. ظرفیت آنها (تعداد الکترون مدار آخر) به ترتیب ۴، ۴، ۳ و ۵ است.

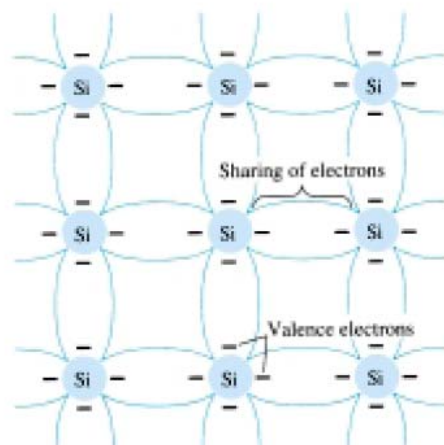


شکل ۱-۱: ساختار اتم، (الف) ژرمانیوم (ب) سیلیکن

پتانسیل لازم برای آزادسازی هر یک از الکترون‌های ظرفیت کمتر از پتانسیل لازم برای آزادسازی باقی الکترون‌ها است.

پیوند کووالانسی و نمایش اتم سیلیکن در پیوند کووالانسی

اتم‌های نیمه‌هادی با به اشتراک الکترون‌های ظرفیت در پیوند کووالانسی ساختار یافته‌اند (شکل ۱-۲).



شکل ۱-۲: ساختار اتم سیلیکن و پیوند کووالانسی الکترون‌های ظرفیت

الکترون‌های ظرفیت می‌توانند با جذب انرژی جنبشی کافی از پیوند کووالانسی آزاد شده و به حالت الکترون آزاد درآیند. جذب انرژی از محیط اطراف می‌تواند از طریق دریافت انرژی نوری به صورت فوتون یا انرژی حرارتی باشد.

در دمای اتاق تعداد حامل‌های آزاد در 1 Cm^3 سیلیکن ذاتی 1.5×10^{10} (۱۵ میلیارد) است. واژه ذاتی به هر ماده نیمه‌هادی اطلاق می‌شود که ناخالصی‌ها در فرایند تصفیه دقیق آن (رشد بلور) به حد خیلی پایینی برسد منظور در حدی است که به لحاظ فناوری امکان دارد.

به الکترون‌های آزاد در مواد که تنها به دلیل عوامل خارجی ایجاد می‌شوند حامل‌های ذاتی می‌گویند. تعداد حامل‌های ذاتی نیمه‌هادی‌های مختلف در جدول ۱-۲ ارائه شده است.

جدول ۱-۲: تعداد حامل‌های ذاتی

حامل‌های ذاتی در سانتی‌متر مکعب	نیمه‌هادی
1.7×10^6	گالیوم-آرسناید
1.5×10^{10}	سیلیکن
2.5×10^{13}	ژرمانیوم

PDF Eraser Free

حامل‌های ذاتی شاخصه مهمی از نیمه‌هادی است اما مشخصات مهم دیگری نیز وجود دارند نظیر هدایت نسبی (μ_n) حامل‌های آزاد که عبارت است از قابلیت حامل‌های آزاد برای حرکت در ماده (جدول ۱-۳).

جدول ۱-۳: هدایت نسبی (μ_n) حامل‌های آزاد

μ_n (Cm ² /V.s)	نیمه‌هادی
1500	سیلیکن
3900	ژرمانیوم
8500	گالیوم-آرسناید

امروزه امکان تولید نیمه‌هادی خالص با میزان ناخالصی ۱ در ۱۰ میلیارد امکان پذیر است. ممکن است این سوال طرح شود که چرا این مقادیر کم تا این اندازه مهم است. ناخالصی ۱ در یک میلیون از نوع مناسب می‌تواند قرص سیلیکن را از یک ماده با هدایت نسبتاً کم به یک هادی خوب تبدیل کند. فرایند توانایی تغییر مشخصه مواد از طریق ورود ناخالصی را تغلیظ (doping) می‌نامند.

یک تفاوت جالب میان هادی‌ها و نیمه‌هادی‌ها در پاسخ آن‌ها نسبت به تغییرات دما است. در هادی‌ها به دلیل ثابت بودن نسبی تعداد الکترون‌های آزاد با افزایش دما به دلیل افزایش ارتعاشات در فضای محدود حرکت الکترون‌ها مشکل تر شده و مقاومت‌ها افزایش می‌یابد (هدایت کاهش می‌یابد)، بنابراین ضریب حرارتی آنها مثبت است. اما برعکس در نیمه‌هادی‌ها با افزایش دما تعداد پیوندهای کووالانسی که انرژی لازم برای شکست پیوند را جذب می‌کنند افزایش یافته و در نتیجه تعداد حامل‌های آزاد افزایش می‌یابند. بنابراین مواد نیمه‌هادی دارای ضریب حرارتی منفی هستند.

سطح انرژی:

هرچه فاصله الکترون اتم از هسته بیشتر باشد سطح انرژی آن بالاتر است. الکترون‌های ظرفیت در هر اتم بالاترین سطح انرژی را در میان الکترون‌های آن دارند. الکترون‌های آزاد که از شکست پیوند کووالانسی بدست می‌آیند بالاترین سطوح انرژی را در ساختار اتمی دارند. سطوح انرژی در عایق‌ها، نیمه‌هادی‌ها و هادی‌ها در شکل ۱-۳ نشان داده شده است. عرض نوار انرژی در ژرمانیوم کمتر از سیلیکن و در گالیوم-آرسناید بیش تر از آن است.

PDF Eraser Free

با افزایش دما یا جذب انرژی نورانی عرض نوار انرژی کاهش می‌یابد.

• سوال: کم بودن عرض نوار انرژی حسن محسوب می‌شود یا عیب؟

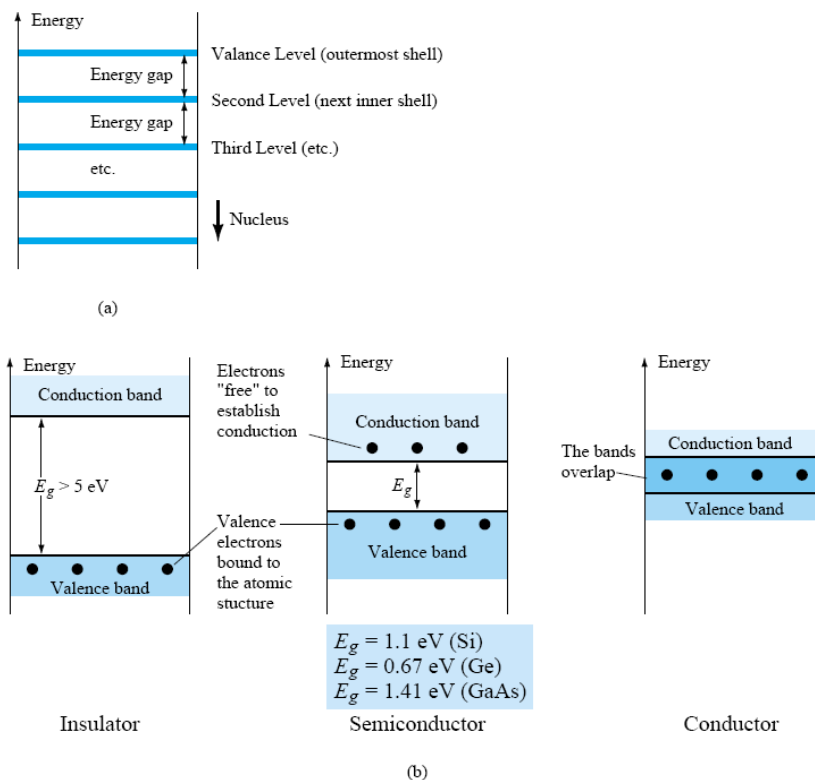
نیمه‌هادی غیرذاتی (نوع n و نوع p):

با افزایش ناخالصی در نیمه‌هادی در حد ۱ اتم در هر ۱۰ میلیون اتم می‌توان ساختار شبکه اتم‌ها را به لحاظ پیوند کووالانسی تا میزان مناسبی برای کنترل مشخصات الکتریکی نیمه‌هادی تغییر داد.

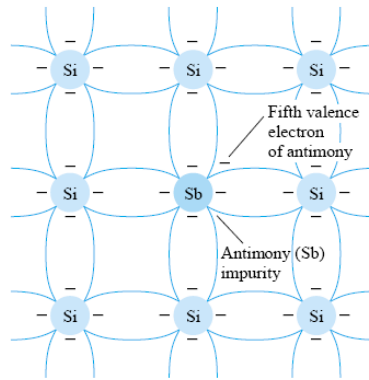
نیمه‌هادی نوع n:

با افزایش عناصری که دارای ۵ الکترون ظرفیت هستند (اتم بخشنده) نظیر آنتیموان، آرسنیک و فسفر نیمه‌هادی نوع n بدست می‌آید. در نتیجه چهار الکترون این عنصر در پیوند کووالانسی شرکت می‌کنند و الکترون پنجم به صورت الکترون آزاد (حامل آزاد) عمل می‌کند که وابستگی کمی به هسته اتم دارد (شکل ۱-۴).

باید به خاطر داشت که علی‌رغم الکترون‌های آزاد نسبتاً زیاد در نیمه‌هادی نوع n، همچنان این ماده حالت خنثی دارد زیرا تعداد پروتون‌ها و الکترون‌ها با یکدیگر برابرند.



شکل ۱-۳: (الف) سطح انرژی الکترون‌های اتم (ب) تفاوت سطح انرژی اتم‌های ظرفیت در عایق‌ها، نیمه‌هادی‌ها و هادی‌ها



شکل ۱-۴: ساختار اتم آنتیموان در نیمه‌هادی نوع n سیلیکن

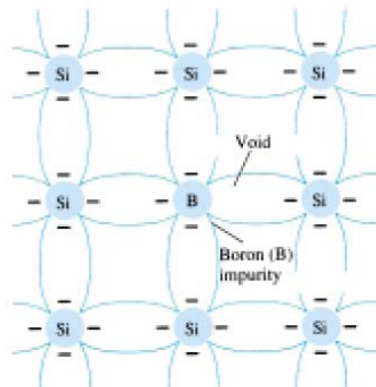
در نیمه‌هادی دارای ناخالصی سطح انرژی دیگری در فاصله میان نوارهای ظرفیت و هدایت به وجود می‌آید که اتم‌های آزاد دارای این سطح انرژی با جذب انرژی کمتری به نوار هدایت منتقل می‌شوند. در نیمه‌هادی ذاتی سیلیکن به ازای هر 10^{12} اتم یک الکترون آزاد وجود دارد. حال اگر میزان ناخالصی به میزان یک اتم در هر ۱۰ میلیون اتم سیلیکن افزوده شود نسبت الکترون‌های آزاد نسبت به نیمه‌هادی ذاتی برابر است با

$$10^{12} / 10^7 = 10^5$$

بنابراین تعداد حامل‌های آزاد به میزان صد هزار برابر افزایش می‌یابد.

نیمه‌هادی نوع p:

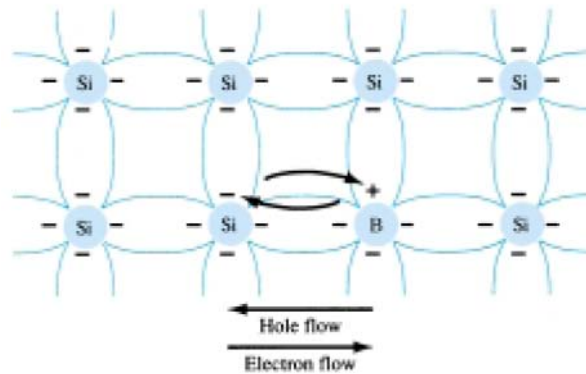
نیمه‌هادی نوع p با افزودن عنصری سه ظرفیتی نظیر بُر، گالیوم و ایندیم به نیمه‌هادی ذاتی حاصل می‌شود. در این حالت تعداد الکترون‌های عنصر سه ظرفیتی برای کامل کردن پیوندهای کووالانسی کافی نیست. این حالت یک حفره (فقدان الکترون) حاصل می‌گردد که می‌تواند جذب الکترون کند. ناخالصی سه ظرفیتی، اتم پذیرنده نامیده می‌شود.



شکل ۱-۵: ساختار اتم بُر در نیمه‌هادی نوع p سیلیکن

مسیر جابه جایی الکترون و حفره:

با جابه جایی هر اتم از یک پیوند کووالانسی به حفره کناری در واقع مسیر جابه جایی حفره را می توان عکس آن الکترون در نظر گرفت (شکل ۶-۱).

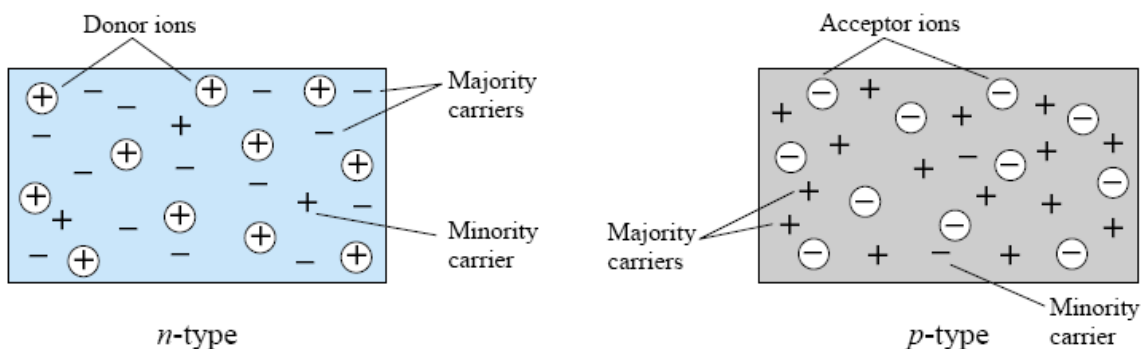


شکل ۶-۱: جا به جایی الکترون و حفره در نیمه‌هادی نوع p

حاملهای اکثریت و اقلیت:

در نیمه‌هادی ذاتی تعداد بسیار کمی الکترون می‌توانند انرژی لازم برای شکستن پیوند کووالانسی را بشکنند و زوج الکترون و حفره بدست آید. در نیمه‌هادی نوع n تعداد الکترون‌ها خیلی افزایش می‌یابند اما تعداد حفره‌ها (حامل‌های اقلیت) تغییر چندانی نمی‌کنند، بنابراین در نیمه‌هادی تعداد الکترون‌ها (حامل‌های اکثریت) خیلی بیش از حفره‌ها (حامل‌های اقلیت) است.

این موضوع در نیمه‌هادی نوع p برعکس است، یعنی در این نوع نیمه‌هادی تعداد حفره‌ها (حامل‌های اکثریت) خیلی بیش تر از الکترون‌ها (حامل‌های اقلیت) است.



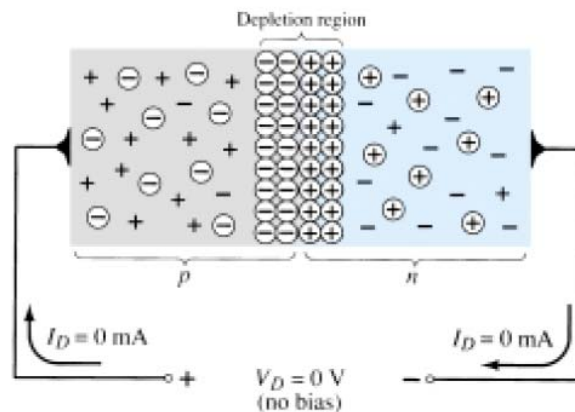
شکل ۷-۱: حاملهای اکثریت و اقلیت در نیمه‌هادی نوع n و p

دیود نیمه‌هادی:

با به هم پیوستن ماده نیمه‌هادی نوع n و نوع p به یکدیگر دیود نیمه‌هادی به وجود می‌آید که دارای کاربرد های زیادی در صنعت الکترونیک است)

حالت بدون بایاس ($V_D = 0 \text{ V}$)

در محل اتصال الکترون‌ها و حفره‌ها در ناحیه مرزی با یکدیگر ترکیب شده و منطقه‌ای خالی از بار آزاد به وجود می‌آید که به آن منطقه تهی می‌گویند زیرا این منطقه تهی از حامل‌های آزاد است. در این منطقه پس از ترکیب الکترون و حفره‌ها فقط یون‌های مثبت و منفی باقی می‌مانند. اگر به دو طرف این ماده در اتصال هادی متصل شود می‌توان آن را در سه حالت بایاس، بایاس مستقیم و معکوس قرار داد. مقصود از بایاس اعمال ولتاژ خارجی به دو ترمینال آن است که موجب عکس‌العمل قطعه می‌شود. در حالت بدون بایاس دیود نیمه‌هادی حاصل کل جریان صفر است (شکل ۸-۱).



شکل ۸-۱: دیود نیمه‌هادی در حالت بدون بایاس

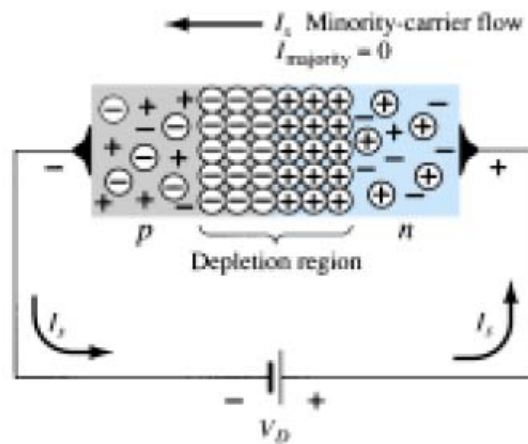
حالت بایاس معکوس ($V_D < 0 \text{ V}$):

اگر ولتاژ خارجی به گونه‌ای به اتصال pn وصل شود که ولتاژ مثبت به نیمه‌هادی n و ولتاژ منفی به نیمه‌هادی p وصل شود تعداد یون مثبت در ناحیه مرزی منطقه تهی نیمه‌هادی n افزایش می‌یابد. زیرا الکترون بیش‌تری جذب قطب مثبت ولتاژ اعمالی می‌شود. به دلیل مشابه تعداد یون منفی در ناحیه مرزی منطقه تهی نیمه‌هادی p نیز افزایش می‌یابد. نتیجه این موضوع عریض‌تر شدن منطقه تهی است که موجب دشوارتر شدن گذر حامل‌های اکثریت از این منطقه می‌گردد.

جریان عبوری در حالت بایاس معکوس، جریان اشباع معکوس نامیده شده و با I_s نمایش داده می‌شود. این جریان به ندرت از حد چند میکروآمپر افزایش می‌یابد. حتی در سال‌های اخیر دیودهایی ساخته شده‌اند با

PDF Eraser Free

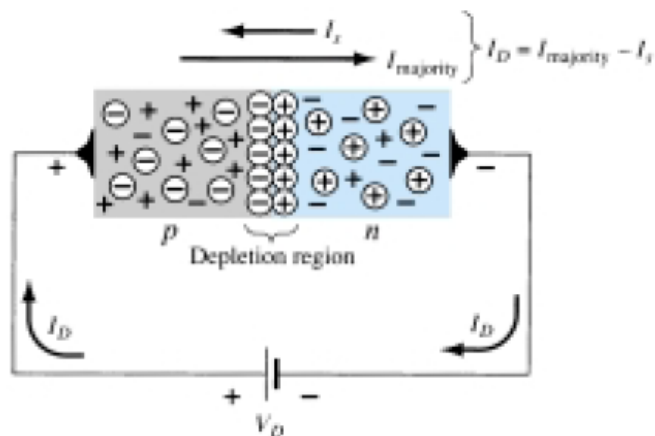
جریان اشباع معکوس در محدوده نانو آمپر. دلیل نام گذاری با عنوان اشباع آن است که این جریان خیلی زود به مقدار ماکزیمم خود می‌رسد و با افزایش ولتاژ بایاس معکوس تقریباً ثابت می‌ماند (شکل ۹-۱).



شکل ۹-۱: دیود نیمه‌هادی در حالت بایاس معکوس

حالت بایاس مستقیم ($V_D > 0 \text{ V}$):

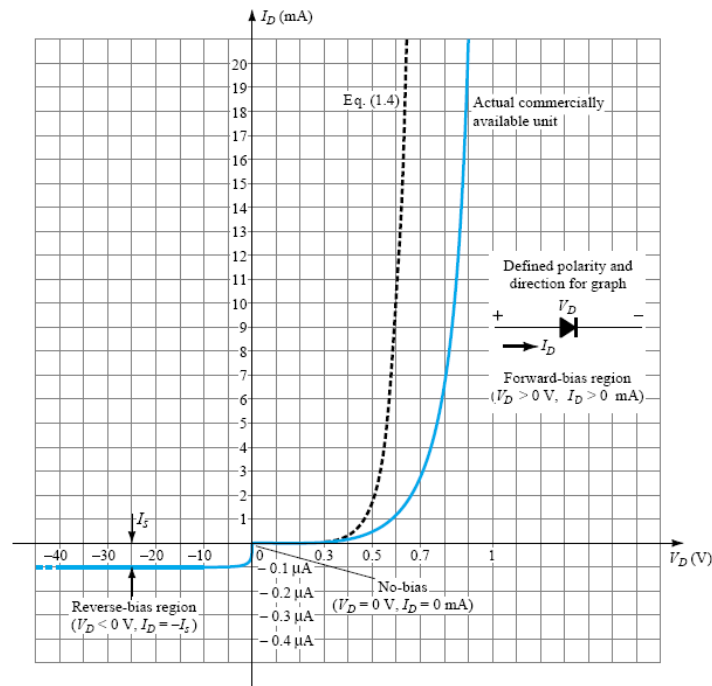
بایاس مستقیم یا حالت روشن دیود در زمانی است که ولتاژ خارجی به گونه‌ای به اتصال pn متصل شود که ولتاژ مثبت به نیمه‌هادی نوع p و ولتاژ منفی به نیمه‌هادی نوع n متصل گردد. در این حالت ولتاژ V_D الکترون‌ها را به نیمه‌هادی نوع n می‌راند و حفره‌های نیمه‌هادی با یون‌های نزدیک ناحیه تهی ترکیب شده و در نتیجه عرض ناحیه تهی کاهش می‌یابد. در نتیجه حامل‌های اکثریت به سهولت از محل اتصال عبور می‌کنند و جریان در دیود برقرار می‌شود و به صورت نمایی افزایش می‌یابد.



شکل ۱۰-۱: دیود نیمه‌هادی در حالت بایاس مستقیم

PDF Eraser Free

شکل ۱-۱۱ منحنی مشخصه یک دیود را نمایش می‌دهد. به تفاوت واحدهای محور عمودی نمودار (میلی آمپر در جهت مثبت و پیکو آمپر در جهت منفی) و نیز محدوده تغییرات ولتاژ که کمتر از یک ولت است دقت نمایید.



شکل ۱-۱۱: منحنی مشخصه یک دیود سیلیکن

بر اساس مباحث مطرح در فیزیک الکترونیک، منحنی مشخصه دیود از رابطه زیر که معادله شاکلی نامیده می‌شود برای نواحی بایاس مستقیم و معکوس قابل محاسبه است

$$I_D = I_s (e^{V_D/nV_T} - 1)$$

که در آن I_s جریان اشباع معکوس

V_D ولتاژ اعمالی به دو سر دیود در بایاس مستقیم و معکوس

n ضریب ثابت بین ۱ و ۲ که بستگی به شرایط کاری و ساخت فیزیکی آن دارد. در ادامه این درس آن را برابر یک در نظر می‌گیریم.

V_T ولتاژ حرارتی نامیده می‌شود و عبارت است از

$$V_T = \frac{kT}{q}$$

k ثابت بولتزمن 1.38×10^{-23} J/K

T دمای مطلق بر حسب کلونین

q دامنه بار الکترون برابر 1.6×10^{-19}

V_T در دمای محیط (27°C) حدود ۲۶ میلی ولت است و پارامتر مهمی در تجزیه و تحلیل‌های آن است.

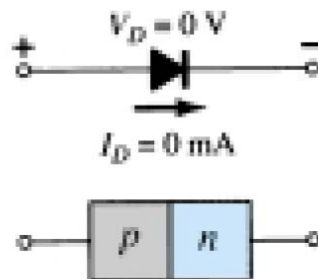
برای V_D های مثبت می‌توان به صورت تقریبی نوشت

$$I_D = I_s e^{V_D/V_T}$$

برای V_D های منفی هم می‌توان به صورت تقریبی نوشت

$$I_D = -I_s$$

بر اساس قرارداد، بایاس مستقیم حالتی است که جهت پیکان بردار قراردادی جریان هم جهت با بردار شکل قراردادی دیود است (شکل ۱-۱۲).



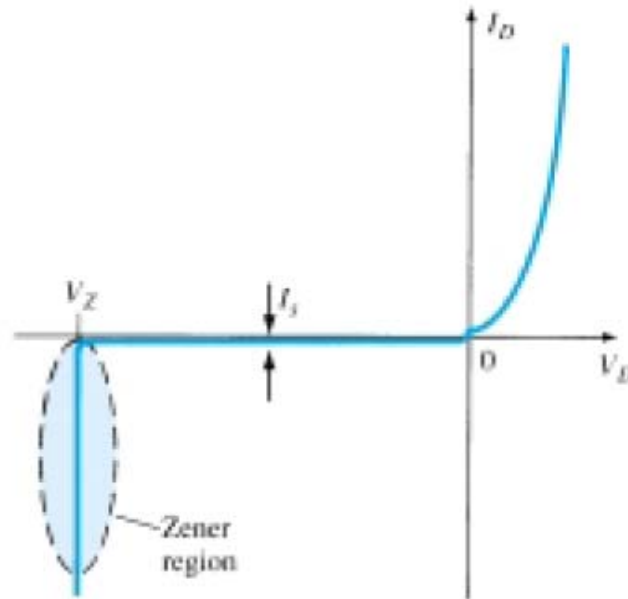
شکل ۱-۱۲: نماد قراردادی دیود

در دیودهای واقعی تجاری که در صنعت استفاده می‌شود جریان اشباع معکوس تا حد قابل ملاحظه‌ای بالاتر از جریان اشباع معکوس قابل محاسبه توسط معادله شاکلی است. این موضوع به دلیل اتصالات و مقاومت ماده جانبی آن است. اما بهر حال این جریان بسیار کوچکتر از جریان بایاس مستقیم است.

ولتاژ شکست معکوس دیود:

در سطوح ولتاژی بالا در بایاس معکوس در ولتاژی که ولتاژ شکست معکوس دیود نامیده می‌شود، جریان با شیب بسیار بالایی در جهت معکوس افزایش می‌یابد. این ولتاژ موسوم به شکست زنی است و با V_z نمایش داده می‌شود (شکل ۱-۱۳).

شکست دیود در بایاس معکوس ممکن است بر اساس یکی از پدیده‌های بهمنی یا شکست زنی رخ دهد. اگر این شکست در ولتاژهای بالا باشد بر اساس پدیده بهمنی است اما در حالت وقوع آن در ولتاژهای کم حدود 5 V - حالت شکست زنی موجب این امر است.



شکل ۱-۱۳: ناحیه زنری

حداکثر ولتاژ قابل اعمال به دیود قبل از ورود به ناحیه زنری، ولتاژ پیک معکوس نامیده می‌شود و با PRV نمایش داده شود.

در یک درجه حرارت ثابت، جریان اشباع معکوس دیود با افزایش بایاس معکوس افزایش می‌یابد.

دیودهای GaAs, Si, Ge:

کلیت مباحث مطرح شده در مورد دیود سیلیکن در مورد دیودهای ژرمانیوم و گالیوم-آرسناید نیز صادق است. البته مقادیر ولتاژها و جریانهای آنها با یکدیگر متفاوت است. جدول ۱-۴ ولتاژ هدایت دیود (V_K) را برای این سه نوع دیود نشان می‌دهد.

جدول ۱-۴: ولتاژ هدایت (زانویی منحنی مشخصه)

نوع نیمه‌هادی	V
ژرمانیوم	0.3
سیلیکن	0.7
گالیوم-آرسناید	1.2

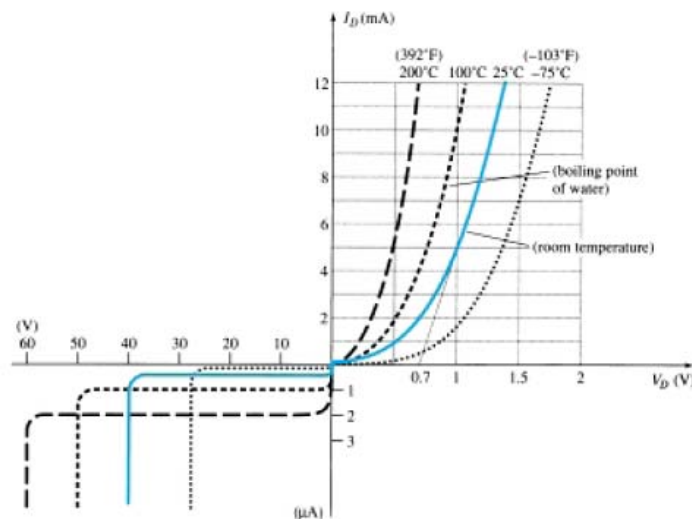
مقدار جریان اشباع معکوس دیود گالیوم-آرسناید حدود یک 1 pA است و در مقایسه این جریان برابر 10 pA برای سیلیکن و $1 \text{ } \mu\text{A}$ برای ژرمانیوم است. همچنین ولتاژ شکست معکوس ماکزیمم گالیوم-آرسناید

PDF Eraser Free

حدود ۱۰٪ بالاتر از سیلیکن است و این ولتاژها برای دیودها می‌تواند تا میزان 1 kV باشد و برای دیود ژرمانیوم 400 V است. البته برای دیودهای قدرت سیلیکن این ولتاژ تا حدود 20 kV است.

تأثیر دما:

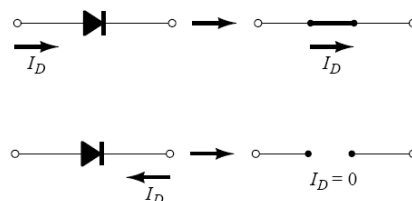
افزایش درجه حرارت بر روی منحنی مشخصه دیود در بایاس مستقیم موجب جابجایی منحنی به سمت چپ در حدود کاهش 2.5 mV به ازاء افزایش یک درجه سانتی گراد است. در بایاس معکوس با افزایش دما منحنی به سمت پایین و چپ جابجا می‌شود. به ازاء افزایش دمای ده درجه سانتی گراد مقدار جریان اشباع معکوس دو برابر می‌شود (شکل ۱-۱۴)



شکل ۱-۱۴: تأثیر دما بر منحنی مشخصه دیود

دیود ایده‌آل و دیود واقعی:

براساس مطالب طرح شده در بخش های قبل دیود ایده‌آل شباهتی با کلید مکانیکی دارد (شکل ۱-۱۵).

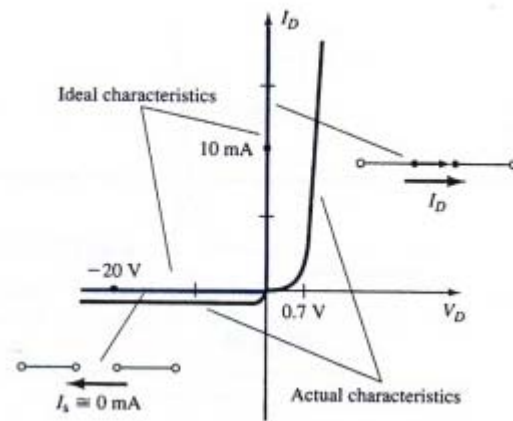


شکل ۱-۱۵: تشبیه دیود ایده‌آل به کلید مکانیکی

در بایاس موافق دیود ایده‌آل شبیه به یک کلید در حالت بسته (وصل) است و مقاومت کمی از خود نشان می‌دهد با این تفاوت که تنها جریان را در یک جهت از خود عبور می‌دهد. البته میزان جریان عبوری آن

PDF Eraser Free

محدود است. در حالت بایاس مخالف نیز دیود ایده‌آل شبیه کلید در حالت باز (قطع) است، با این تفاوت که مقاومت آن بینهایت نیست و جریان ناچیزی (جریان اشباع معکوس) را از خود عبور می‌دهد. شکل (۱-۱۶) منحنی مشخصه کلید مکانیکی را در مقایسه با منحنی مشخصه دیود ایده‌آل نمایش می‌دهد.



شکل ۱-۱۶: مقایسه منحنی مشخصه دیود واقعی و دیود ایده‌آل

مقاومت دیود:

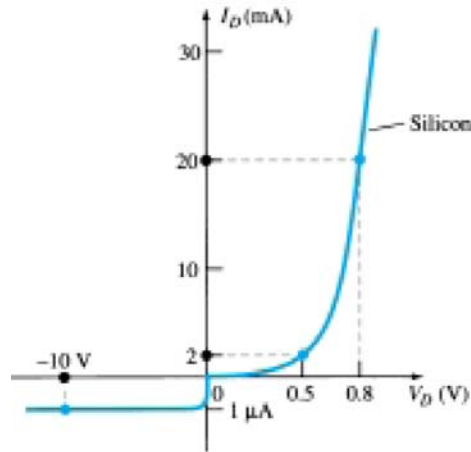
در شرایط کاری دیود با تغییر نقطه کار دیود مقاومت آن نیز تغییر می‌کند، زیرا منحنی مشخصه دیود غیر خطی است. برای دیود می‌توان سه نوع مقاومت در نظر گرفت که به توضیح آنها می‌پردازیم.

مقاومت استاتیکی یا DC:

اعمال ولتاژ DC به مدار شامل دیود نیمه‌هادی موجب می‌گردد دیود در نقطه کار معینی از منحنی مشخصه خود قرار گیرد و ولتاژ و جریان آن در همان نقطه تثبیت گردد (با فرض ثابت بودن شرایط کار).

مقاومت استاتیکی دیود را می‌توان به سادگی با پیدا کردن جریان و ولتاژ دیود از روی منحنی مشخصه و یافتن نسبت آنها با استفاده از رابطه زیر بدست آورد (شکل ۱-۱۷):

$$R_D = \frac{V_D}{I_D}$$



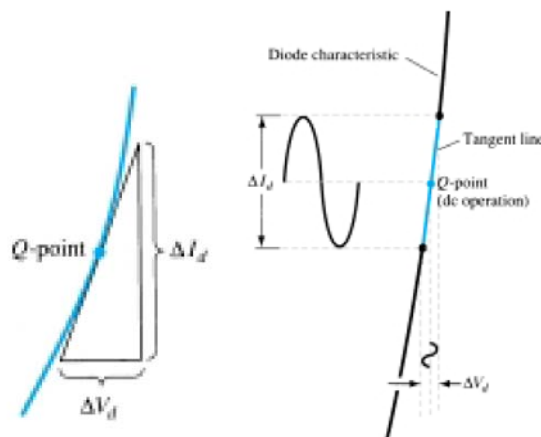
شکل ۱-۱۷: تعیین مقاومت DC دیود در یک نقطه کار مشخص

مقاومت دینامیکی یا AC:

مقاومت استاتیکی تنها به نقطه کار بستگی دارد و مستقل از نحوه تغییرات منحنی مشخصه دیود در منطقه پیرامونی نقطه کار است. اگر به جای ولتاژ DC یک ولتاژ متغیر مثلاً سینوسی به مدار اعمال شود در آن حالت شرایط متفاوت خواهد بود زیرا تغییر ورودی به صورت لحظه‌ای نقطه کار را بر روی منحنی مشخصه دیود تغییر خواهد داد. برای بیان این حالت مقاومت دینامیکی یا AC را تعریف می‌کنیم که تناسب معکوس با شیب خط مستقیم مماس بر منحنی مشخصه دیود در نقطه کار آن دارد (شکل ۱-۱۸) و از رابطه زیر محاسبه می‌شود:

$$r_d = \frac{\Delta V_d}{\Delta I_d}$$

که در آن Δ مبین تغییر در منطقه محدود است.



شکل ۱-۱۸: تعیین مقاومت AC دیود در یک نقطه کار مشخص

می‌توان دید که معمولاً در نقاط کار پایین تر (جریان کمتر یا ولتاژ کوچکتر) مقاومت AC بیشتر است.

PDF Eraser Free

معادله فوق در واقع با شیب خط مماس ارتباط دارد. می‌توان با مشتق‌گیری از معادله مشخصه دیود نوشت:

$$\frac{d}{dV_D}(I_D) = \frac{d}{dV_D}[I_S (e^{\frac{V_D}{nV_T}} - 1)] = \frac{1}{nV_T}(I_D + I_S)$$

با فرض $I_D \gg I_S$ و با معکوس کردن این رابطه برای یافتن نسبت مقاومت داریم:

$$\frac{dV_D}{dI_D} = r_d = \frac{nV_T}{I_D}$$

با فرض $n = 1$ و $V_T = 26 \text{ mV}$ خواهیم داشت:

$$r_d = \frac{26 \text{ mV}}{I_D}$$

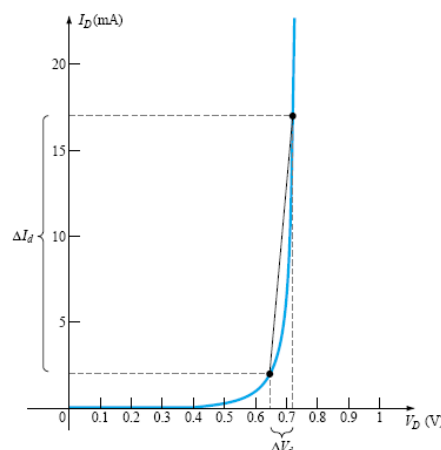
لذا فقط با داشتن جریان نقطه کار می‌توانیم مقاومت دینامیکی را بدست آوریم (برای بخش با شیب زیاد منحنی مشخصه). البته در حالت واقعی به دلیل وجود مقاومت اتصال پایه‌ها و بخش‌های دیگر نیمه‌هادی (غیر از نقطه اتصال) مقاومت دینامیکی کمی از مقدار محاسبه شده در رابطه فوق بیش‌تر است.

مقاومت میانگین AC:

اگر از تغییرات دامنه ورودی زیاد باشد به گونه‌ای که محدوده قابل ملاحظه‌ای از منحنی مشخصه دیود را دربرگیرد آنگاه مقاومت میانگین AC را که برحسب تعریف برابر با عکس شیب خط اتصال دهنده نقاط ماکزیمم و مینیمم حاصل از تغییرات ورودی است را در نظر می‌گیریم (شکل ۱-۱۹).

$$r_{av} = \left. \frac{\Delta V_D}{\Delta I_D} \right|_{\text{pt. to pt.}}$$

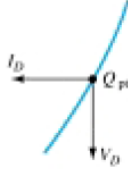
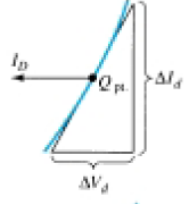
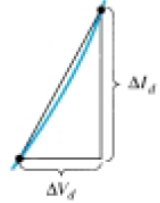
هرچه مقادیر حداکثر و حداقل ورودی کمتر باشد مقاومت میانگین AC بیشتر خواهد بود.



شکل ۱-۱۹: تعیین مقاومت میانگین دیود در یک محدوده کار مشخص

در جدول ۱-۵ تعریف مقادیر مقاومت‌های مختلف دیود به صورت خلاصه ارائه شده است.

جدول ۱-۵: تعریف مقاومت های مختلف دیود

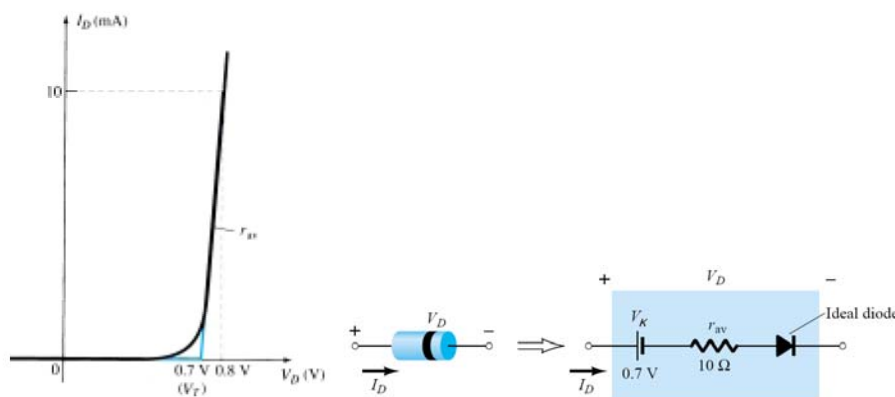
Type	Equation	Special Characteristics	Graphical Determination
DC or static	$R_D = \frac{V_D}{I_D}$	Defined as a point on the characteristics	
AC or dynamic	$r_d = \frac{\Delta V_d}{\Delta I_d} = \frac{26 \text{ mV}}{I_D}$	Defined by a tangent line at the Q-point	
Average ac	$r_{av} = \frac{\Delta V_d}{\Delta I_d \text{ pt. to pt.}}$	Defined by a straight line between limits of operation	

مدار معادل دیود:

برای سهولت در تحلیل مدارهای الکترونیک معمولاً به جای مشخصه اصلی دیود از مدار معادل آن استفاده می‌شود. مدار معادل عبارت است از ترکیبی از عناصر الکتریکی خطی که عملکردی مشابه مدار اصلی دارد.

مدار معادل پاره خطی:

منحنی مشخصه دیود را می‌توان با توجه به خصوصیات آن با چند پاره خط جایگزین نمود که شکل ۱-۲۰ این مدار معادل متشکل از یک منبع ولتاژ V_K ، یک مقاومت r_{av} و یک دیود ایده‌آل را نمایش می‌دهند.



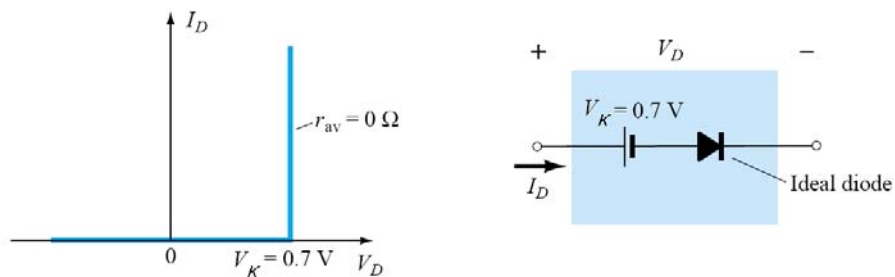
شکل ۱-۲۰: مدار معادل پاره خطی دیود سیلیکن

PDF Eraser Free

البته باید به خاطر داشت که V_K همانند یک منبع ولتاژ مستقل نیست لذا با اتصال ولت‌متر به دو سر دیود مدار باز می‌توان چنین ولتاژی را مشاهده کرد.

مدار معادل ساده شده:

در بسیاری کاربردها با توجه به ناچیز بودن مقدار r_{av} نسبت به مقاومت کلی مدار می‌توان از مدل ساده شده دیود استفاده کرد که تنها متشکل از یک منبع ولتاژ V_K و یک دیود ایده‌آل است (شکل ۱-۲۱).



شکل ۱-۲۱: مدار معادل ساده شده دیود سیلیکن

البته چنانچه ولتاژ شبکه مدار نیز از V_K خیلی بزرگتر باشد حتی می‌توان از V_K نیز صرف‌نظر کرد و مدار معادل دیود واقعی را مشابه دیود ایده‌آل در نظر گرفت. جدول زیر (۱-۶) خلاصه‌ای از بحث مدار معادل دیود را نشان می‌دهد.

جدول ۱-۶: مدار معادل دیود در شرایط مختلف

Type	Conditions	Model	Characteristics
Piecewise-linear model			
Simplified model	$R_{network} \gg r_{av}$		
Ideal device	$R_{network} \gg r_{av}$ $E_{network} \gg V_K$		

خازن معادل دیود:

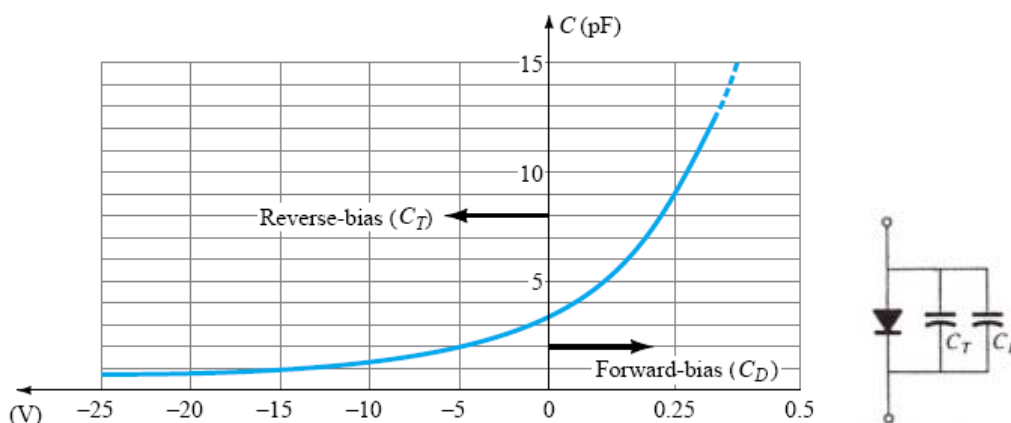
در فرکانس های بالا قطعات الکتريکی یا الکترونیکی از خود رفتاری متفاوت نسبت به رفتار فرکانس پایین نشان می دهند، زیرا مقادیر سلف ها و خازن های ناچیز با افزایش فرکانس امپدانس کمتری از خود نشان می دهند که در مدار تاثیر می گذارد.

در دیود دو نوع خازن معادل وجود دارد که یکی در بایاس معکوس غالب است و دیگری در بایاس مستقیم.

در بایاس معکوس منطقه تهی که فاقد حامل آزاد است همانند یک خازن عمل می کند که خازن گذر یا خازن تهی C_T نامیده می شود. می دانیم ظرفیت خازن برابر است با $C = \epsilon \frac{A}{d}$ در نتیجه با افزایش ولتاژ معکوس و عریض تر شدن منطقه تهی ظرفیت این خازن کاهش می یابد البته در ولتاژ های معکوس خیلی زیاد خازن پراکندگی (خازن حاصل اتصالات خارجی و ماده محیطی دیود غالب است).

در بایاس مستقیم افزایش تزریق جریان موجب افزایش بار در منطقه خارجی کنار منطقه تهی در دیود شده که اثری همانند وجود یک خازن دارد که به آن خازن انتشار C_D می گویند. با افزایش جریان بایاس مستقیم خازن انتشار افزایش می یابد اما در مقابل مقاومت مرتبط کاهش یافته به گونه ای که ثابت زمانی $\tau = RC$ ثابت می ماند.

شکل ۱-۲۲ خازنهای معادل دیود و منحنی تغییرات خازن های گذر و انتشار نسبت به ولتاژ اعمالی را برای یک دیود سیلیکن نشان می دهد.



شکل ۱-۲۲: خازنهای معادل دیود و منحنی تغییرات ظرفیت خازنی دیود

وجود خازنهای گذر و انتشار موجب محدود شدن عکس العمل دیود در تغییر حالات سریع از بایاس مستقیم و معکوس به یکدیگر شده و در نتیجه در سرعت سویچینگ (کلیدزنی) دیود تاثیر می گذارد. خازن معکوس دیود در دیودهای خازنی برای مدارات فرکانس بالا نظیر مدولاتورها کاربرد دارد.

مشخصات فنی دیود:

دیودهای تولید شده توسط سازندگان همراه با مشخصات فنی هستند که در اختیار طراحان مدارات الکتریکی و استفاده کنندگان آنها قرار می‌گیرد. در بعضی موارد این مشخصات به صورت خلاصه شامل مقادیر برخی از مشخصات مهم است و گاهی نیز به صورت کاملتر شامل جداول مشخصات و نمودارهای مختلف نیز می‌گردد.

آگاهی از برخی از این مشخصات مهم و بهره‌گیری از آنها در طراحی مدارات اهمیت ویژه‌ای در کاربرد صحیح مدار و افزایش قابلیت عملکرد آن است. برخی از این موارد مهم را مرور کرده و نقش آنها را بررسی می‌کنیم:

۱- ولتاژ بایاس مستقیم V_F (در جریان و دمای مشخص)

۲- حداکثر جریان مستقیم I_F (در دمای مشخص)

۳- جریان اشباع معکوس I_R (در دما و ولتاژ مشخص)

۴- حد ولتاژ معکوس [PIV یا PRV یا $V(BR)$ یا BR] از واژه ی "Breakdown" گرفته شده است. [در دمای مشخص

۵- حداکثر توان تلفاتی در دمای مشخص $P_{D_{max}}$

۶- مقادیر خازن‌ها

۷- t_{rr} زمان بازیافت معکوس (زمان لازم برای تغییر حالت از بایاس معکوس به بایاس مستقیم)

۸- محدوده حرارتی کار

با توجه به نوع دیود مورد استفاده ممکن است داده دیگری نیز نظیر محدوده فرکانسی، نویز، زمان سوئیچینگ و ... نیز ارائه شود.

به عنوان مثالی از کاربرد این مشخصه می‌توان به نمونه زیر اشاره کرد:

حداکثر توان تلفاتی دیود $P_{D_{max}}$ مبین حداکثر توانی است که در دمای مشخص نقطه اتصال دیود می‌تواند بر روی آن تلف گردد. اگر ولتاژ دیود را برابر $V_D = 0.7 \text{ V}$ در نظر بگیریم. توان تلف شده بر روی دیود برابر است با

$$P_{dissipated} \cong (0.7 \text{ V})I_D$$

لذا در صورت ثابت نگه داشتن دمای نقطه ی اتصال می‌توان حداکثر چنین جریانی را بر روی دیود در نظر گرفت البته با افزایش درجه حرارت نقطه اتصال این جریان کاهش می‌یابد.

نمادگذاری دیود نیمه‌هادی:

در عمل با توجه به تنوع مشخصات فنی از قبیل جریان، لتاژ و توان تلفاتی دیود از روش‌های گوناگونی نظیر بهره‌گیری از نماد دیود یا یک نوار حلقه‌ای یا حروفی نظیر K برای مشخص کردن کاتد و آند دیود استفاده می‌شود.

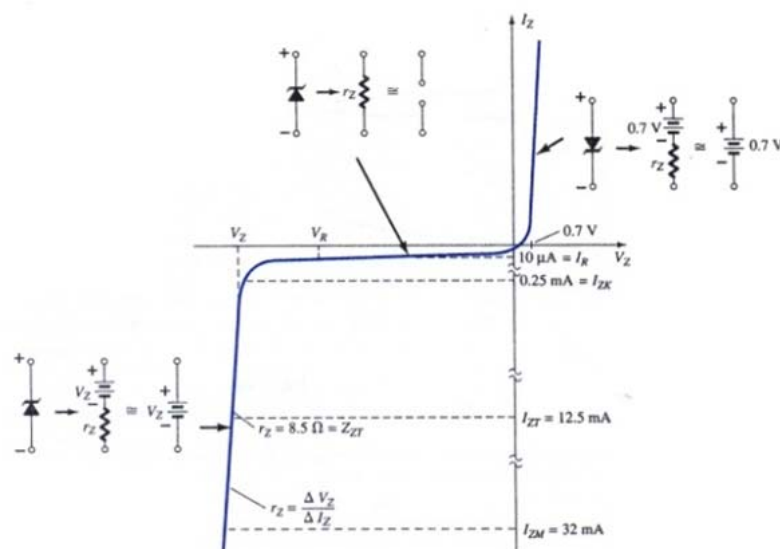
انواع دیود:

به غیر از دیود عادی که برای کاربردهایی نظیر یکسوسازی یا سویچینگ استفاده می‌گردد، دیودهای خاص دیگری نیز وجود دارد که برای کاربردهای مشخصی استفاده می‌شود. در این بخش به معرفی اجمالی برخی از مهمترین دیودها می‌پردازیم.

دیود زنر:

پیش از این دیدیم که در بایاس معکوس دیودها دارای ولتاژ شکستی هستند که منحنی مشخصه به صورت عمودی تغییر جهت می‌دهد و جریان می‌تواند با شیب زیادی افزایش یابد در این حالت جهت جریان مخالف دیود بایاس مستقیم است.

عملکرد این ناحیه از منحنی مشخصه دیود مبنای طراحی و ساخت دیودهای خاصی است با نام دیود زنر که با نماد مشخص شده در شکل ۱-۲۳ نمایش داده می‌شود. همان‌گونه که در شکل قابل مشاهده است، دیود زنر در نواحی مختلف منحنی مشخصه عملکرد متفاوتی دارد و مدار معادل مخصوص به خود را دارد که به صورت نسبتاً دقیق یا ساده شده متناسب با شرایط مدار در نظر گرفته می‌شود.



شکل ۱-۲۳: دیود زنر و مدار معادل آن در نواحی متفاوت

PDF Eraser Free

در ساخت دیود زنر می‌توان با کنترل میزان ناخالصی ولتاژ شکست دیود را تغییر داد. هرچه میزان ناخالصی بیش تر باشد ولتاژ شکست دیود زنر پایین تر می‌آید. در حال حاضر دیود زنر از ولتاژ ۱/۸ تا ۲۰۰ ولت و توان ۱/۴ تا ۵۰ وات قابل تهیه است. برای ساخت دیود زنر به دلیل قابلیت های مناسب حرارتی و جریانی سیلیکن از این نوع نیمه‌هادی استفاده می‌شود.

مشخصات فنی یک دیود زنر $\pm 20\%$ و 500 mW و 10 V در جدول ۷-۱ ارائه شده است.

جدول ۷-۱: مشخصات فنی یک دیود زنر

Zener Voltage Nominal, V_Z (V)	Test Current, I_{ZT} (mA)	Max Dynamic Impedance, Z_{ZT} at I_{ZT} (Ω)	Maximum Knee Impedance, Z_{ZK} at I_{ZK} (Ω) (mA)	Maximum Reverse Current, I_R at V_R (μA)	Test Voltage, V_R (V)	Maximum Regulator Current, I_{ZM} (mA)	Typical Temperature Coefficient (%/ $^{\circ}\text{C}$)
10	12.5	8.5	700 0.25	10	7.2	32	+0.072

منظور از ولتاژ نامی زنر متوسط ولتاژ زنر است و 20% نمایانگر آن است ولتاژ زنر در محدوده $10 \text{ V} \pm 20\%$ یعنی 8 V تا 12 V می‌تواند تغییر کند. البته دیودهای زنر با محدوده تغییرات 10% قابل دسترس است. جریان تست دیود I_{ZT} جریانی است با میزان یک چهارم سطح توان دیود زنر. به عبارت دیگر:

$$P_{Z_{\max}} = 4I_{ZT} V_Z$$

مثلاً برای دیود زنر 10 V مربوط به این جدول داریم:

$$P_{Z_{\max}} = 4I_{ZT} V_Z = 4(12.5 \text{ mA})(10 \text{ V}) = 500 \text{ mW}$$

که همان توان ذکر شده برای دیود زنر است. مقاومت دینامیکی 8.5Ω در اغلب کاربردها به اندازه کافی در مقابل سایر مقاومت های مدار کوچک بوده و قابل صرفنظر کردن است. البته این مقاومت مربوط به ناحیه زنری است اما در ولتاژ معکوس کمتر مقاومت دینامیکی خیلی بیشتر بوده و باید در نظر گرفته شود.

ماکزیمم جریان I_{ZM} حداکثر جریانی است که دیود در بایاس معکوس مورد استفاده قرار می‌گیرد. ضریب حرارتی نیز وابستگی ولتاژ زنر به تغییرات دما را برحسب درصد بر سانتی‌گراد نشان می‌دهد و از رابط زیر بدست می‌آید:

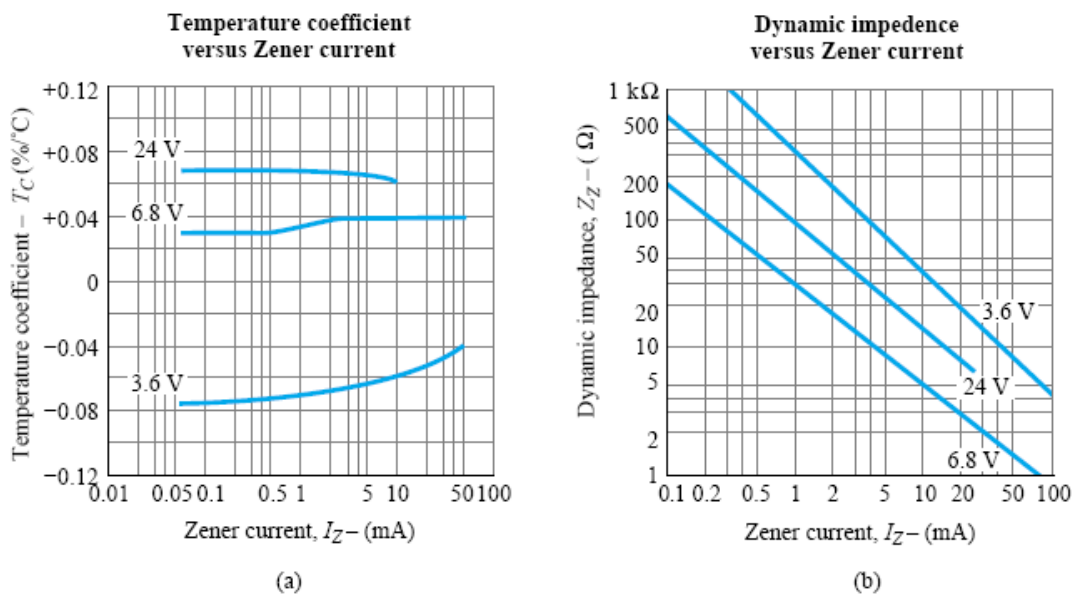
$$T_C = \frac{\Delta V_Z / V_Z}{T_1 - T_0} \times 100\% \quad \% / ^{\circ}\text{C}$$

که در آن T_1 دمای جدید و T_0 درجه حرارت اتاق در داخل تابلو (25°C)، T_C ضریب حرارتی و V_Z ولتاژ زنر در 25°C است.

PDF Eraser Free

در شکل ۱-۲۴ الف تغییرات حرارتی ولتاژ زنر در دمای متفاوت برای سه دیود با ولتاژهای متفاوت نشان داده شده است. توجه نمایید که معمولاً در ولتاژهای بیش از ۵ ولت TC منفی و در ولتاژهای پایین تر از ۵ ولت T_C مثبت است. دلیل این موضوع وجود دو پدیده متفاوت غالب در ولتاژ شکست دیودها، یعنی اثر بهمنی و اثر زنر است. به مقیاس لگاریتمی در محور افقی دقت شود.

همچنین شکل ۱-۲۴ ب تغییرات مقاومت دینامیکی را در محدوده جریانی متفاوت برای این سه نوع دیود نمایش می‌دهد. به مقیاس های لگاریتمی در محورهای افقی و عمودی دقت شود.



شکل ۱-۲۴: دو نمودار مهم دیودهای زنر

دیود نورانی (LED)

استفاده روزافزون از نمایشگرهای سیگنال و اعداد در تجهیزات مختلف و نیز تحقیق برای دستیابی به قطعات جدید به عنوان منبع نور (مبدل انرژی الکتریکی به انرژی نوری) موجب توسعه فناوری ساخت دیودهای نورانی (انتشار دهنده نور) یا LED گردید. در این دیودها عبور جریان در بایاس مستقیم موجب تبدیل انرژی الکتریکی به انرژی نورانی می‌شود.

در دیودهای پایه ژرمانیوم و سیلیکن درصد زیادی از انرژی حاصل از بازترکیب الکترون‌ها و حفره‌ها تبدیل به حرارت می‌شود و در نتیجه نور انتشار یافته ناچیز است. اما در دیودهای گالیوم-آرسناید عبور جریان موجب انتشار نور فرسرخ در منطقه بازترکیب اتصال pn می‌شود. هر چند نور فرسرخ قابل مشاهده نیست اما در بسیاری از امور صنعتی و عمومی کاربرد دارد.

PDF Eraser Free

در جدول ۱-۸ کاربرد چند نوع دیود نورانی پایه گالیوم در تولید نورهای رنگ مختلف ارائه شده است. ملاحظه می‌شود که ولتاژ هدایت این دیودها در بایاس مستقیم (حالت انتشار نور) در حدود ۲ تا ۵ ولت است.

جدول ۱-۸: مشخصات چند نوع دیود نورانی

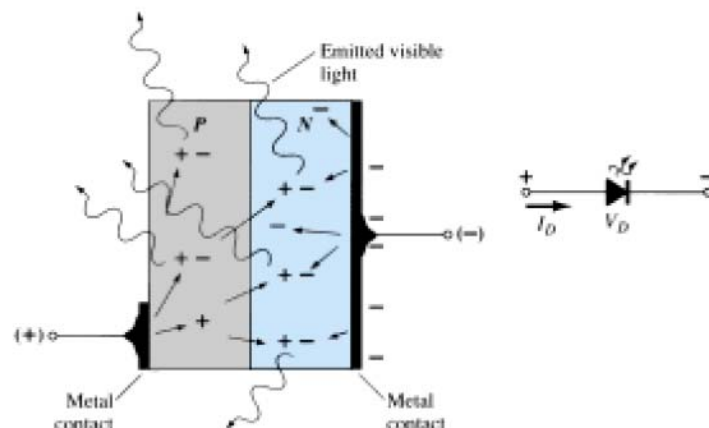
Color	Construction	Typical Forward Voltage (V)
Amber	AlInGaP	2.1
Blue	GaN	5.0
Green	GaP	2.2
Orange	GaAsP	2.0
Red	GaAsP	1.8
White	GaN	4.1
Yellow	AlInGaP	2.1

محدوده فرکانسی نور فرسرخ 100-400 THz ($T=10^{12}$) و محدوده فرکانسی نور مرئی 400-750 THz است. طول موج نور از رابطه زیر محاسبه می‌گردد

$$\lambda = \frac{c}{f} \quad [\text{m}]$$

که در آن c سرعت نور در خلاء 3×10^8 m/s، f فرکانس بر حسب Hz و λ طول موج بر حسب متر است. می‌توان محاسبه کرد که طول موج نور مرئی از 400 nm تا 750 nm است.

فرایند تبدیل انرژی الکتریکی به نور و نماد دیود نورانی در شکل ۱-۲۵ نمایش داده شده است.



شکل ۱-۲۵: نماد و نحوه عملکرد دیود نورانی

در بایاس مستقیم با افزایش جریان دیود نورانی افزایش می‌یابد تا آنکه به سطح اشباع می‌رسد و پس از آن افزایش جریان تاثیر زیادی در افزایش نور ندارد.

PDF Eraser Free

در بایاس معکوس ولتاژ شکست دیود نورانی معمولاً بین ۳ تا ۵ ولت است و در برخی موارد تا ۱۰ ولت نیز می‌رسد، لذا حفاظت مناسب آن در مدار حائز اهمیت است.

طول موج و فرکانس نور یک دیود نورانی برای یک رنگ خاص ارتباط مستقیم با عرض نوار انرژی آن ماده دارد و رابطه آن به صورت زیر است:

$$E_g = \frac{hc}{\lambda}$$

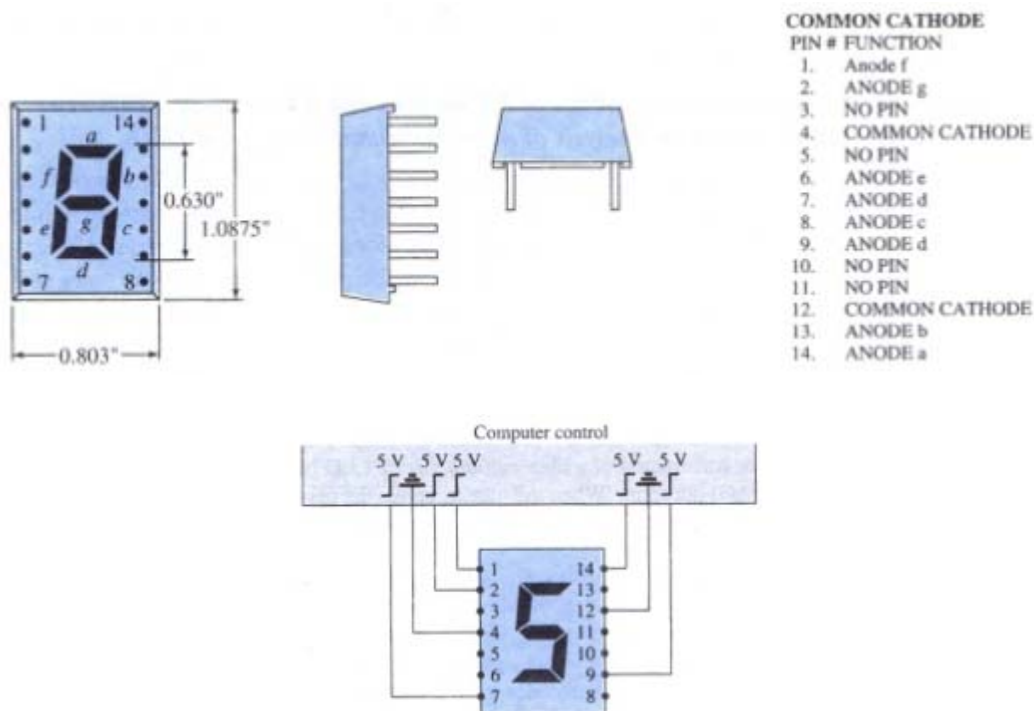
که در آن h ثابت پلانک 6.626×10^{-34} است. مثلاً برای گالیوم-آرسناید

$$1.43 \text{ eV} \left[\frac{1.6 \times 10^{-19} \text{ J}}{1 \text{ eV}} \right] = 2.288 \times 10^{-19} \text{ J}$$

$$\lambda = \frac{hc}{E_g} = \frac{(6.626 \times 10^{-34} \text{ J.s})(3 \times 10^8 \text{ m/s})}{2.288 \times 10^{-19} \text{ J}} = 869 \text{ nm}$$

که طول موج نور فرسرخ است. برای GaAsP عرض این نوار انرژی 1.9 eV است که موجب تولید نور با طول موج 654 nm یا نور قرمز می‌شود.

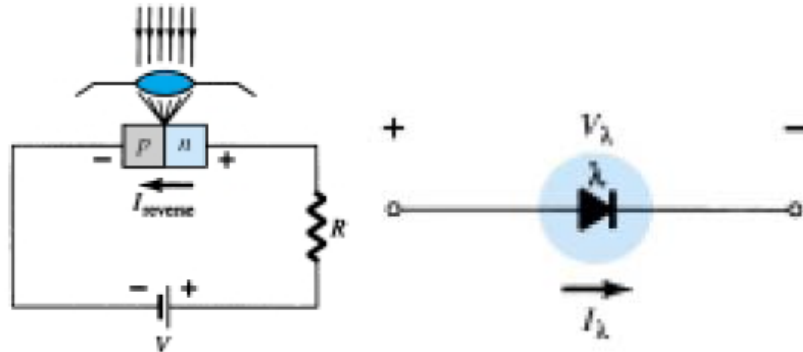
ار کاربردهای بسیار رایج دیودهای نورانی بکارگیری آن در نمایشگرهای اعداد هفت قطعه‌ای مطابق شکل ۱-۲۶ است.



شکل ۱-۲۶: نمایشگر هفت قطعه‌ای

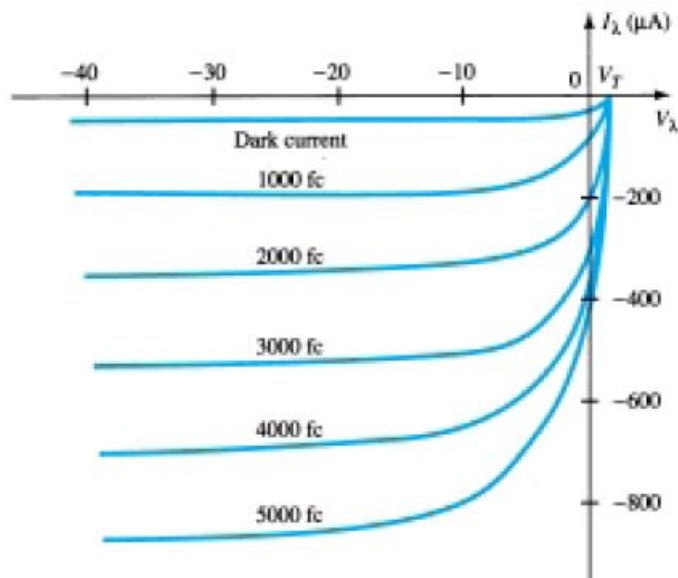
دیود نوری (Photo-Diode)

دیود نوری دیودی است که تابش نور به اتصال pn آن موجب هدایت جریان در مدار می‌شود (شکل ۱-۲۷).



شکل ۱-۲۷: دیود نوری و

دیودهای نوری در بایاس معکوس مورد استفاده قرار می‌گیرند. با تابش نور میزان حامل‌های اقلیت فزونی یافته و افزایش می‌یابد. شکل ۱-۲۸ مجموعه منحنی‌های مشخصه یک دیود نوری را به عنوان تابعی از نور دریافتی نمایش می‌دهد ($fc=1.609 \times 10^{-9} \text{ W/m}^2$).



شکل ۱-۲۸: مجموعه منحنی‌های مشخصه یک دیود نوری

کاربردهای اصلی این دیودها در محیط صنعتی برای مقاصد کنترلی یا حفاظتی است. معمولاً دیود نوری در باند فرسرخ کاربرد بیشتری دارد.

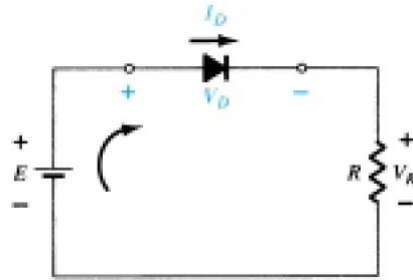
فصل ۲: مدارهای دیودی

آشنایی حاصل از ساختار، عملکرد و مدل دیودهای مختلف که در فصل قبل معرفی شدند می‌تواند در تجزیه و تحلیل مدارهای دیودی برای کاربردهای متفاوت به خدمت گرفته شود. در این فصل خواهیم دید که وقتی رفتار پایه یک قطعه الکترونیکی نظیر دیود شناخته شد می‌توان از این دانش در بررسی عملکرد و پاسخ آن در ترکیب‌های مداری متفاوت استفاده کرد.

در تجزیه و تحلیل مدارهای الکترونیکی متناسب با شرایط و دقت مورد نیاز در بررسی می‌توان به دو روش عمل کرد، روش نخست در نظر گرفتن مشخصات واقعی قطعه الکترونیکی است و روش دوم استفاده از مدل تقریبی آن است. در بررسی مدارهای دیودی نیز ابتدا مشخصات واقعی دیود را در نظر گرفته و نشان می‌دهیم چگونه این مشخصه در مدارها در تعامل با سایر اجزاء شبکه مدار به خدمت گرفته می‌شود و آنگاه از مدل تقریبی دیود استفاده می‌کنیم تا نتایج مشخصه واقعی را تأیید کنیم. هر چند نتایج مدل تقریبی تا حدودی با مشخصه واقعی تفاوت دارد اما باید به خاطر داشت که مشخصه واقعی ارائه شده در مدارک فنی قطعات الکترونیکی مشخصات عام قطعه با آن شماره خاص بوده و مشخصه دقیق هر قطعه مورد استفاده ممکن است تا حدودی با مشخصات مندرج در مدارک فنی متفاوت باشد. همچنین سایر قطعات و اجزاء مورد استفاده نظیر مقاومتها و منابع ولتاژ نیز ممکن است دارای تolerانس باشند و مقادیر دقیق اهم و ولتاژ آنها با اعداد دقیق مشخصات فنی تطبیق نکند (اما در محدوده مجاز باشد)، لذا می‌توان گفت دقت تجزیه و تحلیل با مدل تقریبی از بعد تقریب‌های مهندسی به اندازه کافی برای بررسی مدار کفایت می‌کند.

تحلیل خط بار:

ساده‌ترین مدار دیودی، مدار شکل ۲-۱ است که از آن برای آغاز بحث و تحلیل مدارهای دیودی استفاده می‌گردد. در واقع تحلیل این مدار عبارت است از به دست آوردن مقادیر ولتاژ و جریان مدار به گونه‌ای که هم با مشخصات دیود سازگار باشد و هم با معادلات شبکه تطابق داشته باشد.

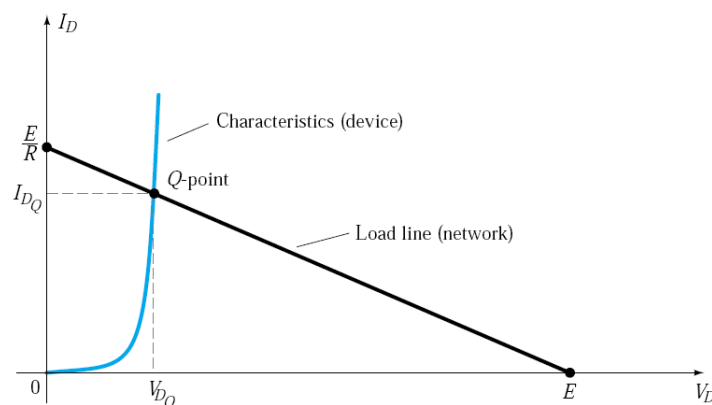


شکل ۲-۱: مدار ساده دیودی

برای این تحلیل بر روی همان منحنی مشخصه دیود خط مستقیمی را ترسیم می‌کنیم که به آن خط بار می‌گویند (شکل ۲-۲). ابتدا توجه داریم که اگر ولتاژ E به اندازه کافی بزرگ باشد، دیود در بایاس مستقیم است و جریان در مدار برقرار می‌شود. بر اساس قانون ولتاژ کرفش داریم

$$E - V_D - V_R = 0 \Rightarrow E = V_D + I_D R$$

پارامترهای I_D و V_D همان پارامترهای محورهای منحنی مشخصه دیود هستند، لذا این پارامترها هم در این معادله باید صدق نمایند و هم در نقطه کار بر روی منحنی مشخصه دیود قرار گیرند.



شکل ۲-۲: یافتن نقطه کار مدار شکل ۲-۱ با ترسیم خط بار

در رابطه فوق اگر $V_D = 0$ فرض کنیم، خواهیم داشت

$$I_D = \frac{E}{R} \Big|_{V_D=0}$$

که نقطه ابتدای خط بار بر روی محور عمودی منحنی مشخصه دیود است.

چنانچه $I_D = 0$ باشد خواهیم داشت

$$V_D = E \Big|_{I_D=0}$$

PDF Eraser Free

که نقطه انتهایی خط بار بر روی محور افقی منحنی مشخصه دیود است.

با داشتن دو نقطه از این خط می توان خط بار را رسم کرد. نقطه تلاقی خط بار با منحنی مشخصه دیود که V_{DQ} و I_{DQ} است در واقع جریان و ولتاژ دیود در مدار شکل ۱-۲ است

بدیهی است با تغییر مقاومت R ، شیب خط بار تغییر کرده و نقطه تلاقی آن با محور عمودی و منحنی مشخصه دیود تغییر کرده و در نتیجه جریان و ولتاژ نیز تغییر می کند. حال اگر مقاومت R ثابت باشد و ولتاژ تغذیه E تغییر کند، نقطه تلاقی خط بار با محورهای افقی و عمودی تغییر می کند به نحوی که خط بار موازی خط بار در شکل ۱-۲ جابجا می شود.

باید به خاطر داشت که خط بار تنها به مشخصه مدار بستگی دارد و نه دیود، و منحنی مشخصه تنها به دیود بستگی دارد و نه مدار.

تحلیل مدار تقریبی:

در تحلیل مدارهای دیودی با استفاده از مدل تقریبی دیود، نخست باید مشخص کرد که دیود (دیودها) در بایاس مستقیم دارند یا خیر. برای بایاس مستقیم معمولاً V_K را با توجه به نوع دیود (سیلیکن، ژرمانیوم و گالیوم-آرسناید) برابر 0.7، 0.3 و 1.2 ولت در نظر می گیرند. مقاومت دیود در بایاس مستقیم را نیز چنانچه در مقابل مقاومت شبکه مداری خیلی کوچک باشد برابر صفر فرض می کنند و در غیر این صورت آن را برابر R_D در نظر می گیرند. بنابراین در بایاس مستقیم مدار معادل دیود به صورت ترکیب سری منبع ولتاژ V_K و مقاومت R_D در نظر گرفته می شود.

در بایاس معکوس نیز چنانچه مقاومت معکوس دیود در مقابل مقاومت شبکه مداری خیلی بزرگ باشد مدار معادل دیود را به صورت مدار باز فرض می کنند و در غیر این صورت آن را برابر R_D در نظر می گیرند. البته این مدارهای معادل در بایاس معکوس برای حالتی است که ولتاژ معکوس دو سر دیود کمتر از ولتاژ شکست آن باشد. (به مثالهای حل شده در کتاب رجوع شود).

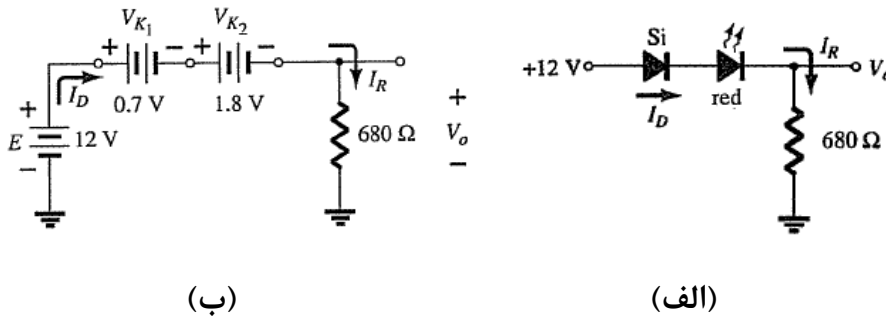
دیودهای سری در ترکیبهای مداری:

در تحلیل مدارها باید به خاطر داشت که مدار باز می تواند در دوسر خود هر ولتاژی را داشته باشد ولی جریان عبوری از آن صفر است. در مقابل، مدار اتصال کوتاه می تواند هر جریانی را از خود عبور دهد ولی ولتاژ دو سر آن صفر است.

PDF Eraser Free

در تحلیل دیودهای سری در مدار همان اصول را به کار می‌بریم و ابتدا بررسی می‌کنیم با توجه به خصوصیات و مقادیر اجزاء آن آیا دیودها در بایاس مستقیم دارند یا بایاس معکوس و سپس از مدارهای معادل مناسب بهره می‌گیریم.

مثال: ولتاژ خروجی و جریان I_D را برای مدار شکل زیر (شکل ۲-۳-الف) بدست آورید:



شکل ۲-۳: (الف) مدار متشکل از ترکیب سری دیود و دیود نورانی

با در نظر گرفتن $V_{K1} = 0.7 \text{ V}$ برای دیود سیلیکن و $V_{K2} = 1.8 \text{ V}$ برای دیود نورانی قرمز (از جدول مربوط در فصل ۱) و با توجه به آن که $E = 12 \text{ V}$ و $12 \text{ V} > 0.7 \text{ V} + 1.8 \text{ V} = 2.5 \text{ V}$ است لذا دیودها در بایاس مستقیم قرار دارند و با فرض ناچیز بودن مقاومت استاتیکی آنها می‌توان مدار معادل را به صورت شکل ۲-۳-ب ترسیم کرده و نوشت

$$V_o = E - V_{K1} - V_{K2} = 12 - 0.7 - 1.8 = 9.5 \text{ V}$$

$$I_D = I_R = \frac{V_R}{R} = \frac{V_o}{R} = \frac{9.5 \text{ V}}{680 \Omega} = 13.97 \text{ mA}$$

• سوال: اگر جهت هر یک از دیودها بر عکس بود چه اتفاقی می‌افتاد؟

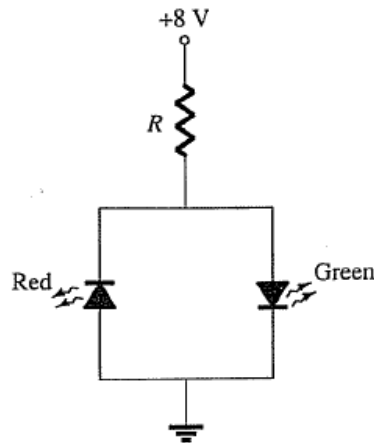
دیودهای موازی و سری - موازی در ترکیب‌های مداری:

چنانچه دیودها در ترکیب موازی یا و سری- موازی در مدار قرار گیرند نیز همان اصول مطرح شده در مبحث مربوط به دیودهای سری را در نظر می‌گیریم.

دلیل موازی کردن دیودهای مشابه در مدار، افزایش جریان عبوری از آنهاست که در این حالت که حداکثر جریان عبوری از مجموع آنها می‌تواند بیش از حداکثر جریان مجاز هر یک از آنها باشد. همچنین دلیل سری کردن دیودهای مشابه در مدار، افزایش ولتاژ شکست مجموعه‌ی آنها از حداکثر ولتاژ شکست هر یک از آنهاست. البته در عمل باید تدابیری اتخاذ کرد که به دلیل تفاوت مشخصات فنی واقعی دیودها مشکلی رخ ندهد.

PDF Eraser Free

مثالی از ترکیب موازی کردن دیودها در شکل ۲-۴ نمایش داده شده است که برای تشخیص پلاریته ولتاژ ورودی استفاده می‌شود.



شکل ۲-۴: مدار متشکل از ترکیب موازی دو دیود نورانی با اتصال معکوس

فرض کنید بخواهیم مقاومت R را در این مدار چنان تعیین کنیم که جریان عبوری از آن 20 mA باشد. برای سهولت فرض می‌شود V_K هر دو دیود برابر 2 V و ولتاژ شکست معکوس هر یک از آنها 3 V باشد. با عنایت به مثبت بودن ولتاژ ورودی، دیود نورانی سبز رنگ در بایاس مستقیم و دیود نورانی قرمز رنگ در بایاس معکوس قرار دارد. بنابراین

$$I = 20 \text{ mA} = \frac{E - V_{LED}}{R} = \frac{8 \text{ V} - 2 \text{ V}}{R}$$

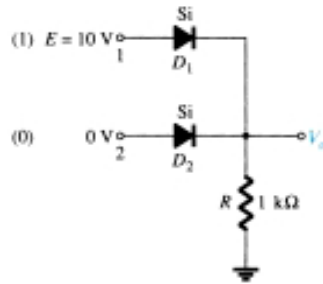
$$R = \frac{6 \text{ V}}{20 \text{ mA}} = 300 \Omega$$

همچنین چون ولتاژ معکوس دو سر دیود قرمز برابر 2 V است که کمتر از ولتاژ شکست معکوس آن (3 V) است مشکلی برای این دیود پیش نخواهد آمد. لازم به توضیح است که بسته واحد دو دیود با اتصال معکوس قرمز و سبز در یک بسته واحد به صورت تجاری عرضه می‌شود که می‌توان از آن استفاده کرد.

• سوال: اگر به جای دیود نورانی سبز از دیود نورانی آبی استفاده می‌شد چه اتفاقی می‌افتاد؟

گیت‌های "و" و "یا":

در جبر و مدارهای منطقی دو نوع گیت که کاربرد زیادی دارد گیت‌های "و" (AND) و "یا" (OR) هستند. در این مرحله یک مدار گیت "یا" در منطق مثبت مطابق شکل ۲-۵ را بررسی می‌کنیم. ولتاژ 10 V را معادل حالت منطقی "۱" و ولتاژ 0 V را حالت منطقی "۰" در نظر می‌گیریم.



شکل ۲-۵: مدار گیت "یا" در منطق مثبت

در این بررسی فرض می‌کنیم که مدار معادل دیود تقریباً ایده‌آل باشد و چنانچه ولتاژ دو سر دیود به 0.7 V برسد دیود در بایاس مستقیم قرار می‌گیرد. خروجی این گیت در وقتی "۱" است که حداقل یکی از ورودی‌ها "۱" باشد.

این مدار را در حالتی بررسی می‌کنیم که به یکی از ورودی‌ها (دیود D_1) ولتاژ 10 V و به دیگری (دیود D_2) ولتاژ 0 V داده شود. می‌توان نشان داد که ولتاژ خروجی برابر است با

$$V_o = E - V_K = 10 - 0.7 = 9.3\text{ V}$$

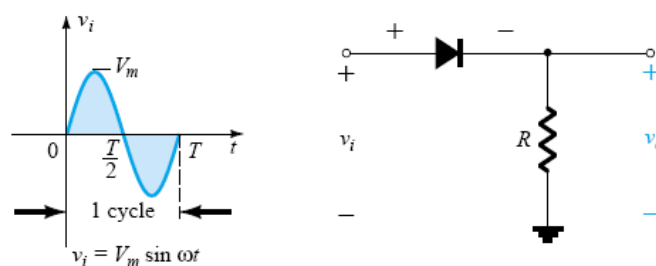
(دیود D_1 در بایاس مستقیم و دیود D_2 در بایاس معکوس) و جریان خروجی برابر است با

$$I = \frac{E - V_K}{R} = \frac{10 - 0.7}{1\text{ k}\Omega} = 9.3\text{ mA}$$

مدارهای یکسوساز:

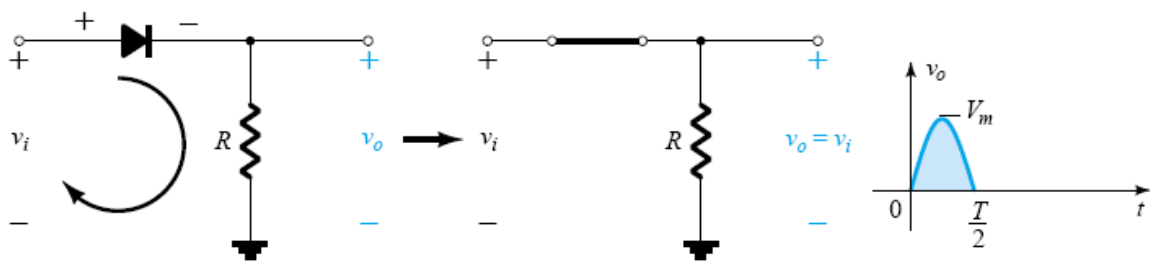
یکسوساز نیم موج:

از این مرحله به بعد بررسی مدارها را در حالتی که ورودی با زمان متغیر است بررسی می‌کنیم: ساده‌ترین حالت مدار یکسوساز نیم موج است، مدار شکل ۲-۶. در مرحله اول دیود مدار را دیود ایده‌آل فرض می‌کنیم. در دو نیم موج مثبت و منفی مدار مشابه شکل ۲-۷ الف و ب است که در حالت اول دیود در بایاس مستقیم یا وصل است و در حالت دوم دیود در بایاس معکوس یا قطع است.

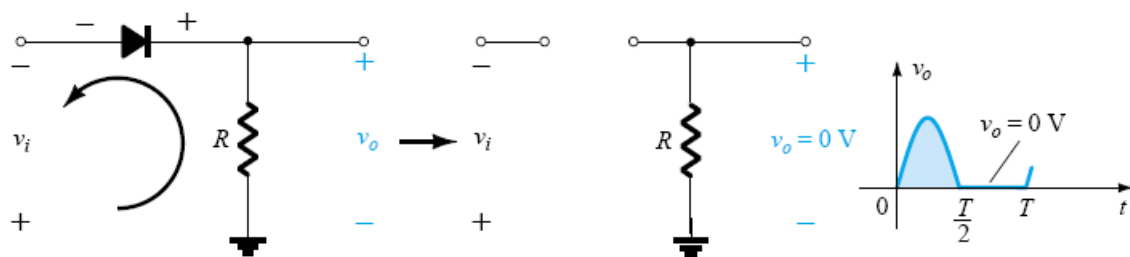


شکل ۲-۶: مدار یکسوساز نیم موج

PDF Eraser Free



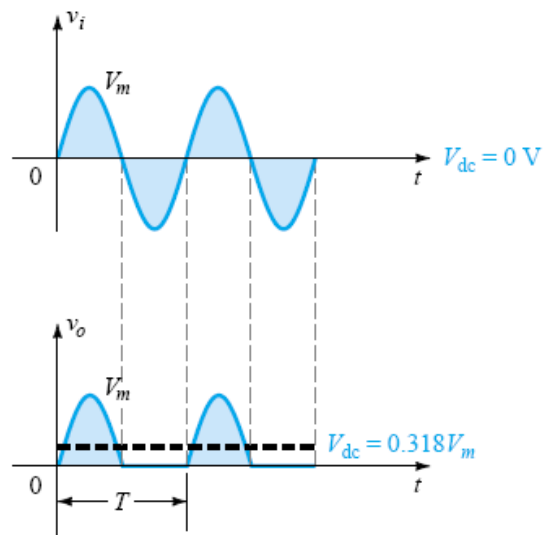
(الف)



(ب)

شکل ۲-۷: تحلیل عملکرد مدار یکسوساز نیم موج، (الف) نیم موج مثبت و (ب) نیم موج منفی

شکل ۲-۸ شکل موج خروجی در مقایسه با ورودی را نشان می‌دهد.



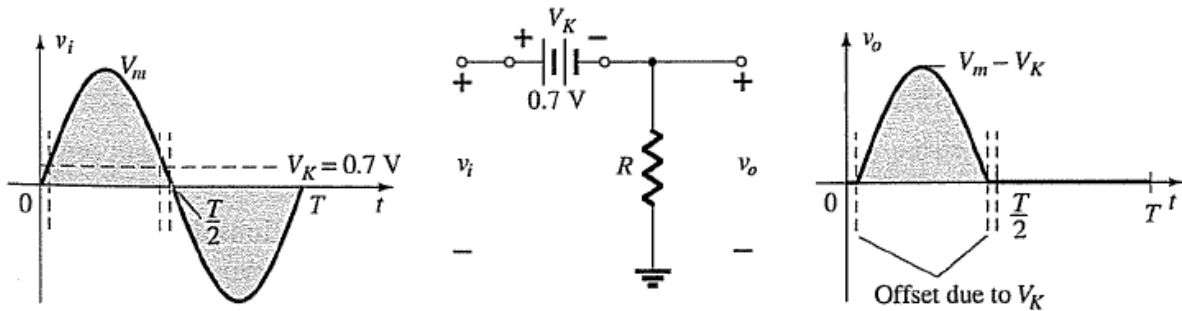
شکل ۲-۸: شکل موج‌های ورودی و خروجی مدار یکسوساز نیم موج

مقدار متوسط ولتاژ خروجی برابر است با

$$V_{dc} = 0.318V_m \quad \text{نیم موج}$$

PDF Eraser Free

به دلیل اثر حذف یک نیم موج از شکل ورودی در خروجی این مدار را یکسوساز نیم موج می‌نامند. اثر جایگزینی تحلیل دیود ایده‌آل ($V_K = 0$) با دیود واقعی ($V_K = 0.7$) با در نظر گرفتن ناچیز بودن مقاومت معادل دیود در شکل ۲-۹ ارائه شده است.



شکل ۲-۹: تأثیر در نظر گرفتن دیود واقعی با مقاومت معادل ناچیز ($V_K \neq 0$) در تحلیل مدار یکسوساز نیم موج با فرض $V_m \gg V_K$ خواهیم داشت

نیم موج با دیود واقعی $V_{dc} \cong 0.318(V_m - V_K)$

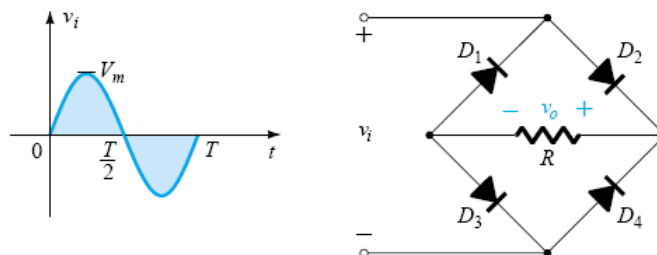
برای اینکه مدار به صورت مناسب عمل کند، در مدار یکسوساز نیم موج باید داشته باشیم

یکسوساز نیم موج $PIV \text{ rating} > V_m$

یکسوساز تمام موج:

یکسوساز با پل دیودی:

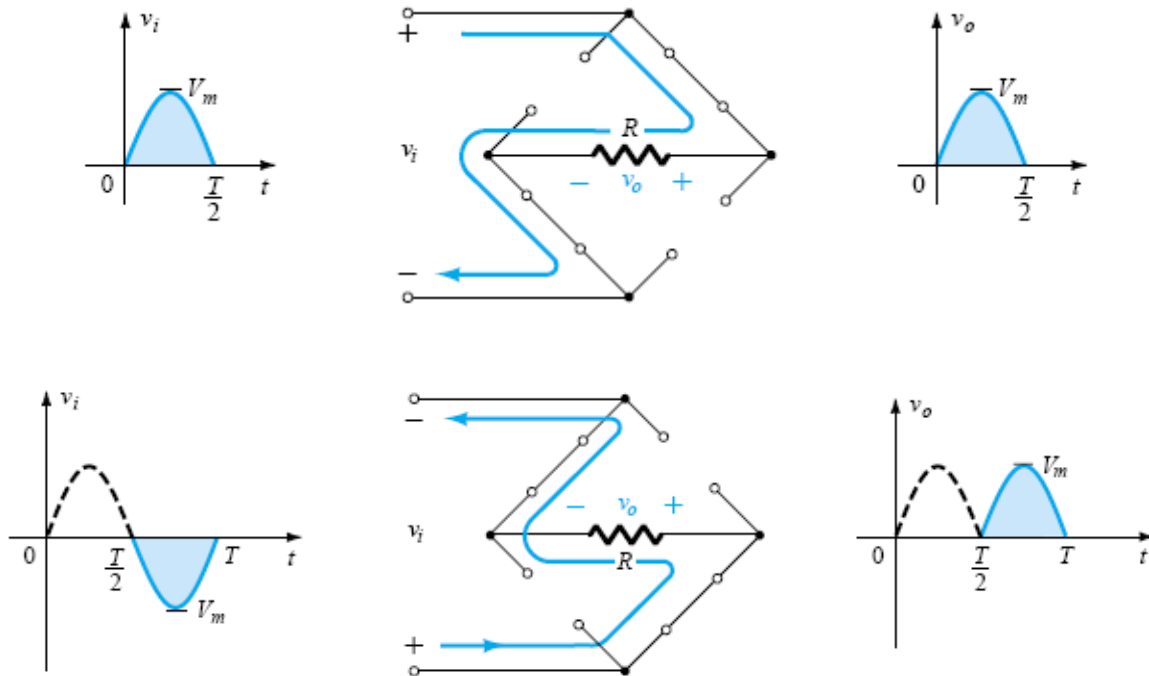
سطح dc ولتاژ یکسوساز دیودی را با استفاده از یکسوساز تمام موج با پل دیودی می‌توان به میزان ۱۰۰٪ افزایش داد. مدار یکسوساز با پل دیودی در شکل ۲-۱۰ نمایش داده شده است.



شکل ۲-۱۰: مدار یکسوساز تمام موج با پل دیودی

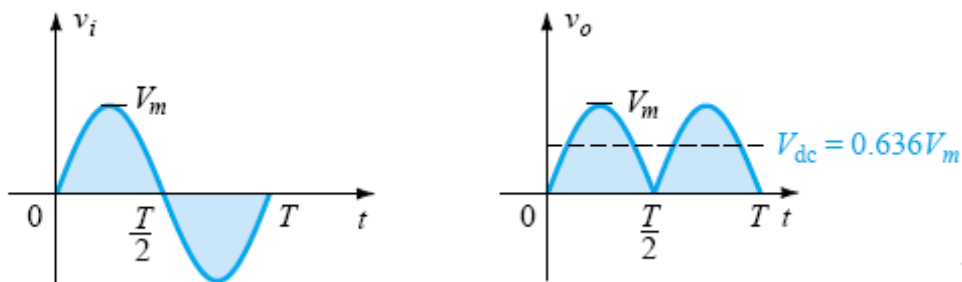
PDF Eraser Free

نحوه عمل این مدار در دو نیم موج مثبت و منفی ورودی در شکل ۱۱-۲ نمایش داده شده است (با فرض ایده‌آل بودن دیودها)



شکل ۱۱-۲: نحوه عمل مدار یکسوساز تمام موج با پل دیودی در دو نیم موج مثبت و منفی ورودی

شکل ۱۲-۲ شکل موج خروجی یکسوساز تمام موج را در مقایسه با شکل موج ورودی نشان می‌دهد.



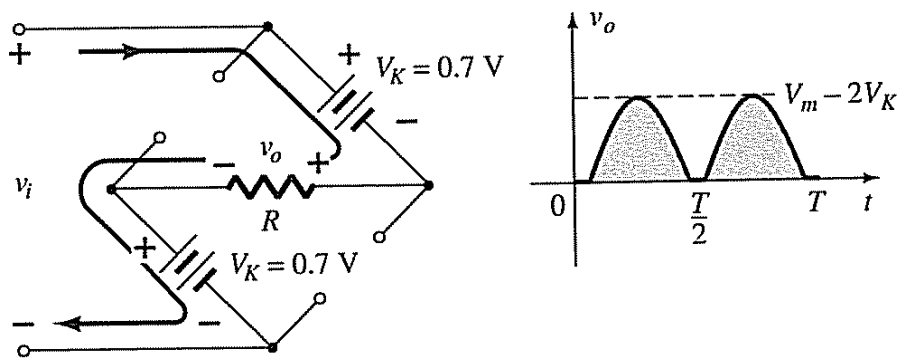
شکل ۱۲-۲: شکل موج خروجی یکسوساز تمام موج را در مقایسه با شکل موج ورودی

از آنجا که سطح زیرمنحنی ولتاژ خروجی دو برابر حالت قبل است خواهیم داشت

$$V_{dc} = 2 \times 0.318 V_m = 0.636 V_m \quad \text{تمام موج}$$

با در نظر گرفتن مدل واقعی دیود ($V_K = 0.7$) و فرض ناچیز بودن مقاومت معادل دیود، مدار معادل در نیم موج مثبت ورودی همراه با ولتاژ خروجی مدار (در هر دو نیم موج) در شکل ۱۳-۲ ارائه شده است.

PDF Eraser Free



شکل ۲-۱۳: مدار معادل در نیم موج مثبت ورودی و شکل موج خروجی یکسوساز تمام موج

در این حالت حداکثر ولتاژ معکوس برابر است با

$$V_{o_{\max}} = V_m - 2V_K$$

حال اگر $V_m \gg V_K$ باشد، خواهیم داشت

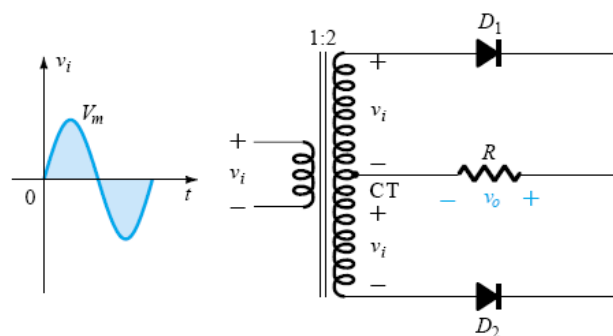
$$V_{dc} \cong 0.636 (V_m - 2V_K)$$

در این حالت نیز برای دیود باید داشته باشیم

$$\text{PIV rating} > V_m$$

یکسوساز تمام موج با ترانس سر و وسط:

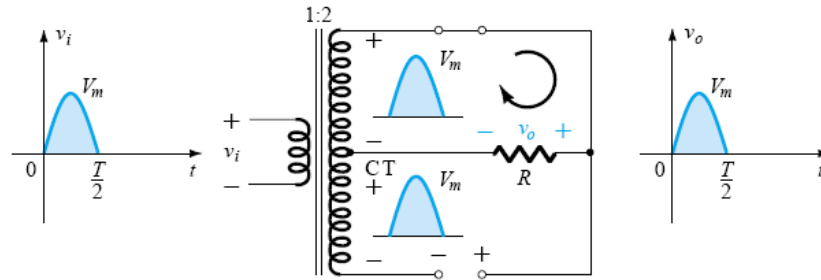
مدار دوم رایج یکسوساز تمام موج در شکل ۲-۱۴ نمایش داده شده است. در این مدار از ترانس با سر وسط استفاده می‌شود



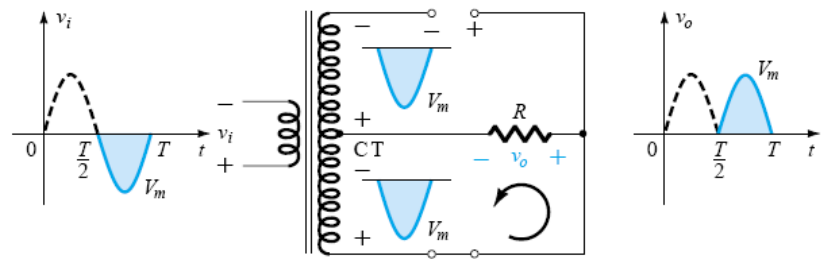
شکل ۲-۱۴: مدار یکسوساز تمام موج با ترانس سر وسط

نحوه عملکرد مدار با فرض ایده‌آل بودن دیود در نیم موج مثبت و منفی در شکل (۲-۱۵) نمایش داده شده است.

PDF Eraser Free



(الف)



(ب)

شکل ۲-۱۵: نحوه عمل مدار یکسوساز تمام موج با ترانس سر وسط و نحوه عمل آن در نیم موج (الف) مثبت ورودی و (ب) منفی ورودی

در یکسوساز تمام موج با ترانس سر وسط حداکثر ولتاژ معکوس برابر است با

$$\text{PIV rating} > V_{\text{sec}} + V_R = V_m + V_m = 2V_m$$

$$\text{PIV rating} > 2V_m$$

مدارهای برش:

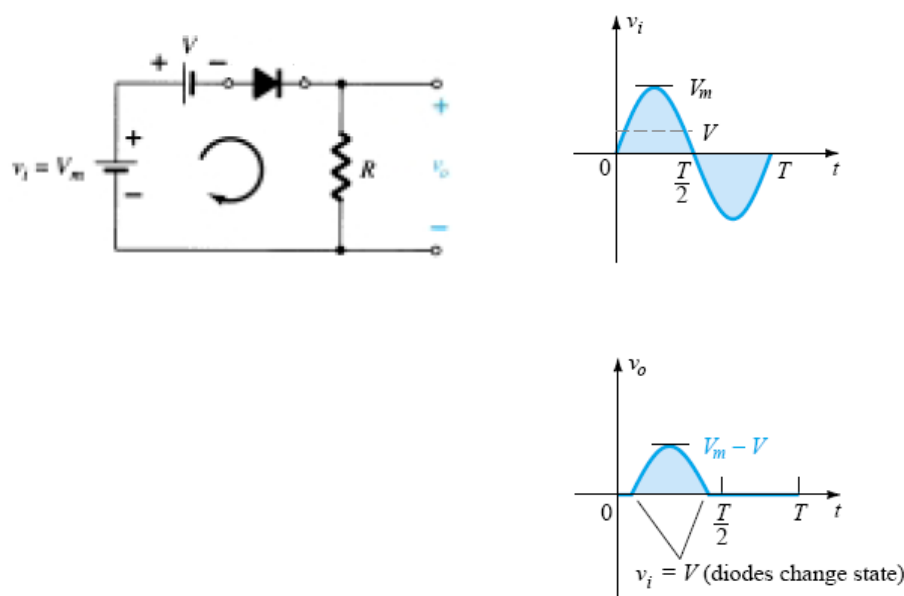
مدارهای برش مدارهایی هستند که با استفاده از دیود بخشی از سیگنال ورودی را برش می‌دهند بدون آنکه سایر بخش‌ها را دچار اعوجاج کنند. ساده‌ترین مدار برش، مدار یکسوساز نیم موج است که تنها با استفاده از یک دیود و یک مقاومت نیمی از سیگنال متناسب ورودی را برش می‌دهد.

در حالت عام دو نوع مدار برش وجود دارد: مدارهای سری و موازی. در مدارهای برش سری، دیود با بار به صورت سری قرار می‌گیرد در حالی که در مدارهای برش موازی، دیود موازی با بار قرار دارد.

مدارهای برش سری:

اگر بخواهیم برش سیگنال ورودی در مقدار غیر از ولتاژ صفر انجام شود، باید از مدار پیچیده‌تری استفاده کنیم. با افزودن یک منبع dc به مدار یکسوساز نیم موج می‌توان به این خواسته جامه‌ی عمل پوشاند. برای تجزیه و تحلیل چنین مداری هیچ روش عامی وجود ندارد اما می‌توان از نکات زیر بهره برد:

- ۱- توجه کنید خروجی مدار چگونه تعریف شده است.
 - ۲- تأثیر هر منبع ولتاژ را بر روی جریان عبوری از دیود در نظر بگیرید.
 - ۳- مشخص کنید در چه ولتاژ ورودی، تغییر حالت دیود از حالت خاموش به روشن اتفاق می‌افتد.
 - ۴- اغلب مفید خواهد بود اگر منحنی ولتاژ خروجی را زیر منحنی ولتاژ ورودی با همان مقیاس محورهای عمودی و افقی رسم کرد.
- به عنوان مثال در مدار برش شکل ۱۶-۲ ولتاژ خروجی برابر خواهد بود با



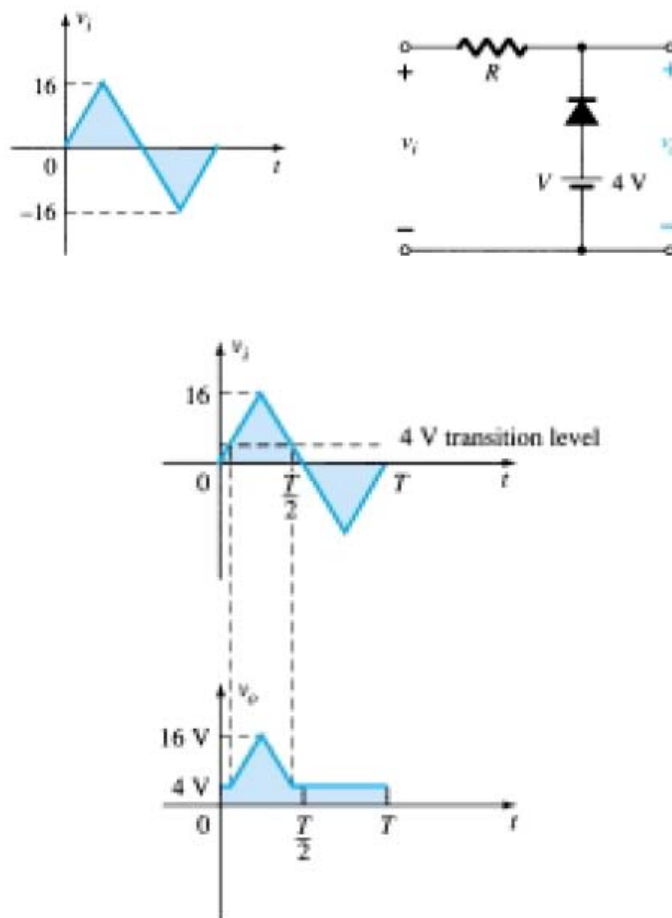
شکل ۲-۱۶: مثالی از یک مدار برش سری با منبع DC و شکل موج‌های ورودی و خروجی آن

باید توجه داشت که در مدارهای برش نه تنها ولتاژ خروجی برش داده شده است بلکه ولتاژ dc آن نیز معمولاً متفاوت از ولتاژ dc ورودی خواهد بود.

مدارهای برش موازی:

در مدارهای موازی دیود در ترکیب موازی با بار قرار می‌گیرد. تجزیه و تحلیل مدار نیز کم و بیش شبیه مدار برش سری است. نمونه‌ای از مدار برش موازی و خروجی آن در شکل ۲-۱۷ رسم شده است.

PDF Eraser Free



شکل ۲-۱۷: مثالی از یک مدار برش موازی با منبع dc و شکل موج‌های ورودی و خروجی آن

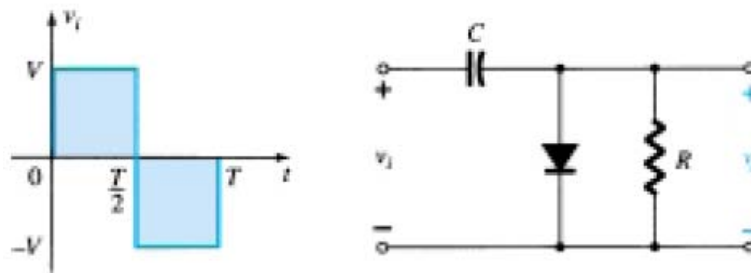
مدار کلمپ:

مدار کلمپ شکل موج، سطح متوسط سیگنال اعمال شده را جابجا می‌کند. مدار کلمپ عبارت است از شبکه‌ای متشکل از یک دیود، یک مقاومت و یک خازن که شکل موج را به سطح dc متفاوتی (در حد دامنه شکل موج) جابجا می‌کند، بدون آن که بر روی شکل موج تغییری حاصل نماید.

می‌توان جابجایی سطح dc را به میزان دلخواه افزایش داد مشروط بر آن که از یک منبع تغذیه dc نیز در شبکه مدار سود برد. مقاومت و خازن مدار باید به‌گونه‌ای انتخاب شوند که ثابت زمانی مشخص شده با $\tau = RC$ به اندازه کافی بزرگ باشد تا ولتاژ دو سر خازن در بازه زمانی که دیود در بایاس معکوس است تغییر نکند. در تحلیل‌ها فرض می‌کنیم که خازن در طی زمانی معادل پنج برابر ثابت زمانی کاملاً شارژ یا دشارژ شود.

ساده‌ترین مدار کلمپ، مدار شکل ۲-۱۸ است که در آن خازن مستقیماً به صورت سری مابین ورودی و خروجی قرار گرفته است و دیود و مقاومت به‌صورت موازی با خروجی قرار دارد.

PDF Eraser Free



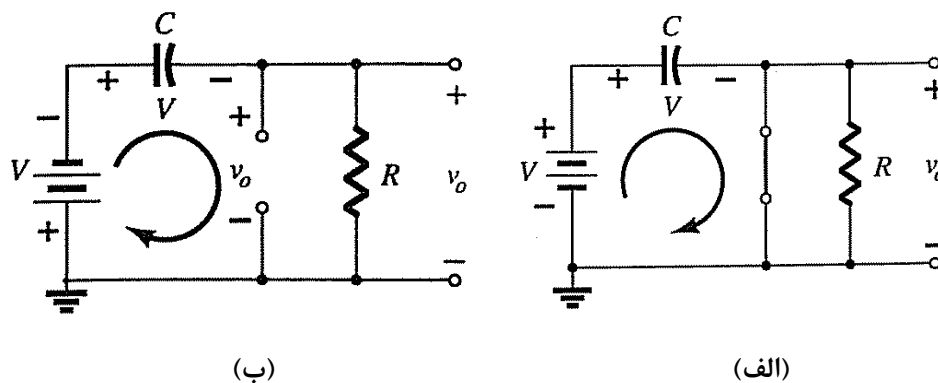
شکل ۲-۱۸: مدار کلمپ ساده

حالت فوق برای خازن و مقاومت در تمامی مدارهای کلمپ صادق است اما در مورد دیود ممکن است یک منبع تغذیه dc نیز با آن سری شده و مجموعه دیود و منبع تغذیه با خروجی موازی گردند.

روشی مناسب برای تحلیل مدارهای کلمپ شامل گام‌های زیر است:

- ۱- تحلیل را با پاسخ حالتی که سیگنال ورودی در جهت بایاس مستقیم دیود است آغاز کنید.
- ۲- در فاصله‌ای که دیود روشن است، فرض کنید خازن به صورت آنی تا سطح ولتاژی که توسط شبکه مدار پیرامونی مشخص می‌گردد، شارژ شود.

در مدار فوق، دیود در بخش مثبت سیگنال ورودی در بایاس مستقیم است. با فرض ایده‌آل بودن دیود، مدار معادل مدار شکل ۲-۱۸ در نیمه اول و دوم تناوب سیگنال ورودی در شکل ۲-۱۹ الف و ب رسم شده است.



شکل ۲-۱۹: مدار معادل مدار شکل ۲-۱۸ در (الف) نیمه اول تناوب سیگنال ورودی و (ب) نیمه دوم تناوب سیگنال ورودی

در نیمه اول تناوب، دیود اتصال کوتاه بوده و ولتاژ خروجی برابر صفر ($v_o = 0$) است. در این بازه زمانی ثابت زمانی ($\tau = RC$) خیلی کوچک است زیرا مقاومت R توسط دیود اتصال کوتاه شده و خازن مقاومت کمی را سر راه خود می‌بیند. بنابراین خازن سریعاً تا حد ولتاژ V شارژ می‌شود.

۳- فرض کنید در فاصله‌ای که دیود خاموش است ولتاژ خازن در همان سطح باقی بماند.

PDF Eraser Free

۴- در طی بررسی و تحلیل مدار، همواره به محل و جهت ولتاژ خروجی دقت کنید تا سطوح ولتاژ را صحیح بدست آورید.

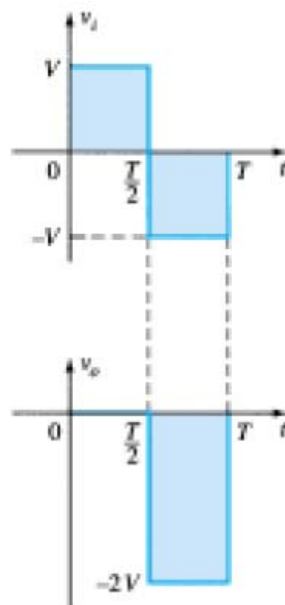
در نیمه دوم تناوب ورودی دیود مانند مدار باز عمل می‌کند. در این حالت مقاومت R در ثابت زمانی نقش خواهد داشت زیرا دیود در بایاس معکوس است. از آنجا که 5τ بسیار بزرگتر از تناوب سیگنال ورودی انتخاب می‌شود ($5\tau \gg T$) می‌توان فرض کرد که در طی این نیمه تناوب بار ذخیره شده در خازن و ولتاژ دو سر آن ثابت می‌ماند.

از آنجا که ولتاژ V_o موازی مقاومت و دیود است با اعمال قانون ولتاژ کشف می‌توان نوشت

$$-V - V - v_o = 0$$

$$v_o = -2V$$

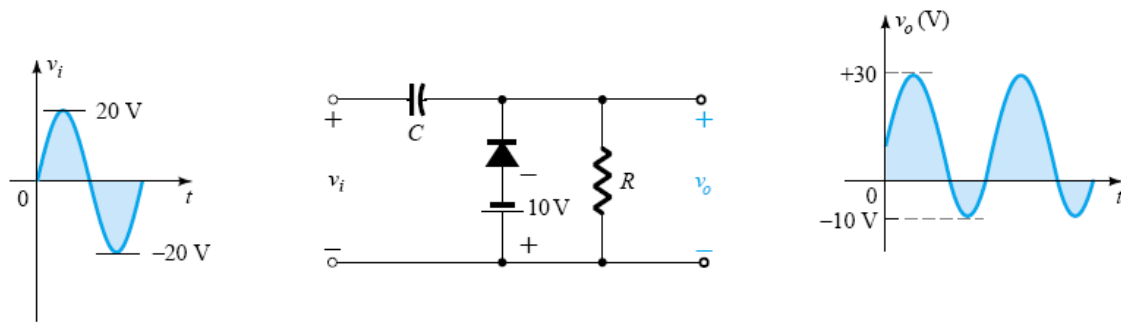
علامت منفی به دلیل متضاد بودن جهت $2V$ با جهت تعریف شده برای v_o است. شکل ۲-۲۰، شکل موج‌های ورودی و خروجی این مدار را نمایش می‌دهد.



شکل ۲-۲۰: شکل موج‌های ورودی و خروجی مدار کلمپ شکل ۲-۱۸

۵- کنترل نمایید که دامنه سر به سر شکل موج خروجی و ورودی با یکدیگر برابر باشند.

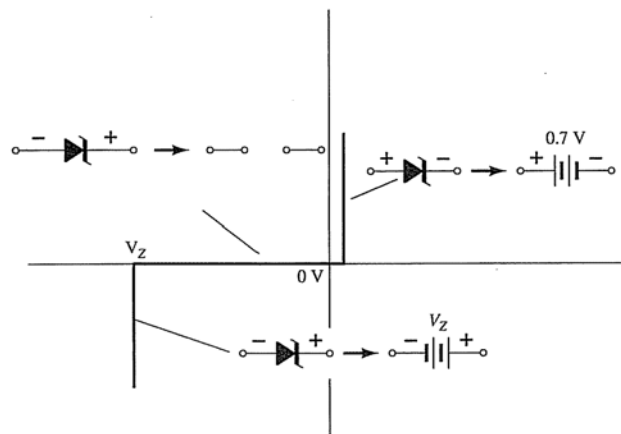
شکل ۲-۲۱، مثالی از یک مدار کلمپ دارای منبع تغذیه dc را همراه با شکل موج‌های ورودی و خروجی آن نمایش می‌دهد.



شکل ۲-۲۱: مثالی از مدار کلمپ دارای منبع تغذیه dc همراه با شکل موج‌های ورودی و خروجی آن

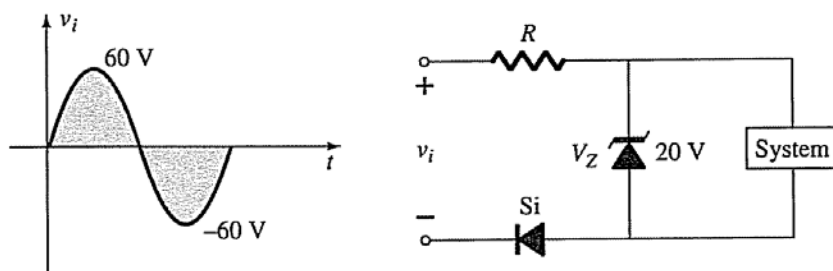
مدارهای دیود زنر:

تحلیل مدارهای دارای دیود زنر شباهت زیادی به تحلیل مدارهای دیودی دارد. ابتدا باید حالت کاری دیود تعیین شده و مدار معادل جایگزین گردد و سپس جریانها و ولتاژهای ناشناخته مدار محاسبه شود. در شکل ۲-۲۲ مدار معادل نواحی مختلف کار دیود زنر همراه با مدار معادل آن ترسیم شده است.



شکل ۲-۲۲: نواحی مختلف کار دیود زنر همراه با مدار معادل

شکل ۲-۲۳ مدار دیودی متشکل از یک دیود زنر، یک دیود و یک مقاومت را همراه با شکل موج ورودی نمایش می‌دهد.

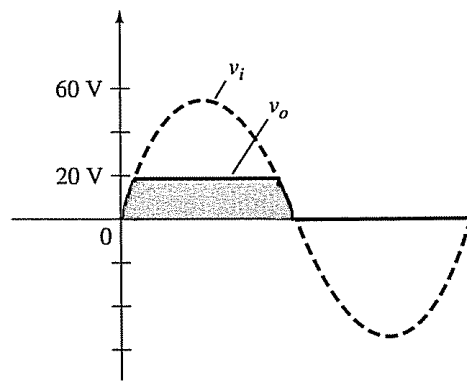
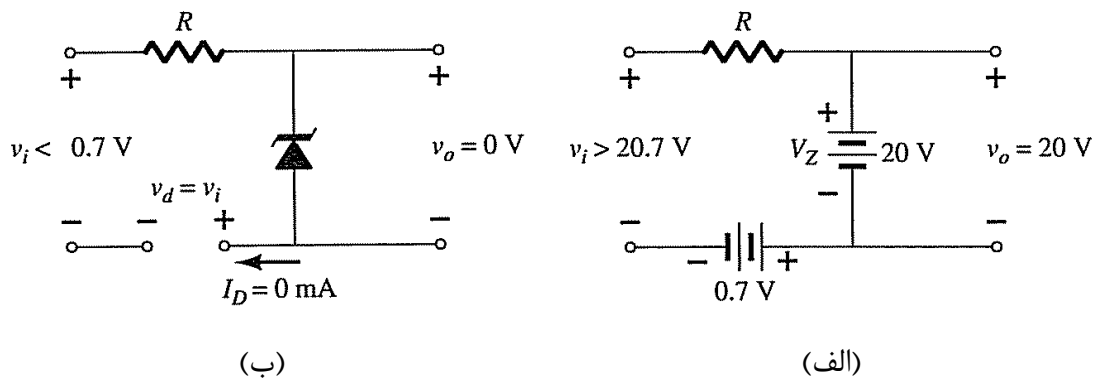


شکل ۲-۲۳: مثالی از یک مدار مجهز به دیود زنر

PDF Eraser Free

در نیمه مثبت موج ورودی تا وقتی که ولتاژ ورودی کمتر از 20 V است، دیود زبر تقریباً همانند مدار باز عمل می‌کند و سیستم به دلیل مقاومت ورودی زیادی که دارد تقریباً تمام ولتاژ ورودی را در دوسر خود می‌بیند ($R_{system} \gg R$). در ولتاژهای بالاتر از 20.7 V ، دیود زبر روشن شده و ولتاژ 20 V دو سر آن می‌افتد و ولتاژ دو سر دیود سیلیکن 0.7 V خواهد بود و مابقی ولتاژ دو سر مقاومت ظاهر خواهد شد. بنابراین در این حالت دو سر سیستم ولتاژ ثابت 20 V را خواهد دید.

در نیمه منفی موج ورودی دیود در حالت قطع (بایاس مخالف) است و همچون مدار باز عمل می‌کند، بنابراین ولتاژ دو سیستم 0 V خواهد بود زیرا ولتاژ ورودی دو سر دیود خواهد افتاد. شکل ۲-۲۴ مدار معادل شکل ۲-۲۳ را در دو حالت $V_i > 20.7\text{ V}$ (شکل ۲-۲۳ الف) و $V_i < 0.7\text{ V}$ (شکل ۲-۲۳ ب) نمایش می‌دهد. شکل موج‌های ورودی و خروجی در شکل ۲-۲۳ ج نشان داده شده است.

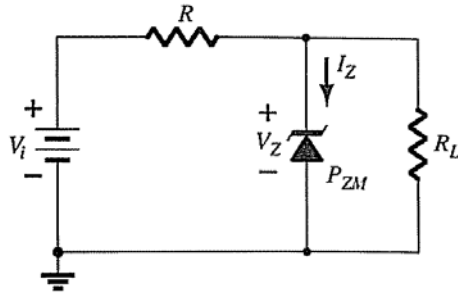


(ج)

شکل ۲-۲۴: مدار معادل شکل ۲-۲۳ در دو حالت مختلف به همراه شکل موج‌های ورودی و خروجی

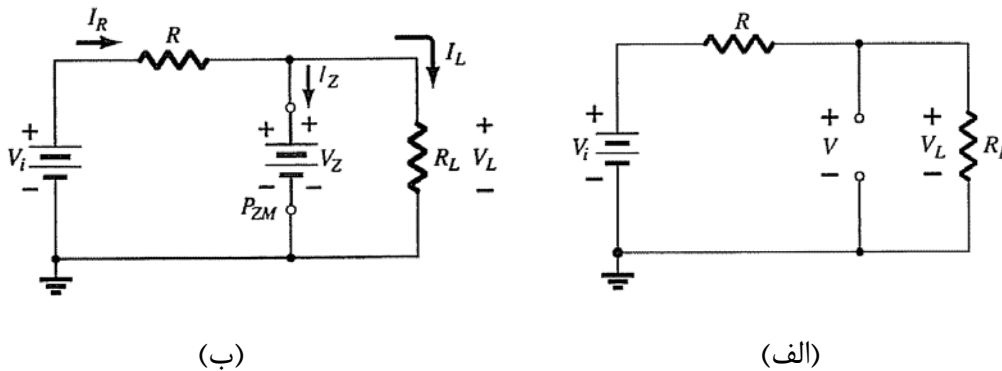
R_L و V_i ثابت:

ساده‌ترین مدار رگولاتور (تنظیم کننده) دیود زبر مطابق شکل ۲-۲۵ است که در آن ولتاژ dc ورودی و مقاومت بار ثابت است. تحلیل این مدار را به دو بخش می‌توان تقسیم کرد:



شکل ۲-۲۵: مدار رگولاتور ساده

۱- حالت دیود زنر را با حذف آن از مدار و محاسبه ولتاژ دو سر باز آن مشخص می‌کنیم. با انجام این عمل بر روی مدار شکل ۲-۲۵، مدار شکل ۲-۲۶ الف به دست می‌آید که در این حالت محاسبه ولتاژ دو سر مدار باز (دو سر دیود زنر) برابر خواهد بود با



شکل ۲-۲۶: مدارهای مورد استفاده در تحلیل مدار شکل ۲-۲۵

$$V = V_L = \frac{R_L V_i}{R + R_L}$$

اگر $V \geq V_Z$ باشد آنگاه دیود روشن بوده و مدار معادل مناسب جایگزین می‌شود.

اگر $V < V_Z$ باشد آنگاه دیود در حالت قطع بوده و با مدار معادل اتصال باز جایگزین می‌گردد.

۲- مدار معادل مناسب را جایگزین کرده و مقادیر ولتاژ و جریان ناشناخته مدار را محاسبه می‌کنیم.

با فرض روشن بودن دیود مدار شکل ۲-۲۵، از شکل ۲-۲۶ ب برای مدار تحلیل استفاده می‌گردد.

می‌دانیم

$$V_L = V_Z$$

$$I_L = \frac{V_L}{R_L}, \quad I_R = \frac{V_R}{R} = \frac{V_i - V_L}{R}$$

$$I_R = I_Z + I_L$$

PDF Eraser Free

$$I_Z = I_R - I_L$$

$$P_Z = I_Z V_Z$$

که برای عملکرد صحیح مدار باید $P_Z < P_{Z_{\max}}$ باشد.

یادآوری می‌شود که بخش اول تحلیل را صرفاً برای تشخیص روشن بودن دیود زener انجام دادیم و پس از آن با جایگزینی مدار معادل مناسب تحلیل مدار را ادامه دادیم.

V_i ثابت و R_L متغیر:

در این حالت باید نخست شرایطی را پیدا کنیم که دیود زener روشن باشد. اگر R_L خیلی کوچک باشد تقسیم ولتاژ موجب می‌گردد ولتاژ سر بار که برابر ولتاژ دو سر دیود زener است از ولتاژ شکست دیود زener کمتر بوده و دیود زener خاموش باشد. حداقل مقدار مقاومت بار مجاز برای مدار در حالتی است که دیود زener در آستانه هدایت قرار گیرد یعنی

$$V_L = V_Z = \frac{R_{L_{\min}} V_i}{R + R_{L_{\min}}}$$

که می‌توانیم $R_{L_{\min}}$ را محاسبه کنیم

$$R_{L_{\min}} = \frac{R V_Z}{V_i + V_Z}$$

در هر مقدار $R_L > R_{L_{\min}}$ همچنان دیود زener هدایت می‌کند و ولتاژ دو سر آن برابر V_Z خواهد بود

در حالتی که $R = R_{L_{\min}}$ باشد جریان آن حداکثر خواهد بود

$$I_{L_{\max}} = \frac{V_L}{R_L} = \frac{V_Z}{R_{L_{\min}}}$$

با فرض روشن بودن دیود داریم

$$V_R = V_i - V_Z$$

$$I_R = \frac{V_R}{R}$$

وقتی I_L زیاد باشد، I_Z کم است و وقتی I_L کم باشد I_Z زیاد می‌شود، به گونه‌ای که I_R ثابت بماند.

از آنجا که I_{ZM} محدود است بنابراین تأثیر آن بر روی محدوده مجاز R_L و I_L را باید مشخص کرد. بابت جابجایی I_Z با I_{ZM} خواهیم داشت

PDF Eraser Free

$$I_{L_{\min}} = I_R - I_{ZM}$$

$$R_{L_{\max}} = \frac{V_Z}{I_{L_{\min}}}$$

R_L ثابت و V_i متغیر:

برای مقادیر ثابت R_L در شکل ۲-۲۵، V_i باید به اندازه کافی بزرگ باشد تا دیود زنر در حالت روشن قرار گیرد. حداقل ولتاژ در این حالت برابر است با ولتاژ لازم برای روشن کردن دیود

$$V_L = V_Z = \frac{R_L V_{i_{\min}}}{R_L + R}$$

$$V_{i_{\min}} = \frac{(R_L + R)V_Z}{R_L}$$

حداکثر ولتاژ V_i از طریق حداکثر جریان دیود زنر I_{ZM} محدود می‌شود. از آنجا که مقدار $I_{ZM} = I_R - I_L$ است، داریم

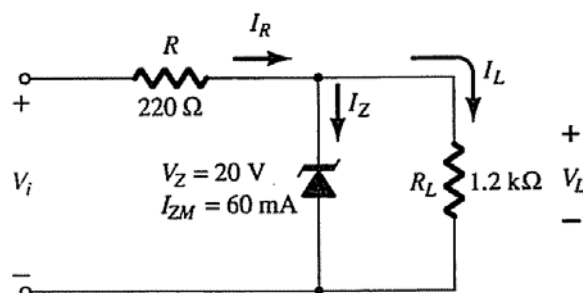
$$I_{R_{\max}} = I_{ZM} + I_L$$

حداکثر ولتاژ V_i از طریق حداکثر جریان دیود زنر I_{ZM} محدود می‌شود. از آنجا که مقدار I_{ZM} حداکثر مقدار I_Z است، خواهیم داشت

$$V_{i_{\max}} = V_{R_{\max}} + V_Z$$

$$V_{i_{\max}} = I_{R_{\max}} R + V_Z$$

مثال: در شکل ۲-۲۶، V_i را چنان تعیین کنید که دیود زنر در حالت روشن باشد.



شکل ۲-۲۶: یک مدار رگولاتور ساده

$$V_{i_{\min}} = \frac{(R_L + R)V_Z}{R_L} = \frac{(1200 + 220) \times 20}{1200} = 23.67 \text{ V}$$

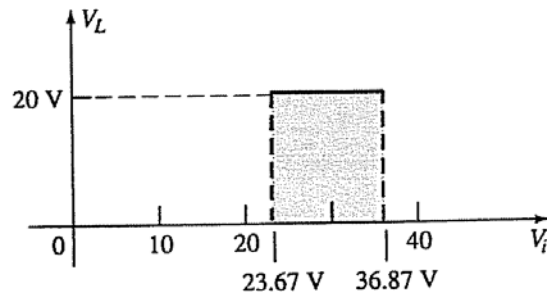
$$I_L = \frac{V_L}{R_L} = \frac{20 \text{ V}}{1.2 \text{ k}\Omega} = 16.67 \text{ mA}$$

PDF Eraser Free

$$I_{R_{\max}} = I_{ZM} + I_L = 60 \text{ mA} + 16.67 \text{ mA} \\ = 76.67 \text{ mA}$$

$$V_{i_{\max}} = I_{R_{\max}} R + V_Z \\ = (76.67 \text{ mA})(0.22 \text{ k}\Omega) + 20 \text{ V} \\ = 16.87 \text{ V} + 20 \text{ V} = 36.87 \text{ V}$$

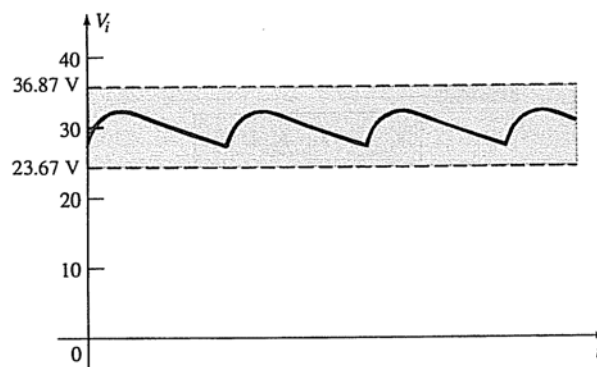
مشخصه انتقالی V_L بر حسب V_i در شکل ۲۷-۲ رسم شده است.



شکل ۲۷-۲: مشخصه انتقالی مدار ۲۶-۲

بنابراین در این مدار چنانچه ولتاژ ورودی در محدوده $23.67 \leq V_i \leq 36.87$ باشد ولتاژ خروجی ثابت می‌ماند. البته در عمل محدوده تغییرات V_i را محدودتر انتخاب می‌کنند.

در واقع ورودی می‌تواند به صورت شکل ۲۸-۲ باشد و همچنان خروجی در 20 V ثابت باقی می‌ماند. چنین شکل موجی با فیلتر کردن خروجی یکسوساز نیم موج یا تمام موج بدست می‌آید.



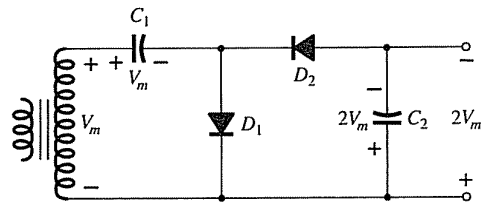
شکل ۲۸-۲: مشخصه انتقالی مدار ۲۶-۲

مدارهای چند برابر کننده ولتاژ:

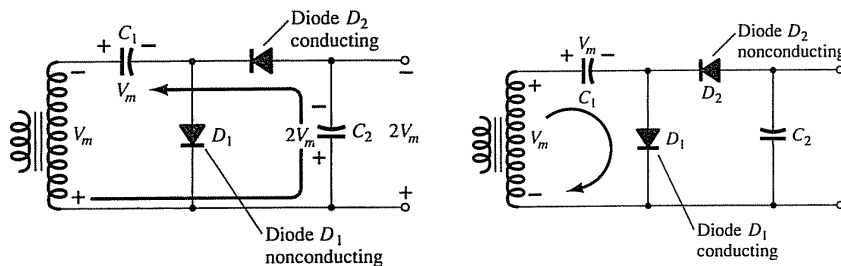
مدارهای چند برابر کننده ولتاژ معمولاً برای ایجاد ولتاژهای بالاتر با استفاده از ترانسفورماتورهای با حداکثر ولتاژ پایین و استفاده از مدار دیودی برای ایجاد ولتاژ یکسو شده با ولتاژهای دو، سه، چهار و چند برابر پیک ولتاژ ترانسفورماتور است.

دو برابر کننده ولتاژ:

مدار شکل ۲-۲۹-الف، یک دو برابر کننده ولتاژ نیم موج است.



(الف)



(ج)

(ب)

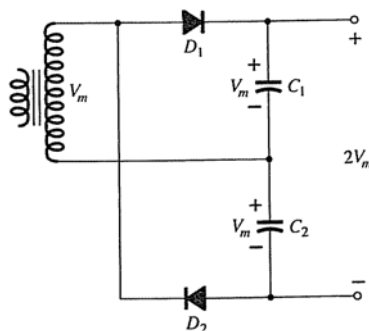
شکل ۲-۲۹: مدار دو برابر کننده نیم موج

در طول نیم موج مثبت، جریان در مسیر ثانویه ترانسفورماتور، خازن C_1 و دیود D_1 که در بایاس موافق است برقرار می‌شود. در این حالت دیود D_2 قطع است. چون در حالت هدایت دیود D_1 همچون مدار اتصال کوتاه است لذا خازن تا سطح ولتاژ V_m در جهت نشان داده شده در شکل ۲-۲۹-ب شارژ می‌شود.

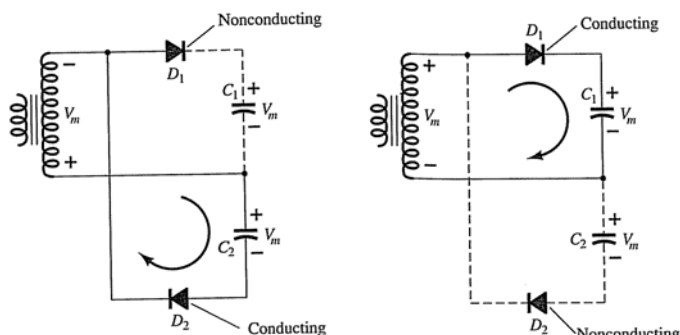
در نیم موج منفی، دیود D_1 قطع شده و دیود D_2 در حالت هدایت قرار می‌گیرد و جریان در مدار متشکل از ثانویه ترانسفورماتور، دیود D_2 و خازنهای C_1 و C_2 برقرار می‌شود (شکل ۲-۲۹-ج). در این حالت دیود D_2 همانند اتصال کوتاه عمل کرده و خازن C_2 شارژ می‌شود. اما شارژ C_2 برابر $2V_m$ و جهت آن معکوس جهت ولتاژ C_1 خواهد بود.

در نیم موج مثبت بعدی D_2 هدایت نکرده و C_2 شروع به دشارژ در بار می‌کند. اگر باری وجود نداشته باشد به ترتیب خازن C_1 در ولتاژ V_m و خازن C_2 در ولتاژ $2V_m$ باقی می‌ماند. در حقیقت شکل موج خروجی دو سر C_2 همچون ولتاژ یکسوساز نیم موج با فیلتر خازنی است.

مدار شکل ۲-۳۰ یک دو برابر کننده تمام موج را نشان می‌دهد. در این مدار نیز مانند مدار قبل PIV هر دیود باید بیش از $2V_m$ باشد و ولتاژ مستقیم خروجی دو برابر حداکثر ولتاژ ثانویه ترانسفورماتور است. توجه دارید که در این حالت ترانس با سر وسط استفاده نشده است.



(الف)



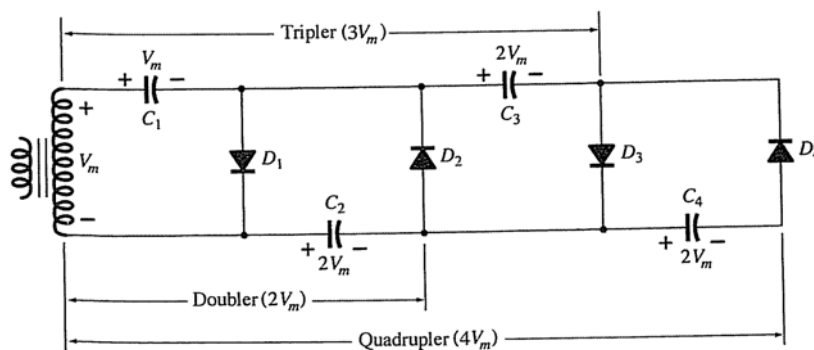
(ج)

(ب)

شکل ۲-۳: مدار دو برابر کننده تمام موج

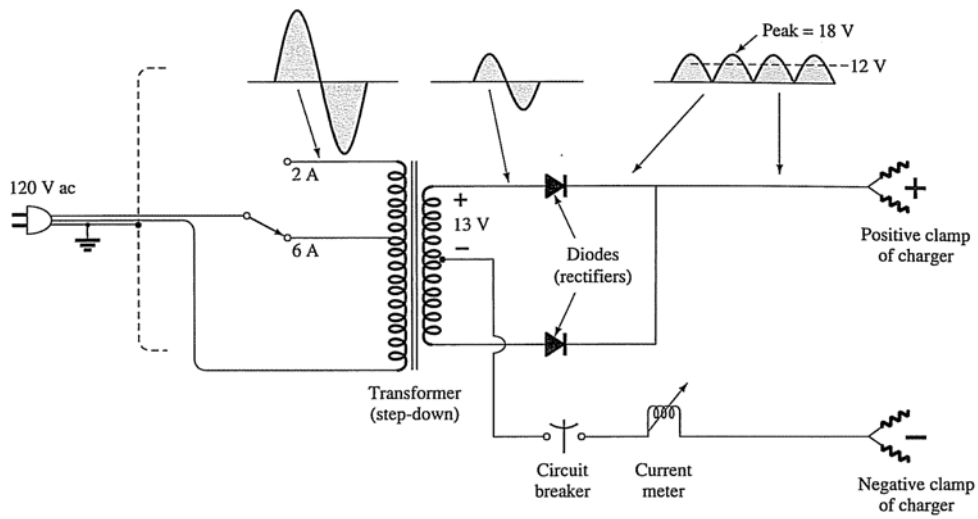
مدارهای سه و چهار برابر کننده ولتاژ:

مدار شکل ۲-۳ یک مدار چند برابر کننده ولتاژ را نمایش می‌دهد که در آن می‌توان ولتاژهای مستقیم با ولتاژ مساوی دو برابر، سه برابر و چهار برابر ورودی را تولید می‌کند. با این روش می‌توان ولتاژهای مستقیم سطح بالا برای برخی کاربردهای صنعتی را ایجاد کرد (البته جریان خروجی بسیار محدود خواهد بود).

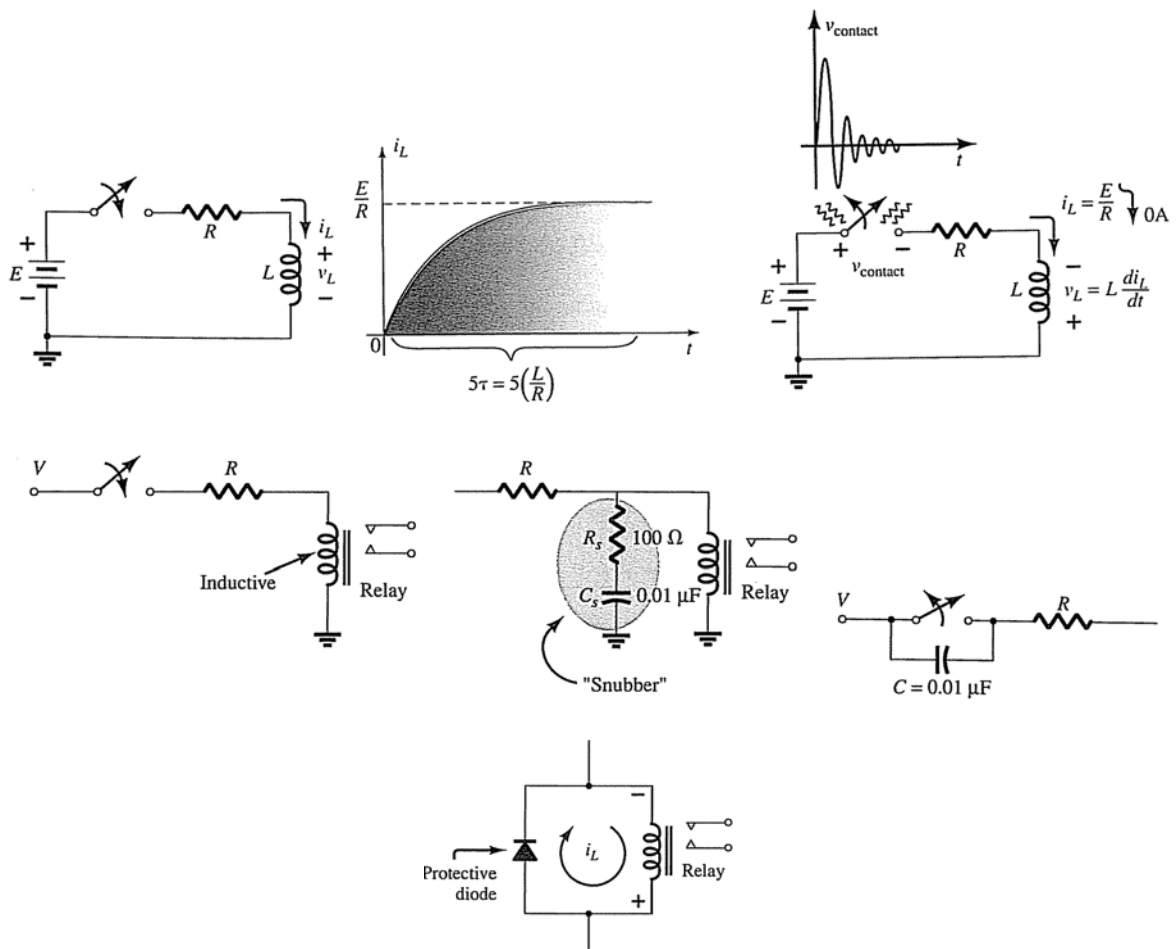


شکل ۲-۳: مدار چند برابر کننده ولتاژ

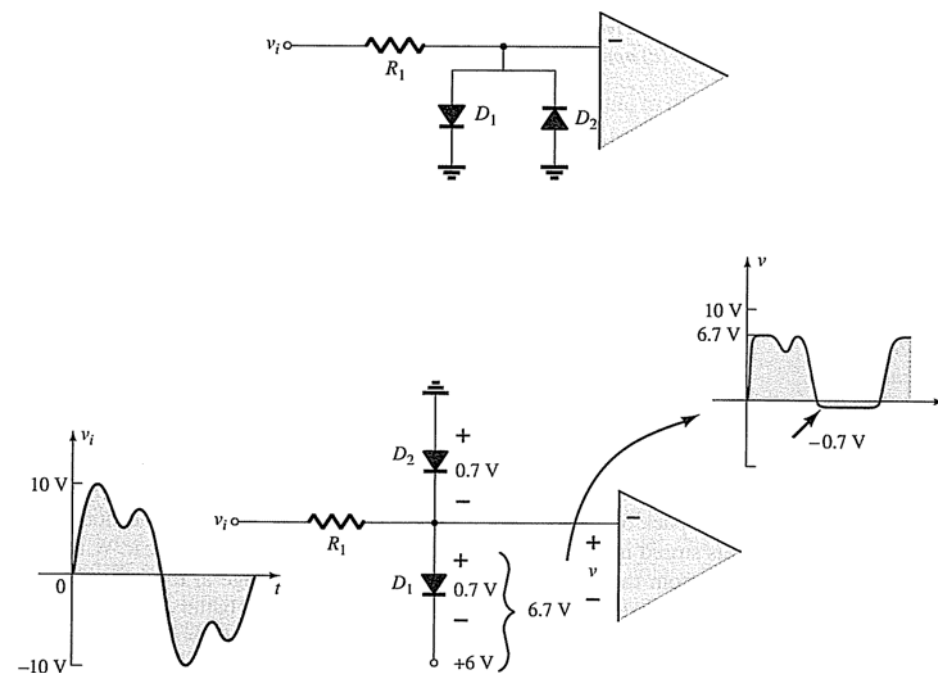
کاربردهای عملی:



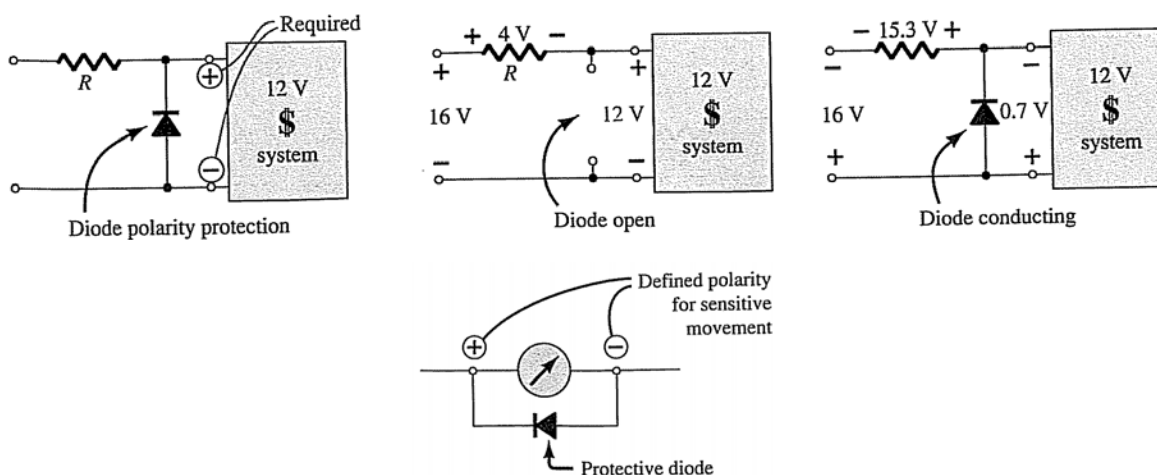
شکل ۲-۳۲: مدار شارژ کننده باتری



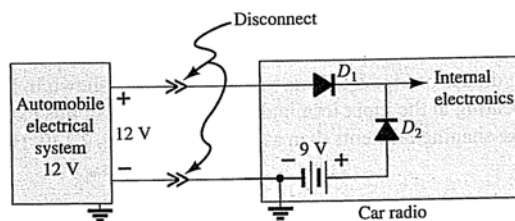
شکل ۲-۳۳: نوسان‌های کلید مکانیکی و مدار حفاظت سیم‌پیچ و کنتاکت رله



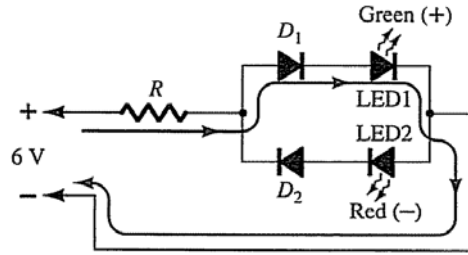
شکل ۲-۳۴: دیود به عنوان محدود کننده ولتاژ ورودی مدار



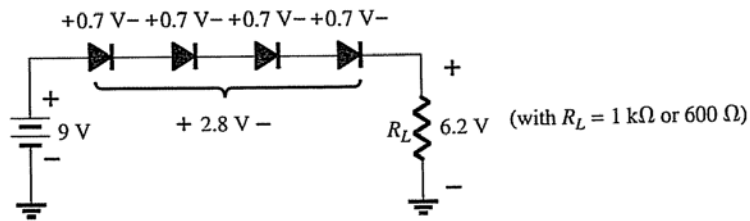
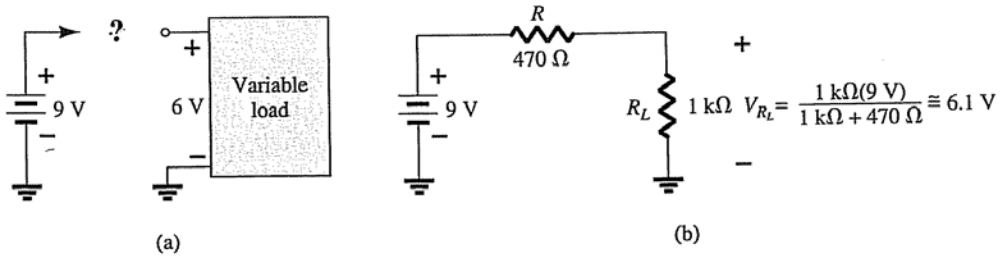
شکل ۲-۳۵: مدارهای تضمین پلاریته صحیح و حفاظت تجهیزات حساس



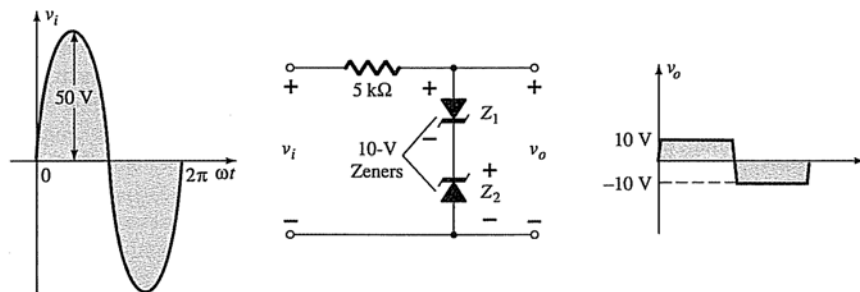
شکل ۲-۳۶: مدار تغذیه باتری کنترل شده ذخیره



شکل ۲-۳۷: آشکارساز پلاریته



شکل ۲-۳۸: مولد ولتاژ ثابت مستقل از جریان بار

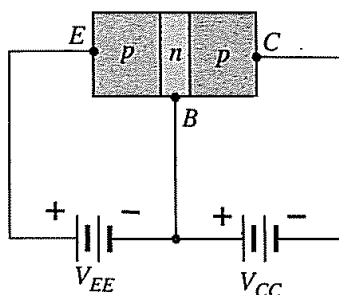


شکل ۲-۳۹: مولد موج مربعی

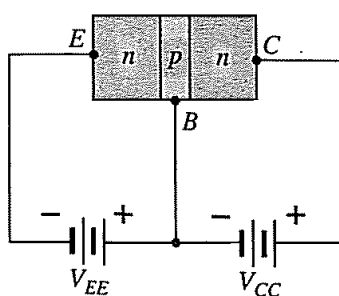
فصل ۳: ترانزیستورهای دوقطبی

ساختار ترانزیستور:

ترانزیستور یک قطعه الکترونیکی نیمه‌هادی سه لایه، شامل دو لایه n با لایه میانی p (ترانزیستور npn) یا دو لایه p با لایه میانی n (ترانزیستور pnp) است. در شکل ۱-۳ این دو نوع ترانزیستور همراه با بایاس dc که برای قرار گرفتن ترانزیستور در ناحیه فعال (یکی از نواحی کار ترانزیستور) لازم است به نمایش درآمده است.



(الف)



(ب)

شکل ۱-۳: ترانزیستورهای (الف) pnp و (ب) npn

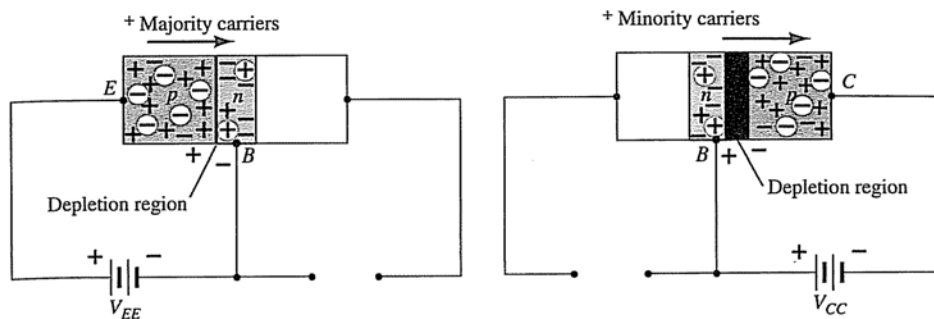
لایه میانی بیس (B) نام دارد و دو لایه دیگر امیتر (E) و کلکتور (C). میزان ناخالصی امیتر بسیار بیشتر از ناخالصی بیس یا کلکتور است. همچنین لایه بیس عرض بسیار کمی نسبت به دو لایه دیگر دارد. در ترانزیستور اتصالی دوقطبی یا BJT، حامل‌های الکترون و حفره هر دو در برقراری جریان نقش دارند و به

PDF Eraser Free

همین دلیل دوقطبی نامیده می‌شود. شکل ۱-۳ برای حالت کاری "فعال" ترانزیستور که یکی از حالات کاری مهم آن می‌باشد، ترسیم شده است (اتصال بیس-امیتر در بایاس موافق و اتصال بیس-کلکتور در بایاس مخالف).

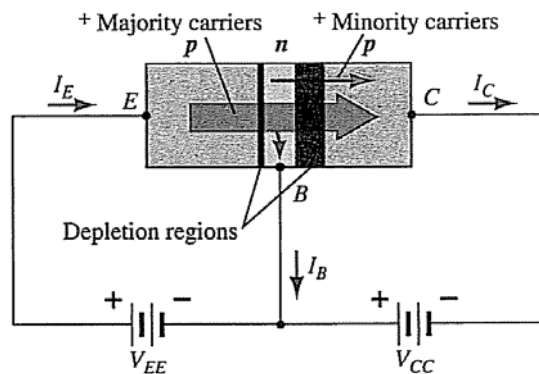
کارکرد ترانزیستور:

در این قسمت عملکرد ترانزیستور pnp را بررسی می‌کنیم، در مورد ترانزیستور npn نیز کارکرد آن به صورت مشابه خواهد بود با این تفاوت که نقش الکترون و حفره جابجا می‌شود. شکل ۲-۳ نحوه عملکرد اتصال بایاس موافق بیس-امیتر و بایاس مخالف بیس-کلکتور را نمایش می‌دهد.



شکل ۲-۳: اتصال بایاس موافق بیس-امیتر و بایاس مخالف بیس-کلکتور

با توجه به آنکه عرض ناحیه بیس بسیار کم است و مسیر بیس معمولاً مقاومت زیادی دارد، جریان آن بسیار کم است (در محدوده میکروآمپر) عمده جریات ناشی از حامل‌های اکثریت امیتر (حفره‌ها) در اتصال بیس-امیتر از منطقه تهی میان بیس کلکتور عبور کرده و به سمت کلکتور می‌روند (حفره‌ها در ناحیه بیس، n، برای اتصال بیس-کلکتور همچون حامل‌های اقلیت هستند). شکل ۳-۳ عملکرد ترانزیستور pnp در ناحیه فعال و جابجایی حامل‌های اکثریت و اقلیت را نمایش می‌دهد.



شکل ۳-۳: جابجایی حامل‌های اکثریت و اقلیت در ناحیه فعال کار ترانزیستور

با توجه به شکل می‌توان نوشت

$$I_E = I_C + I_B$$

جریان کلکتور شامل دو مولفه است که از جابجایی حامل‌های اکثریت و اقلیت ناشی می‌شود

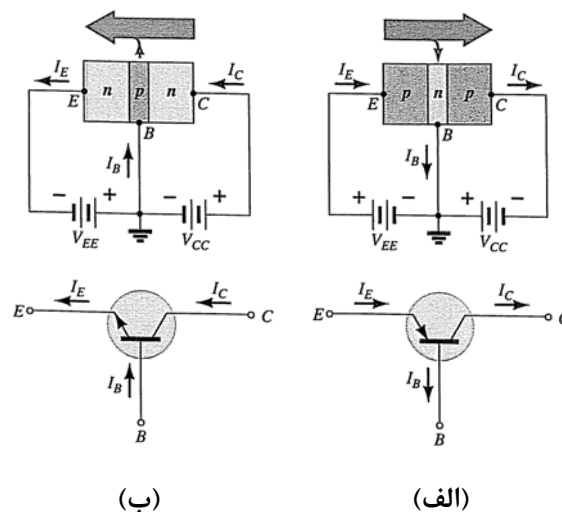
$$I_C = I_{C_{Majority}} + I_{C_{Minority}}$$

I_{C0} ، جریان کلکتور در زمانی است که اتصال امیتر باز باشد.

در مدارهای سیگنال کوچک معمولاً واحد جریان کلکتور و امیتر بر حسب میلی‌آمپر و واحد جریان بیس بر حسب میکروآمپر است. I_{C0} نیز همانند I_S دیود برای بایاس معکوس به دما وابسته است. بنابراین در طراحی مدارهایی که در محدوده دمایی وسیعی کار می‌کنند باید در طراحی مدار دقت کرد تا تغییر دما موجب ناپایداری مدار نگردد.

ترکیب بیس - مشترک:

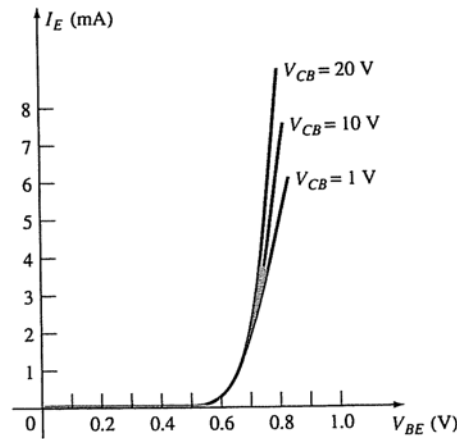
شکل ۳-۴ (الف) و (ب) نماد ترانزیستورهای npn و pnp را همراه با جهت‌های قراردادی جریان نمایش می‌دهد. عنوان "بیس - مشترک" برای این ترکیب مداری به این دلیل اطلاق می‌شود که بیس بین ورودی و خروجی مدار مشترک است. علاوه بر آن در این ترکیب بیس نزدیکترین پایه ترانزیستور به ولتاژ صفر (زمین) است. باید توجه داشت که جهت قراردادی جریان در جهت پیکان امیتر است.



شکل ۳-۴: ترکیب بیس - مشترک برای ترانزیستور (الف) pnp و (ب) npn

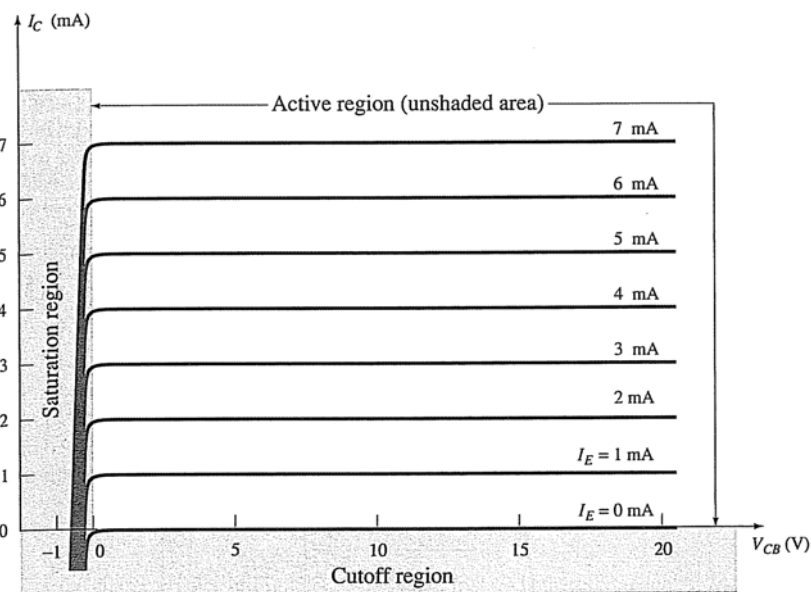
PDF Eraser Free

برای تبیین رفتار ترانزیستور در مدار فوق دو مجموعه مشخصه مورد نیاز است، یکی برای مدار ورودی و یکی برای مدار خروجی. در مدار تقویت کننده بیس-مستترک، شکل ۳-۵ نشان دهنده تغییرات جریان ورودی (I_E) بر حسب ولتاژ ورودی (V_{BE}) برای سطوح مختلف ولتاژ خروجی (V_{CB}) است.



شکل ۳-۵: منحنی مشخصه ورودی ترانزیستور در ترکیب بیس-مستترک

شکل ۳-۶ نشان دهنده تغییرات جریان خروجی (I_C) بر حسب ولتاژ خروجی (V_{CB}) برای سطوح مختلف جریان ورودی (I_E) را نمایش می دهد. در شکل مذکور سه ناحیه کاری ترانزیستور یعنی نواحی قطع، فعال و اشباع قابل تشخیص است.



شکل ۳-۶: منحنی مشخصه خروجی ترانزیستور در ترکیب بیس-مستترک

ناحیه فعال کاری ترانزیستور معمولاً برای تقویت کننده خطی (بدون اعوجاج) استفاده می شود. در ناحیه فعال اتصال بیس-امیتر در بایاس موافق و اتصال بیس-کلکتور در بایاس مخالف است.

PDF Eraser Free

در شکل ۳-۶، زیر ناحیه فعال ناحیه قطع قرار دارد که برای این ناحیه جریان امیتر (I_E) برابر صفر است و جریان I_{CO} نیز بسیار کوچک است. معمولاً در برگه مشخصات فنی ترانزیستورها I_{CO} را با I_{CBO} نمایش می‌دهند. برای ترانزیستور سیلیکن I_{CBO} بسیار کوچک و قابل صرفنظر کردن است. با عنایت به شکل ۳-۶ می‌توان برای ناحیه فعال فرض کرد

$$I_C \cong I_E$$

برای ناحیه قطع، جریان کلکتور را می‌توان برابر صفر گرفت. بخاطر داشته باشید که در ناحیه قطع هر دو اتصال بیس-امیتر و بیس-کلکتور در بایاس مخالف هستند.

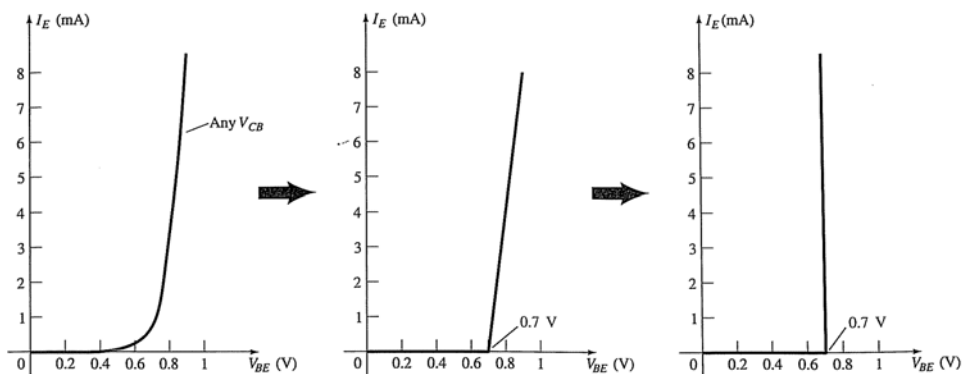
ناحیه کاری اشباع ترانزیستور، در شکل ۳-۶ بخش سمت چپ مشخصه در منطقه $V_{CB} \leq 0$ است. همان‌گونه که دیده می‌شود در این ناحیه جریان خروجی با شیب تند و تا رسیدن به منطقه $V_{CB} = 0$ تغییر می‌کند. می‌توان مشاهده کرد که در ناحیه اشباع هر دو اتصال بیس-امیتر و بیس-کلکتور در بایاس مستقیم هستند.

شکل ۳-۵ مبین آن است که برای V_{CB} ثابت جریان امیتر نسبت به ولتاژ بیس-امیتر همانند یک تغییر می‌کند.

مشابه شکل ۳-۷ می‌توان با توجه به تاثیر کم V_{CB} ، با تقریب پاره خطی در نظر گرفت که پس از "روشن شدن اتصال بیس-امیتر ولتاژ آن ثابت باقی می‌ماند. برای ترانزیستور سیلیکن خواهیم داشت

$$V_{BE} = 0.7 \text{ V}$$

بر این اساس برای تحلیل مدار در ناحیه فعال ترانزیستور می‌توان ولتاژ بیس-امیتر را برابر 0.7 V در نظر گرفت.



شکل ۳-۷: تقریب پاره خطی اتصال بیس-امیتر

آلفا (α):

در تحلیل dc مدار، نسبت I_C به I_E حاصل از حامل‌های اکثریت با پارامتر α نمایش داده می‌شود

$$\alpha_{dc} = \frac{I_C}{I_E}$$

هر چند با تقریب گفته شده $\alpha = 1$ است اما در حالت بررسی دقیق معمولاً در محدوده 0.9 تا 0.998 است و اغلب به حد بالای آن نزدیکتر است. از آنجا که به α تنها برای حامل‌های اکثریت تعریف می‌شود رابطه پیش گفته در مورد I_C را می‌توان به صورت زیر نوشت

$$I_C = \alpha I_E + I_{CBO}$$

برای شکل ۳-۶ وقتی $I_E = 0 \text{ mA}$ باشد و I_C برابر I_{CBO} خواهد بود

برای حالت ac که نقطه کار بر روی منحنی مشخصه تغییر می‌کند، خواهیم داشت

$$\alpha_{ac} = \left. \frac{\Delta I_C}{\Delta I_E} \right|_{V_{CB}=\text{constant}}$$

آلفای ac معمولاً ضریب تقویت اتصال کوتاه بیس مشترک نامیده می‌شود. برای اغلب موارد α_{dc} و α_{ac} بسیار نزدیک به هم هستند.

عملکرد تقویت کنندگی ترانزیستور:

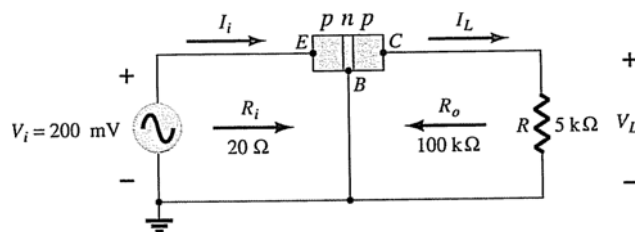
تقویت کنندگی ترانزیستور را می‌توان با بررسی مدار شکل ۳-۸ نشان داد. در ترکیب بیس مشترک مقاومت ac ورودی بسیار کم در حدود 10Ω تا 100Ω است (شکل ۳-۵) و مقاومت خروجی بسیار بزرگ است در محدوده $50 \text{ k}\Omega$ تا $1 \text{ M}\Omega$ ($100 \text{ k}\Omega$ برای مدار شکل ۳-۸). با در نظر گرفتن مقاومت ac ورودی برابر 20Ω داریم.

$$I_i = \frac{V_i}{R_i} = \frac{200 \text{ mV}}{20 \Omega} = 10 \text{ mA}$$

با فرض $\alpha_{ac} = 1$ ($I_c = I_e$)

$$I_L = I_i = 10 \text{ mA}$$

PDF Eraser Free



شکل ۳-۸: یک مدار ساده شده تقویت کننده بیس-مستتر

$$\begin{aligned} V_L &= I_L R \\ &= (10 \text{ mA})(5 \text{ k}\Omega) \\ &= 50 \text{ V} \end{aligned}$$

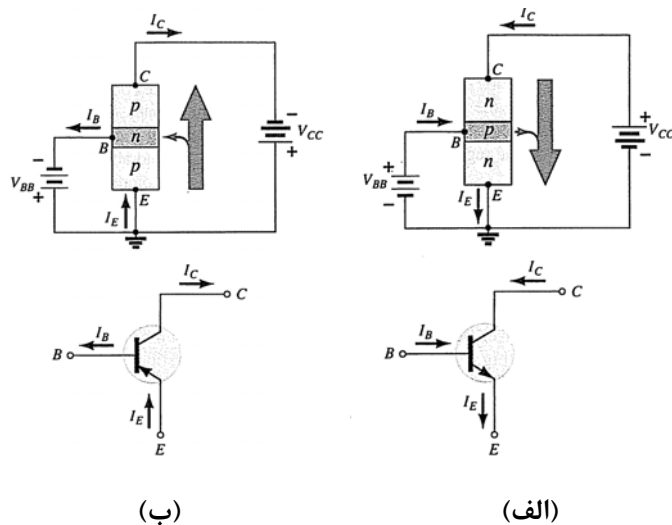
بهره ولتاژ برابر خواهد بود با

$$A_V = \frac{V_L}{V_i} = \frac{50 \text{ V}}{200 \text{ mV}} = 250$$

مقدار بهره ولتاژ برای ترکیب بیس-مستتر در محدوده 50 تا 300 است. بهره ولتاژ حاصل انتقال جریان I از یک مقاومت کم به یک مقاومت زیاد است. ضریب بهره جریان (I_c / I_e) برای تقویت کننده بیس مستتر همواره کمتر از یک است.

ترکیب امیتر-مستتر:

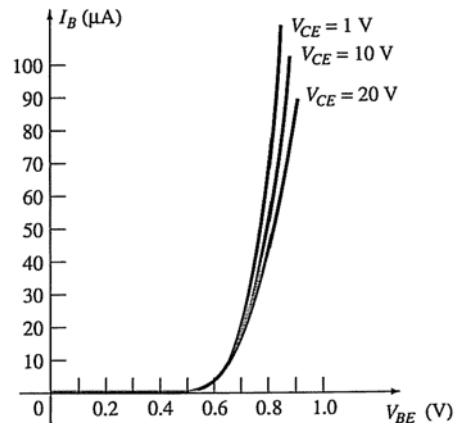
رایج ترین ترکیب استفاده از ترانزیستور به ویژه در تقویت کننده های ترانزیستوری ترکیب امیتر-مستتر است که در آن ورودی به بیس داده می شود و خروجی از کلکتور اخذ می گردد. شکل ۳-۹ (الف) و (ب) ترکیب امیتر-مستتر را برای ترانزیستورهای npn و pnp را نمایش می دهد.



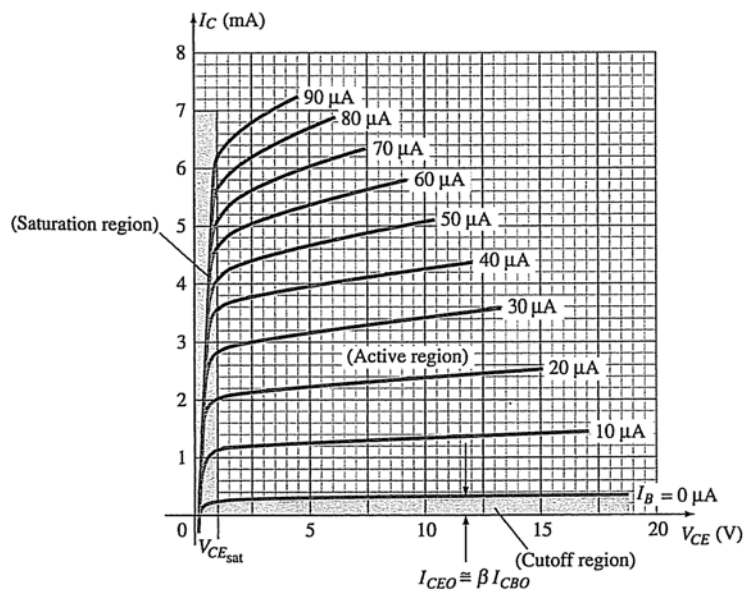
شکل ۳-۹: ترکیب امیتر-مستتر برای ترانزیستور (الف) pnp و (ب) npn

PDF Eraser Free

در این حالت نیز برای بیان رفتار ترانزیستور دو مجموعه منحنی مشخصه مورد نیاز است. یکی برای مدار ورودی یا بیس-امیتر که جریان ورودی (I_B) را نسبت به ولتاژ ورودی (V_{BE}) برای مقادیر مختلف ولتاژ خروجی (V_{CE}) نمایش می‌دهد (شکل ۳-۱۰) و دیگری برای مدار خروجی یا کلکتور-امیتر که جریان خروجی (I_C) را نسبت به ولتاژ خروجی برای مقادیر مختلف ولتاژ ورودی نشان می‌دهد (شکل ۳-۱۱).



شکل ۳-۱۰: منحنی مشخصه ورودی ترانزیستور در ترکیب امیتر-مستترک



شکل ۳-۱۱: منحنی مشخصه خروجی ترانزیستور در ترکیب امیتر-مستترک

در این منحنی‌ها به تفاوت واحد جریان‌های ورودی و خروجی دقت شود. همچنین برخلاف ترکیب بیس-مستترک، در این حالت منحنی‌های خروجی شبیه خط مستقیم افقی نیستند و نیز ولتاژ خروجی در ناحیه اشباع دیگر منفی نیست.

PDF Eraser Free

در ترکیب امیتر- مشترک نیز جهت قراردادی جریان مانند حالت قبل است و روابط $I_E = I_C + I_B$ و $I_C = \alpha I_E$ همچنان برقرار می‌باشد.

در ترکیب امیتر- مشترک بر خلاف ترکیب بیس- مشترک، به ازاء $I_B = 0$ (در حالت قطع) جریان امیتر صفر نیست. می‌دانیم

$$\begin{aligned} I_C &= \alpha I_E + I_{CBO} \\ &= \alpha (I_C + I_B) + I_{CBO} \end{aligned}$$

$$I_C = \frac{\alpha I_B}{1-\alpha} + \frac{I_{CBO}}{1-\alpha}$$

به عنوان مثال، با فرض $I_B = 0 \mu A$ ، $\alpha = 0.996$ و $I_{CBO} = 1 \mu A$ خواهیم داشت

$$I_C = \frac{0.996(0 \mu A)}{0.004} + \frac{1 \mu A}{0.004} = 250 \mu A = 0.25 \text{ mA}$$

برای حالت $I_B = 0 \mu A$ ، جریان کلکتور را با I_{CEO} نمایش می‌دهیم

$$I_{CEO} = \left. \frac{I_{CBO}}{1-\alpha} \right|_{I_B=0}$$

در ترکیب امیتر- مشترک برای ناحیه فعال ($I_B > 0$) نیز معمولاً با استفاده از مدار معادل پاره خطی و صفر فرض کردن مقاومت استاتیکی صفر، برای ترانزیستور سیلیکن $V_{BE} = 0.7 \text{ V}$ در نظر گرفته می‌شود

بتا (β):

در حالت dc، نسبت مقادیر I_C و I_B با استفاده از پارامتر β تعریف می‌گردد

$$\beta_{dc} = \frac{I_C}{I_B}$$

که در آن I_C و I_B و به ترتیب برابر جریان کلکتور و بیس در نقطه کار هستند. برای ترانزیستورهای سیلیکن محدوده β بین 50 تا 400 است و عمدتاً در میانه این محدوده است.

در برگه مشخصات فنی ترانزیستورها معمولاً β_{dc} با h_{FE} نمایش داده می‌شود که پارامتر h از مدار معادل ac ترانزیستور استخراج می‌شود که در فصول بعدی معرفی می‌گردد. زیرنویس FE به مفهوم تقویت جریان مستقیم (forward) ترکیب امیتر (emitter) است.

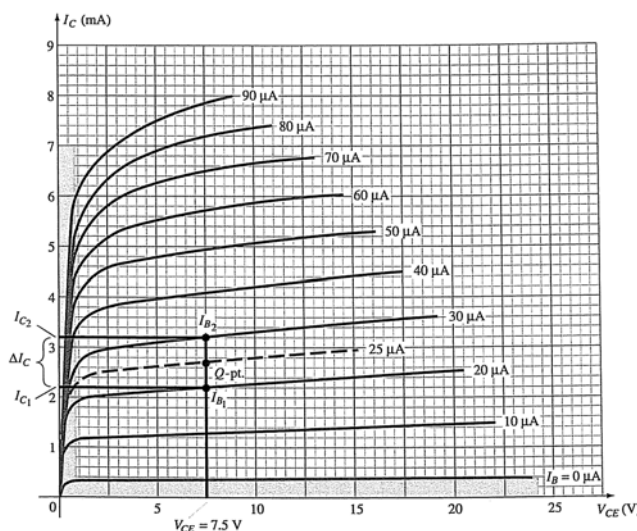
برای حالت ac، بتا به این صورت زیر تعریف می‌شود

PDF Eraser Free

$$\beta_{ac} = \left. \frac{\Delta I_C}{\Delta I_B} \right|_{V_{CE} = \text{constant}}$$

β_{ac} ضریب بهره جریان مستقیم امیتر مشترک نامیده شده و در برگه مشخصات فنی معمولاً با h_{fe} نشان داده می‌شود. توجه داشته باشید هر چند β_{dc} و β_{ac} در یک محدوده هستند اما الزاماً با یکدیگر برابر نیستند، اما هر چه I_{CEO} کمتر باشد آنها به یکدیگر نزدیکتر هستند.

مثال: ترانزیستوری با مشخصات شکل ۳-۱۲ در ترکیب امیتر مشترک قرار گرفته است. β_{dc} و β_{ac} را برای نقطه کار $I_B = 25 \mu A$ و $V_{CE} = 7.5 V$ محاسبه کنید



شکل ۳-۱۲: منحنی مشخصه خروجی یک ترانزیستور در ترکیب امیتر-مشترک

$$\beta_{dc} = \frac{I_C}{I_B} = \frac{2.7 \text{ mA}}{25 \mu A} = 108$$

$$\beta_{ac} = \left. \frac{\Delta I_C}{\Delta I_B} \right|_{V_{CE} = \text{constant}} = \frac{3.2 \text{ mA} - 2.2 \text{ mA}}{30 \mu A - 20 \mu A} = \frac{1 \text{ mA}}{10 \mu A} = 100$$

در تحلیل برای سهولت زیرنویس β_{dc} و β_{ac} را حذف می‌کنیم آنها را با β نمایش داده و در حالت dc آن را به عنوان β_{dc} و در حالت ac آن را به عنوان β_{ac} در نظر می‌گیریم. اگر در مسئله‌ای تنها مقدار برای β داده شود، می‌توان آن را برای دو حالت dc و ac فرض کرد. با داشتن روابط $\beta = I_C / I_B$ و $\alpha = I_C / I_E$ می‌توان نوشت:

$$I_E = I_C + I_B$$

$$\frac{I_C}{\alpha} = I_C + \frac{I_C}{\beta}$$

PDF Eraser Free

$$\frac{1}{\alpha} = 1 + \frac{1}{\beta}$$

$$\beta = \alpha\beta + \alpha = (\beta + 1)\alpha$$

$$\alpha = \frac{\beta}{\beta + 1}, \quad \beta = \frac{\alpha}{1 - \alpha}$$

می‌دانیم

$$I_{CEO} = \frac{I_{CBO}}{1 - \alpha}$$

با جایگذاری $\frac{1}{1 - \alpha} = \beta + 1$ خواهیم داشت

$$I_{CEO} = (\beta + 1)I_{CBO}$$

با توجه به آنکه معمولاً $\beta \gg 1$ نتیجه می‌گیریم

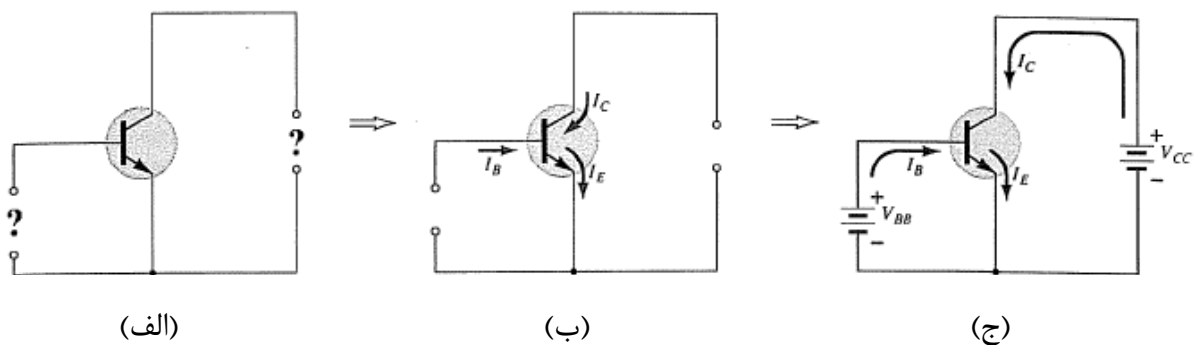
$$I_{CEO} \cong \beta I_{CBO}$$

$$I_E = I_C + I_B \\ = \beta I_B + I_B$$

$$I_E = (\beta + 1)I_B$$

بایاس کردن:

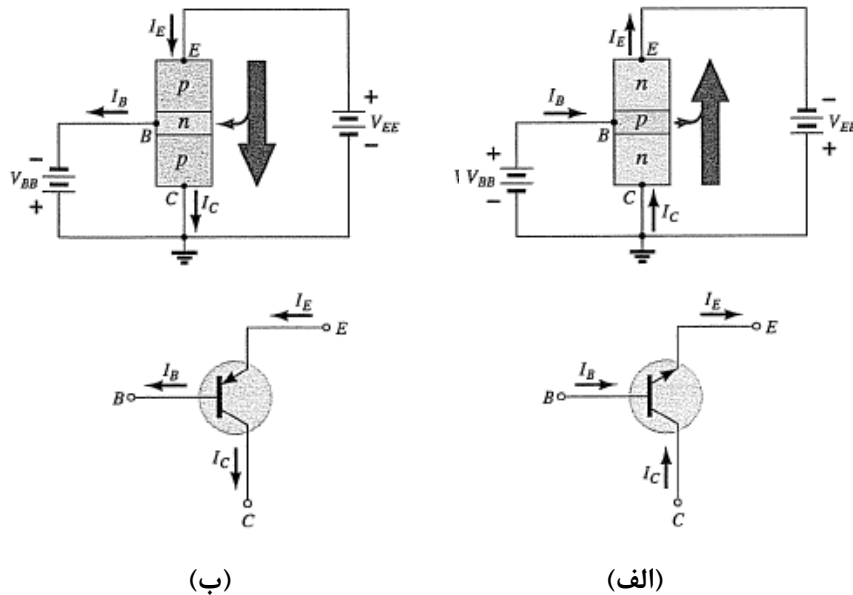
برقراری بایاس مناسب در ترکیب امیتر-مشترک نیز به روشی مشابه بایاس کردن در ترکیب بیس-مشترک انجام می‌شود. فرض کنید بخواهیم ترانزیستور npn شکل ۳-۱۳ (الف) را به روش مناسب بایاس کنیم. ابتدا باید جهت جریان I_E را مشخص کنیم و سایر جهت‌ها را نیز تعیین کنیم مطابق شکل ۳-۱۳ (ب) و با در نظر گرفتن $I_E = I_C + I_B$ می‌توان پلاریته منابع تغذیه را مطابق شکل ۳-۱۳ (ج) مشخص کرد. بدیهی است اگر بجای ترانزیستور npn، pnp را در نظر می‌گرفتیم جهت جریانها و پلاریته منابع تغذیه معکوس می‌شد.



شکل ۳-۱۳: منحنی مشخصه خروجی یک ترانزیستور در ترکیب امیتر-مشترک

ترکیب کلکتور-مشترک:

آخرین ترکیب مورد استفاده در مدارهای ترانزیستوری، ترکیب کلکتور-مشترک است که جهت جریان و پلاریته منابع تغذیه آن برای ترانزیستورهای npn و pnp در شکل ۳-۱۴ نمایش داده شده است.



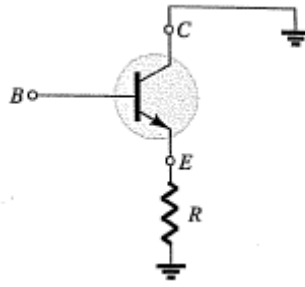
شکل ۳-۱۴: ترکیب کلکتور-مشترک برای ترانزیستور (الف) pnp و (ب) npn

این ترکیب چنانچه در فصول بعد خواهیم دید بیشتر برای تطبیق امپدانس استفاده می‌شود زیرا امپدانس ورودی آن زیاد و امپدانس خروجی آن کم است که در مورد ترکیب‌های امیتر-مشترک و بیس-مشترک چنین نیست.

مدار ساده شده ترکیب کلکتور-مشترک برای تطبیق امپدانس در شکل ۳-۱۵ ارائه گردیده است. برای کلکتور-مشترک نیاز به منحنی مشخصه خروجی مجزا نداریم زیرا خروجی بین امیتر و کلکتور است و برای مجموعه جریانهای بیس متفاوت رسم می‌شود که از این لحاظ کاملاً مشابه ترکیب امیتر-مشترک می‌باشد با این تفاوت که محور عمودی منحنی مشخصه I_E است (با عنایت به آنکه $\alpha \cong 1$) است و پلاریته محور افقی نیز باید معکوس گردد. برای مدار ورودی ترکیب کلکتور-مشترک، منحنی مشخصه امیتر-مشترک کافی است تا اطلاعات لازم را بدست آوریم.

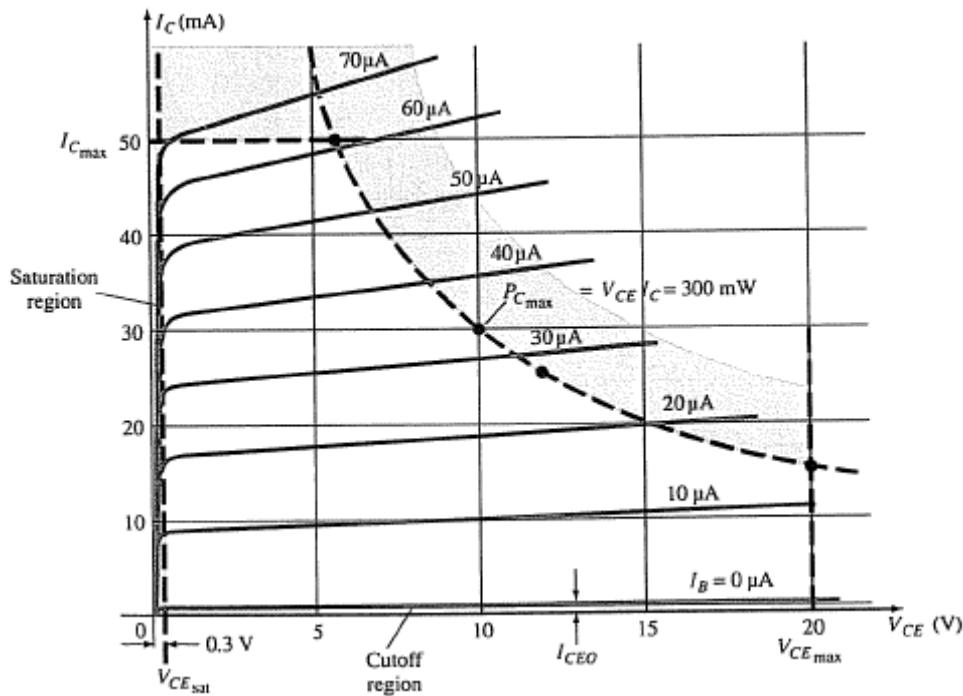
محدوده عملکرد:

برای هر ترانزیستور محدوده عملکردی معینی وجود دارد که مشخصات آن، این امکان را می‌دهد که شرایط کار ترانزیستور از حدود حداکثری تجاوز نکرده و خروجی حداقل اعوجاج را داشته باشد. چنین محدوده‌ای در



شکل ۳-۱۵: مدار ساده شده ترکیب کلکتور-مستترک برای تطبیق امپدانس

شکل ۳-۱۶ نمایش داده شده است که تمام محدوده‌های حداکثری مهم بر روی آن ارائه گردیده است. برای این ترانزیستور حداکثر جریان خروجی ۵۰ mA و V_{CE0} برابر ۲۰ V است. $V_{CE_{sat}} = 0.3$ V نشان دهنده حداقل ولتاژ خروجی است که می‌توان به آن رسید بدون آنکه شکل موج خروجی دچار اعوجاج شود.



شکل ۳-۱۶: محدوده عملکرد خطی (بدون اعوجاج) یک ترانزیستور

توان تلفاتی با رابطه زیر تعریف می‌شود

$$P_C = V_{CE} I_C$$

برای ترانزیستور مورد بحث حداکثر توان تلفاتی کلکتور برابر $P_{C_{max}} = 300$ mW است. تمام نقاطی بر روی شکل که در آن حاصلضرب V_{CE} در I_C برابر ۳۰۰ mW باشد آن نقاط بر روی منحنی حداکثر توان تلفاتی قرار دارند.

PDF Eraser Free

با توجه به محدوده‌های قطع، اشباع و فعال می‌توان محدوده عملکرد مناسب خطی ترانزیستور را به صورت زیر در نظر گرفت:

$$I_{CEO} \leq I_C \leq I_{C_{\max}}$$

$$V_{CE_{\text{sat}}} \leq V_{CE} \leq V_{CE_{\max}}$$

$$V_{CE} I_C \leq P_{C_{\max}}$$

برای حالت بیس مشترک داریم توان تلفاتی از حاصلضرب V_{CB} در I_C بدست می‌آید.

$$P_C = V_{CB} I_C$$

برگه مشخصات فنی ترانزیستور:

برگه مشخصات فنی ترانزیستور شامل مجموعه اطلاعاتی است که مورد نیاز طراحان مدارهای الکترونیک است. درک صحیح و دقیق این مشخصات اهمیت زیادی در طرح مناسب مدار دارد. شکل ۳-۱۷ نمونه‌ای از برگه مشخصات فنی یک ترانزیستور است.

این برگه مشخصات علاوه بر نمایش تصویر فیزیکی و پایه‌های ترانزیستور شامل مقادیر عددی زیر است:

۱- مقادیر حداکثری: شامل ولتاژها، جریان، توان تلفاتی و درجه حرارت اتصال

۲- مشخصات حرارتی: که مبین مقاومت‌های حرارتی بین اتصال و بدنه و ... است.

۳- مشخصات الکتریکی (در درجه حرارت مشخص مثلاً $T_A = 25^\circ\text{C}$)

۳-۱- مشخصات حالت قطع: ولتاژهای شکست و جریانهای قطع

۳-۲- مشخصات حالت روشن: بهره DC، ولتاژ اشباع V_{CE} و V_{BE}

۳-۳- مشخصات سیگنال کوچک: بهره AC، ظرفیت‌های بین پایه‌های ترانزیستور و ...

همچنین علاوه بر منحنی مشخصه‌های ورودی و خروجی ترانزیستور، نمودارهای دیگری نظیر زمان سوئیچینگ، بهره AC، امپدانس ورودی و خروجی در برگه مشخصات فنی ترانزیستور عرضه می‌شود.

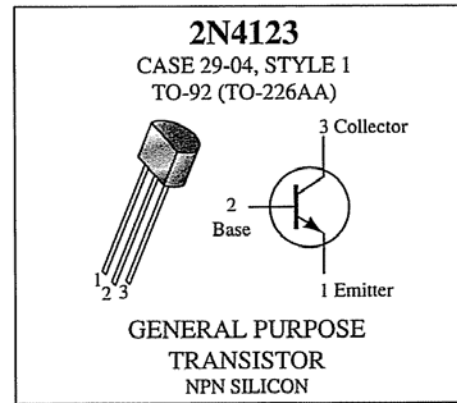
PDF Eraser Free

MAXIMUM RATINGS

Rating	Symbol	2N4123	Unit
Collector-Emitter Voltage	V_{CE0}	30	Vdc
Collector-Base Voltage	V_{CBO}	40	Vdc
Emitter-Base Voltage	V_{EBO}	5.0	Vdc
Collector Current – Continuous	I_C	200	mA dc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	625 5.0	mW mW/°C
Operating and Storage Junction Temperature Range	T_j, T_{stg}	-55 to +150	°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	°C/W
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	°C/W



ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
----------------	--------	-----	-----	------

OFF CHARACTERISTICS

Collector-Emitter Breakdown Voltage (1) ($I_C = 1.0 \text{ mA dc}$, $I_E = 0$)	$V_{(BR)CEO}$	30		Vdc
Collector-Base Breakdown Voltage ($I_C = 10 \mu\text{A dc}$, $I_E = 0$)	$V_{(BR)CBO}$	40		Vdc
Emitter-Base Breakdown Voltage ($I_E = 10 \mu\text{A dc}$, $I_C = 0$)	$V_{(BR)EBO}$	5.0	–	Vdc
Collector Cutoff Current ($V_{CB} = 20 \text{ Vdc}$, $I_E = 0$)	I_{CBO}	–	50	nA dc
Emitter Cutoff Current ($V_{BE} = 3.0 \text{ Vdc}$, $I_C = 0$)	I_{EBO}	–	50	nA dc

ON CHARACTERISTICS

DC Current Gain(1) ($I_C = 2.0 \text{ mA dc}$, $V_{CE} = 1.0 \text{ Vdc}$) ($I_C = 50 \text{ mA dc}$, $V_{CE} = 1.0 \text{ Vdc}$)	h_{FE}	50 25	150 –	–
Collector-Emitter Saturation Voltage(1) ($I_C = 50 \text{ mA dc}$, $I_B = 5.0 \text{ mA dc}$)	$V_{CE(sat)}$	–	0.3	Vdc
Base-Emitter Saturation Voltage(1) ($I_C = 50 \text{ mA dc}$, $I_B = 5.0 \text{ mA dc}$)	$V_{BE(sat)}$	–	0.95	Vdc

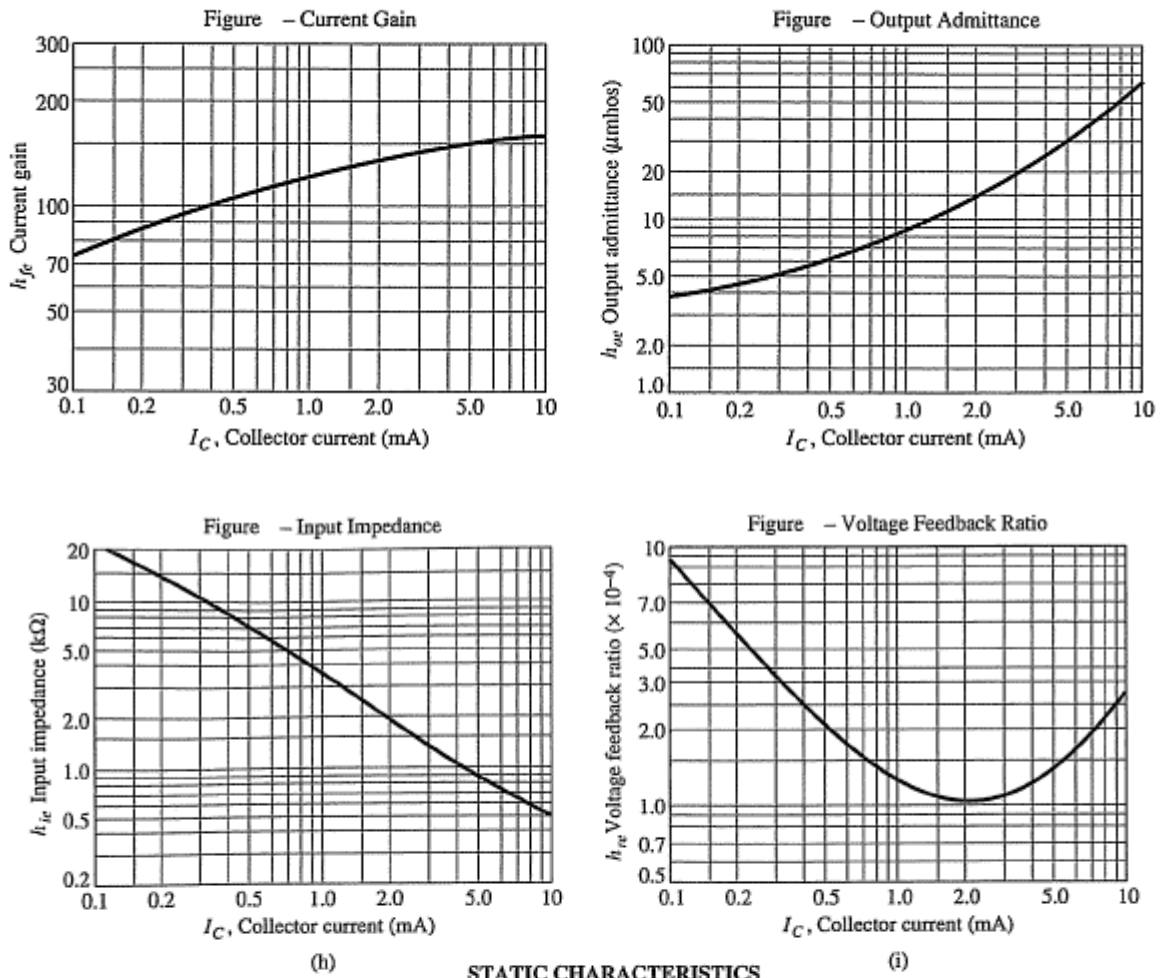
SMALL-SIGNAL CHARACTERISTICS

Current-Gain – Bandwidth Product ($I_C = 10 \text{ mA dc}$, $V_{CE} = 20 \text{ Vdc}$, $f = 100 \text{ MHz}$)	f_T	250		MHz
Output Capacitance ($V_{CB} = 5.0 \text{ Vdc}$, $I_E = 0$, $f = 100 \text{ MHz}$)	C_{obo}	–	4.0	pF
Input Capacitance ($V_{BE} = 0.5 \text{ Vdc}$, $I_C = 0$, $f = 100 \text{ kHz}$)	C_{ibo}	–	8.0	pF
Collector-Base Capacitance ($I_E = 0$, $V_{CB} = 5.0 \text{ V}$, $f = 100 \text{ kHz}$)	C_{cb}	–	4.0	pF
Small-Signal Current Gain ($I_C = 2.0 \text{ mA dc}$, $V_{CE} = 10 \text{ Vdc}$, $f = 1.0 \text{ kHz}$)	h_{fe}	50	200	–
Current Gain – High Frequency ($I_C = 10 \text{ mA dc}$, $V_{CE} = 20 \text{ Vdc}$, $f = 100 \text{ MHz}$) ($I_C = 2.0 \text{ mA dc}$, $V_{CE} = 10 \text{ V}$, $f = 1.0 \text{ kHz}$)	h_{fe}	2.5 50	– 200	–
Noise Figure ($I_C = 100 \mu\text{A dc}$, $V_{CE} = 5.0 \text{ Vdc}$, $R_S = 1.0 \text{ k ohm}$, $f = 1.0 \text{ kHz}$)	NF	–	6.0	dB

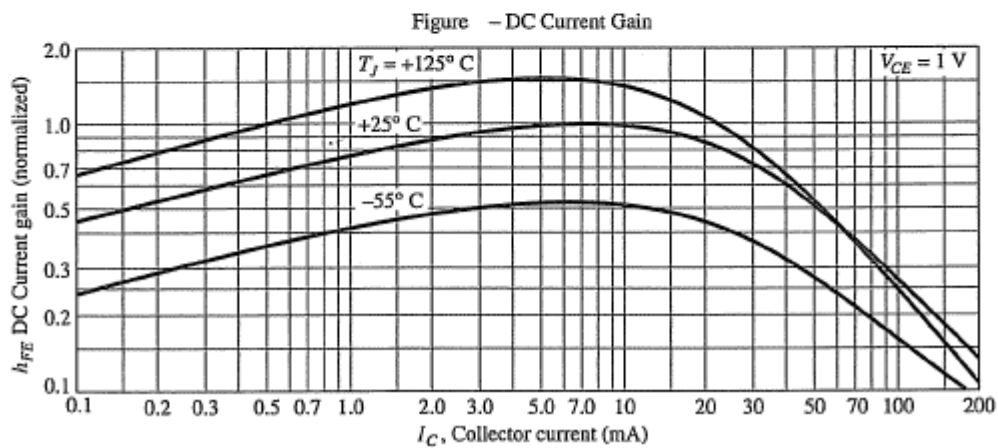
(1) Pulse Test: Pulse Width = 300 μs . Duty Cycle = 2.0%

شکل ۳-۱۷: نمونه‌ای از اطلاعات برگه مشخصات فنی یک ترانزیستور

h PARAMETERS
 $V_{CE} = 10 \text{ V}, f = 1 \text{ kHz}, T_A = 25^\circ\text{C}$



STATIC CHARACTERISTICS



شکل ۳-۱۷: ادامه شکل

فصل ۴: بایاس DC ترانزیستور

برای قرار گرفتن ترانزیستور در نقطه کار مناسب در ناحیه مورد نظر، باید با استفاده از شبکه مناسب ترانزیستور را بایاس کرد تا از نظر DC در نقطه‌ای مناسب از نظر منحنی مشخصه خروجی قرار گیرد. هر چند مدارهای بایاس مختلفی می‌تواند مورد استفاده قرار گیرد، بهر حال در ناحیه فعال روابط مهم زیر برقرار خواهد بود

$$V_{BE} = 0.7 \text{ V}$$

$$I_E = (\beta + 1)I_B \cong I_C$$

$$I_C = \beta I_B$$

آشنایی با تحلیل مدارهای ساده بایاس می‌تواند منجر به تبحر بیشتر در تجزیه و تحلیل مدارهای ترانزیستوری در حالت DC دست یافت.

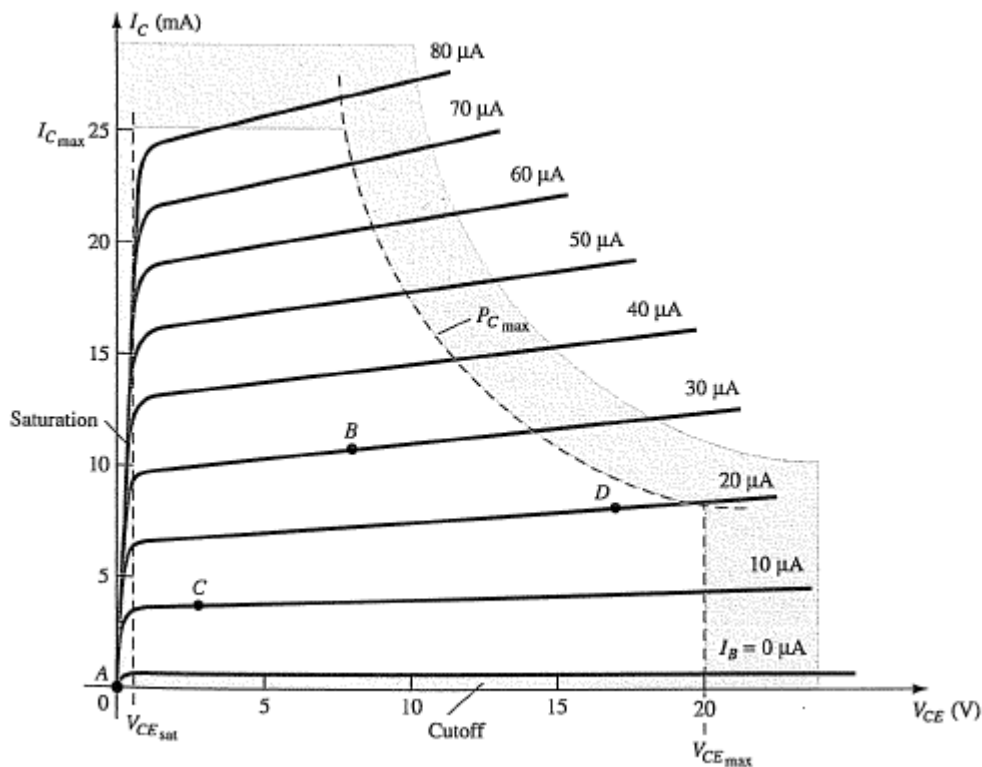
نقطه کار:

چنانچه بخواهیم ترانزیستور در ناحیه فعال کار کند باید جریان کلکتور آن کمتر از $I_{C_{\max}}$ و ولتاژ کلکتور-امیتر کمتر از $V_{CE_{\max}}$ و تلفات حرارتی آن کمتر از $P_{C_{\max}}$ باشد. همچنین باید جریان بیس آن بیش از صفر و ولتاژ کلکتور-امیتر آن بیش از $V_{CE_{\text{sat}}}$ باشد.

انتخاب نقطه کار در محدوده بیش از حدود حداکثری می‌تواند موجب سوختن بلافاصله ترانزیستور یا کاهش طول عمر مفید آن شود.

شکل ۴-۱ منحنی مشخصه خروجی یک ترانزیستور با چهار نقطه کار انتخاب شده بر روی آن را نشان می‌دهد. در نقطه کار A ترانزیستور در ناحیه قطع است و جریان کلکتور صفر است (برای تمام نقاط منحنی مشخصه زیر منحنی $I_B = 0 \mu\text{A}$ ترانزیستور قطع است).

PDF Eraser Free



شکل ۴-۱: منحنی مشخصه خروجی و نقاط کار

در نقطه کار B که در میانه ناحیه فعال است، جریان و ولتاژ خروجی می‌توانند در محدوده قابل ملاحظه‌ای تغییر کنند بدون آنکه به نواحی قطع یا اشباع وارد شوند و یا از حدود حداکثر جریان، ولتاژ و توان فراتر رویم.

نقطه کار C در ناحیه فعال است اما تغییرات آن پیش از وارد شدن به نواحی قطع یا اشباع بسیار محدود است.

نقطه D در ناحیه فعال نزدیک به مقادیر حداکثر ولتاژ و توان خروجی است. بنابراین تغییرات آن در جهت مثبت ولتاژ بسیار محدود است. از نظر تقویت سیگنال کوچک نقطه کار B نقطه خوبی است اما ممکن است برای تقویت کننده قدرت چنین نباشد. در این فصل عمده تمرکز برای بایاس کردن بر روی تقویت سیگنال کوچک است.

نکته مهم در مورد بایاس مدار ترانزیستوری، در نظر گرفتن تأثیر دما بر روی مدار است. تغییر درجه حرارت موجب تغییر پارامترهایی نظیر جریان نشتی ترانزیستور (I_{CEO}) و بهره جریان ترانزیستور (β_{ac}) می‌شود و این امر باعث بی‌ثباتی نقطه کار ترانزیستور خواهد شد. به عنوان مثال افزایش درجه حرارت موجب افزایش جریان نشتی شده و بی‌ثباتی نقطه کار را به دنبال خواهد داشت. برای پیشگیری از این حالت باید شبکه بایاس به گونه‌ای باشد که تغییر دما حداقل تأثیر را بر روی نقطه کار داشته باشد. این جبران‌سازی نقطه کار

PDF Eraser Free

با ضریب پایداری S مشخص می‌گردد. برای حصول این هدف به مداری پایدار نیاز داریم. در این بخش پایداری چند مدار بایاس با یکدیگر مقایسه می‌شود.

باید به‌خاطر داشت که برای قرار گرفتن نقطه کار ترانزیستور در نواحی کار متفاوت باید شرایط زیر برقرار باشد:

۱- ناحیه فعال (تقویت خطی)

اتصال بیس-امیتر بایاس موافق (مستقیم)

اتصال بیس-کلکتور بایاس مخالف (معکوس)

۲- ناحیه قطع

اتصال بیس-امیتر بایاس مخالف (معکوس)

اتصال بیس-کلکتور بایاس مخالف (معکوس)

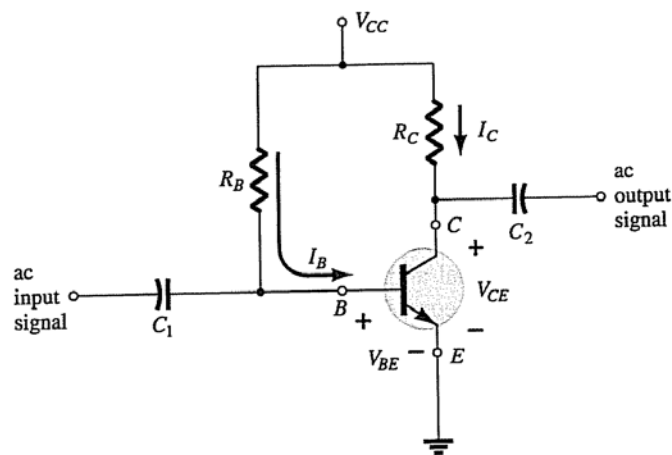
۳- ناحیه اشباع

اتصال بیس-امیتر بایاس موافق (مستقیم)

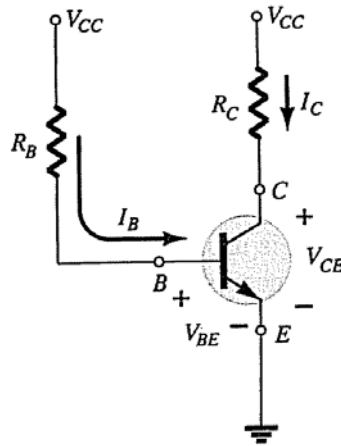
اتصال بیس-کلکتور بایاس موافق (مستقیم)

مدار بایاس - ثابت:

ساده‌ترین مدار بایاس dc ترانزیستور، مدار بایاس- ثابت شکل ۲-۴ است. در تحلیل dc حازنها با مدار باز جایگزین می‌شود (امپدانس خازن در فرکانس صفر بینهایت است) و با جدا کردن ظاهری V_{CC} به دو منبع مدار به صورت شکل ۳-۴ خواهد بود.



شکل ۲-۴: مدار بایاس ثابت



شکل ۴-۳: مدار معادل dc مدار بایاس ثابت

ابتدا مدار ورودی را در نظر می‌گیریم، با نوشتن رابطه KVL داریم (اتصال بیس- آمیتر در بایاس مستقیم است)

$$V_{CC} - I_B R_B - V_{BE} = 0$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$

با توجه به ثابت بودن V_{CC} و V_{BE} با انتخاب R_B مناسب، جریان I_B تعیین خواهد شد.

برای مدار خروجی با توجه به پلاریته V_{CC} برای I_C داریم

$$I_C = \beta I_B$$

در این مدار I_C تنها توسط I_B و β تعیین می‌شود (مشروط بر باقی ماندن ترانزیستور در ناحیه فعال). بنابراین R_C در تعیین I_C نقشی ندارد ولی دامنه V_{CE} را تعیین می‌کند. با در نظر گرفتن مدار خروجی داریم

$$V_{CE} + I_C R_C - V_{CC} = 0$$

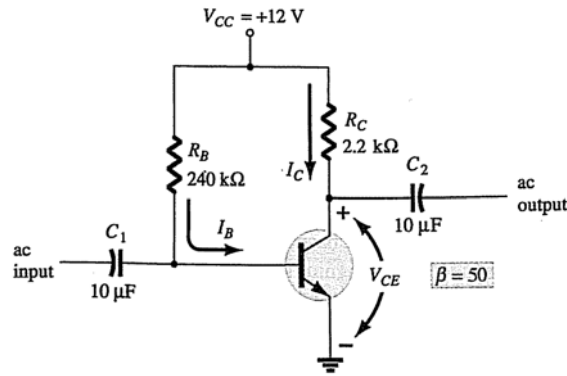
$$V_{CE} = V_{CC} - I_C R_C$$

با توجه به آنکه ولتاژ آمیتر صفر است خواهیم داشت

$$V_C = V_{CE}$$

$$V_B = V_{BE}$$

مثال: در مدار شکل ۴-۴ مقادیر I_{BQ} , I_{CQ} , V_{CEQ} , V_B , V_C , V_{BC} را تعیین کنید.



شکل ۴-۴: مدار بایاس ثابت

$$I_{BQ} = \frac{V_{CC} - V_{BE}}{R_B} = \frac{12 \text{ V} - 0.7 \text{ V}}{240 \text{ k}\Omega} = 47.08 \mu\text{A}$$

$$I_{CQ} = \beta I_{BQ} = 50(47.08 \mu\text{A}) = 2.35 \text{ mA}$$

$$\begin{aligned} V_{CEQ} &= V_{CC} - I_C R_C \\ &= 12 \text{ V} - (2.35 \text{ mA})(2.2 \text{ k}\Omega) \\ &= 6.83 \text{ V} \end{aligned}$$

$$V_B = V_{BE} = 0.7 \text{ V}$$

$$V_C = V_{CE} = 6.83 \text{ V}$$

$$\begin{aligned} V_{BC} &= V_B - V_C = 0.7 \text{ V} - 6.83 \text{ V} \\ &= -6.13 \text{ V} \end{aligned}$$

منفی بودن ولتاژ بیس قرار گرفتن ترانزیستور در ناحیه فعال است.

اشباع - ترانزیستور:

چنانچه مقادیر I_B , R_C و β در حدی باشد که $\beta I_B R_C$ در حد V_{CC} یا بیش از آن باشد ترانزیستور دیگر در ناحیه فعال باقی نمی ماند و به ناحیه اشباع می رود با توجه کوچک بودن $V_{CE_{sat}}$ می توان جریان کلکتور در حالت اشباع را به صورت زیر محاسبه کرد

$$I_{C_{sat}} = \frac{V_{CC} - V_{CE_{sat}}}{R_C}$$

$$V_{CE_{sat}} \cong 0 \text{ V}$$

$$I_{C_{sat}} \cong \frac{V_{CC}}{R_C}$$

برای مثال قبل می توان محاسبه کرد

PDF Eraser Free

$$I_{C_{sat}} \cong \frac{12 \text{ V}}{2.2 \text{ k}\Omega} = 5.45 \text{ mA}$$

با توجه به آنکه I_{CQ} خیلی کمتر از $I_{C_{sat}}$ است (حدود نصف آن) فرض باقی ماندن ترانزیستور در ناحیه فعال صحیح است.

جریان اشباع:

حداکثر جریان کلکتور در مدار برای حالت اشباع به دست می‌آید در این حالت با توجه به کوچک بودن V_{CE} نسبت به ولتاژ تغذیه (V_{CC}) می‌توان آن را تقریباً برابر صفر در نظر گرفت و جریان اشباع کلکتور را از رابطه زیر محاسبه کرد

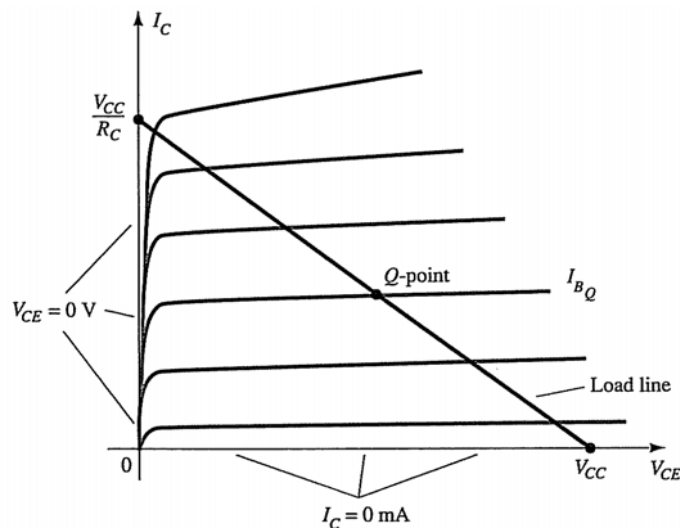
$$I_{C_{sat}} = \frac{V_{CC}}{R_C}$$

تحلیل خط بار:

در مرحله قبل تحلیل مدار با استفاده از مقدار β انجام شد در این مرحله می‌خواهیم با استفاده از خط بار مدار بایاس را تحلیل کنیم. می‌دانیم

$$V_{CE} = V_{CC} - I_C R_C$$

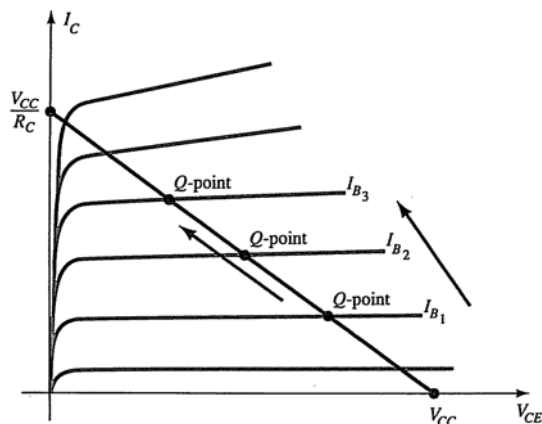
مشابه آنچه برای مدار دیودی انجام شد، در این حالت نیز می‌توانیم خط بار را بر روی منحنی مشخصه خروجی مطابق شکل ۴-۵ ترسیم کنیم.



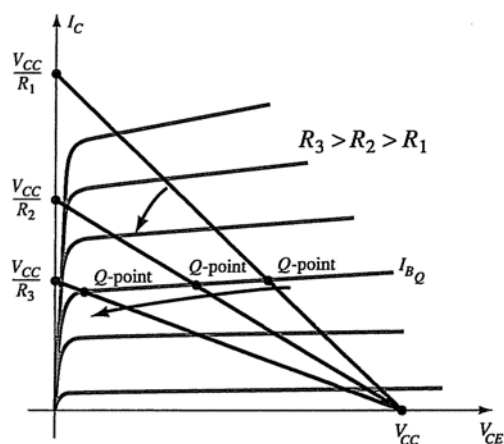
شکل ۴-۵: خط بار مدار بایاس ثابت

PDF Eraser Free

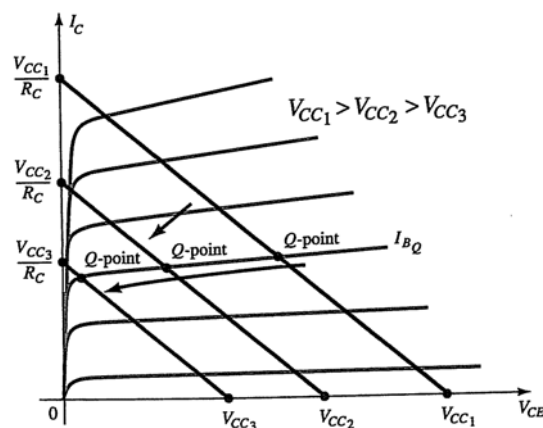
نقطه کار بر روی منحنی مشخصه خروجی از محل تلاقی خط بار با منحنی مربوط به مقدار I_B بدست می‌آید. شکل‌های ۴-۶ الی ۴-۸ به ترتیب تغییر نقطه کار در اثر تغییر V_{CC} و R_C, I_B را نمایش می‌دهند.



شکل ۴-۶: تغییر نقطه کار مدار بایاس ثابت با افزایش جریان بیس



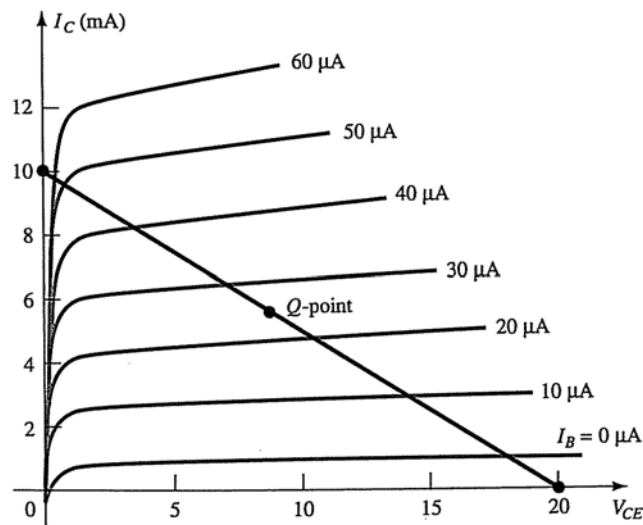
شکل ۴-۷: تغییر خط بار و نقطه کار مدار بایاس ثابت با تغییر مقاومت کلکتور



شکل ۴-۸: تغییر خط بار و نقطه کار مدار بایاس ثابت با کاهش ولتاژ تغذیه کلکتور

PDF Eraser Free

مثال: برای خط بار، منحنی مشخصه و نقطه کار شکل ۴-۹ مقادیر مقاومتها و ولتاژ تغذیه مدار بایاس-ثابت را محاسبه کنید



شکل ۴-۸: تغییر خط بار و نقطه کار مورد نظر برای مدار بایاس ثابت

$$V_{CE} = V_{CC} = 20 \text{ V at } I_C = 0 \text{ mA}$$

$$I_C = \frac{V_{CC}}{R_C} \text{ at } V_{CE} = 0 \text{ V}$$

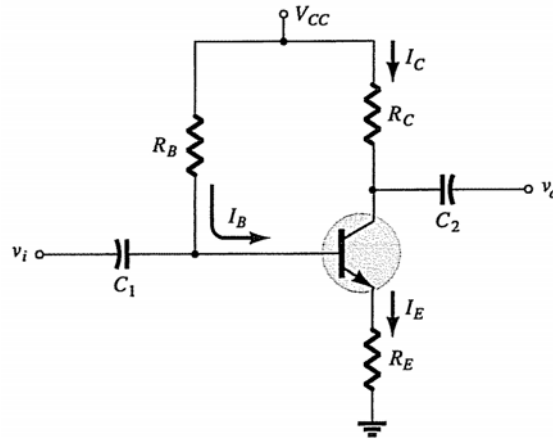
$$R_C = \frac{V_{CC}}{I_C} = \frac{20 \text{ V}}{10 \text{ mA}} = 2 \text{ k}\Omega$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$

$$R_B = \frac{V_{CC} - V_{BE}}{I_B} = \frac{20 \text{ V} - 0.7 \text{ V}}{25 \mu\text{A}} = 772 \text{ k}\Omega$$

مدار بایاس امیتر:

مدار شبکه dc بایاس شکل ۴-۹ دارای یک مقاومت امیتر است که باعث بهبود پایداری نقطه کار مدار نسبت به مدار بایاس ثابت می‌شود که این امر در قالب یک مثال نشان داده خواهد شد. تحلیل مدار را با بررسی حلقه بیس-امیتر آغاز می‌کنیم و سپس به حلقه کلکتور-امیتر می‌پردازیم.



شکل ۴-۹: مدار بایاس امیتر

حلقه بیس - امیتر:

با رسم مجدد حلقه بیس - امیتر در قالب شکل ۴-۱۰، می‌توان به راحتی KVL حلقه را به صورت زیر نشان داد

$$V_{CC} - I_B R_B - V_{BE} - I_E R_E = 0$$

با جایگذاری معادله زیر از فصل ۳ و جایگذاری آن در معادله بالا داریم

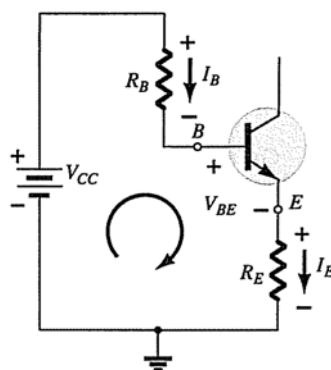
$$I_E = (\beta + 1) I_B$$

$$V_{CC} - I_B R_B - V_{BE} - (\beta + 1) I_B R_E = 0$$

$$-I_B (R_B + (\beta + 1) R_E) + V_{CC} - V_{BE} = 0$$

$$I_B (R_B + (\beta + 1) R_E) = V_{CC} - V_{BE}$$

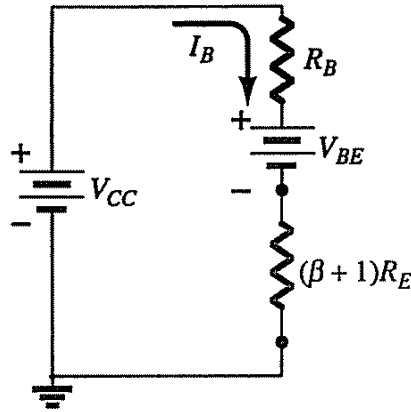
$$I_B = \frac{V_{CC} - V_{BE}}{R_B + R_E (\beta + 1)}$$



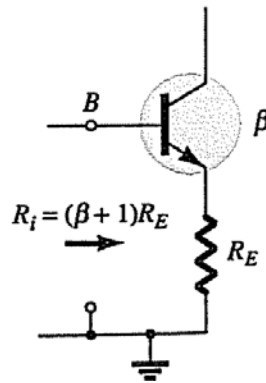
شکل ۴-۱۰: حلقه بیس - امیتر مدار بایاس امیتر

PDF Eraser Free

توجه داشته باشید که تفاوت این معادله با معادله I_B برای مدار بایاس ثابت جمله $(\beta+1)R_E$ است. چنانچه بر اساس رابطه فوق شبکه مداری را رسم کنیم که همان تأثیر را داشته باشد به شکل ۴-۱۱ می‌رسیم.

شکل ۴-۱۱: شبکه معادل برای I_B

در این مدار می‌توان دید که جدای از ولتاژ بیس-امیتر (V_{BE}) ، مقاومت R_E با ضریب $(\beta+1)$ در ورودی انعکاس می‌یابد و می‌توان گفت مقاومت R_E در حلقه کلکتور-امیتر به صورت $(\beta+1)R_E$ در حلقه بیس-امیتر ظاهر می‌شود. از آنجا که مقدار β برابر ۵۰ یا بزرگتر از آن است که بسیار بزرگتر از مقاومت استاتیک دیود بیس-امیتر است، لذا می‌توان گفت امپدانس ورودی مدار برابر است با



شکل ۴-۱۲: امپدانس ورودی مدار بایاس امیتر

$$R_i = (\beta+1)R_E$$

که رابطه بسیار مهمی در تحلیل و طراحی مدار امیتر مشترک است.

حلقه کلکتور-امیتر:

برای حلقه کلکتور-امیتر-امیتر نیز می‌توان نوشت

PDF Eraser Free

$$I_E R_E + V_{CE} + I_C R_C - V_{CC} = 0$$

با توجه به آنکه $I_E \cong I_C$ است داریم

$$V_{CE} - V_{CC} + I_C (R_C + R_E) = 0$$

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

$$V_E = I_E R_E$$

$$V_{CE} = V_C - V_E$$

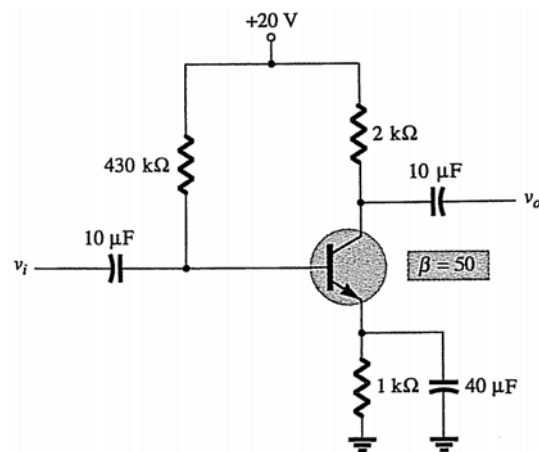
$$V_C = V_{CE} + V_E$$

$$V_C = V_{CC} - I_C R_C$$

$$V_B = V_{CC} - I_B R_B$$

$$V_B = V_{BE} + V_E$$

مثال: برای شکل ۴-۱۳ مقادیر V_{BC} , V_B , V_E , V_C , V_{CE} , I_C , I_B را بدست آورید.



شکل ۴-۱۳: مثالی از مدار بایاس امیتر

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E} = \frac{20 \text{ V} - 0.7 \text{ V}}{430 \text{ k}\Omega + (51)(1 \text{ k}\Omega)} = \frac{19.3 \text{ V}}{481 \text{ k}\Omega} = 40.1 \mu\text{A}$$

$$I_C = \beta I_B = (50)(40.1 \mu\text{A}) = 2.01 \text{ mA}$$

$$\begin{aligned} V_{CE} &= V_{CC} - I_C (R_C + R_E) \\ &= 20 \text{ V} - (2.01 \text{ mA})(2 \text{ k}\Omega + 1 \text{ k}\Omega) = 20 \text{ V} - 6.03 \text{ V} = 13.97 \text{ V} \end{aligned}$$

$$\begin{aligned} V_C &= V_{CC} - I_C R_C \\ &= 20 \text{ V} - (2.01 \text{ mA})(2 \text{ k}\Omega) = 20 \text{ V} - 4.02 \text{ V} = 15.98 \text{ V} \end{aligned}$$

$$V_E = V_C - V_{CE} = 15.98 \text{ V} - 13.97 \text{ V} = 2.01 \text{ V}$$

PDF Eraser Free

$$V_E = I_E R_E \cong I_C R_E = (2.01 \text{ mA})(1 \text{ k}\Omega) = 2.01 \text{ V} \quad \text{یا}$$

$$V_B = V_{BE} + V_E = 0.7 \text{ V} + 2.01 \text{ V} = 2.71 \text{ V}$$

$$V_{BC} = V_B - V_C = 2.71 \text{ V} - 15.98 \text{ V} = -13.27 \text{ V}$$

که مبین بایاس معکوس اتصال بیس - کلکتور است.

بهبود پایداری بایاس:

افزودن مقاومت امیتر موجب بهبود پایداری بایاس می‌شود در این حالت جریان و ولتاژ نقطه کار تأثیر کمتری از تغییرات عواملی خارجی همچون دما و β ترانزیستور می‌پذیرند. هرچند این موضوع در بخش‌های بعدی به صورت تحلیلی نشان داده خواهد شد اما در این مرحله با کمک یک مثال به بررسی آن می‌پردازیم. مثال: برای مدارهای ارائه شده در مثالهای بایاس ثابت و بایاس امیتر، چنانچه β از مقدار 50 به 100 تغییر کند با محاسبه به روش گفته شده جداول زیر به دست می‌آید

برای مدار بایاس ثابت

β	$I_B (\mu A)$	$I_C (mA)$	$V_{CE} (V)$
50	47.08	2.35	6.83
100	47.08	4.71	1.64

در این جدول دیده می‌شود که به ازاء ۱۰۰٪ تغییرات β ، مقدار I_B ثابت است اما I_C ۱۰۰٪ افزایش یافته و V_{CE} ۷۶٪ کاهش می‌یابد.

برای مدار بایاس امیتر

β	$I_B (\mu A)$	$I_C (mA)$	$V_{CE} (V)$
50	40.1	2.01	13.97
100	36.3	3.63	9.11

در این حالت، افزایش β به میزان ۱۰۰٪، موجب کاهش درصد افزایش جریان کلکتور (۸۱٪) و کاهش جریان بیس می‌شود و همچنین کاهش ولتاژ V_{CE} تنها ۳۵٪ خواهد بود. بنابراین مدار بایاس امیتر پایداری بیشتری نسبت به مدار بایاس ثابت دارد.

جریان اشباع:

حداکثر جریان کلکتور در مدار برای حالت اشباع به دست می‌آید در این حالت با توجه به کوچک بودن V_{CE} نسبت به ولتاژ تغذیه (V_{CC}) می‌توان آن را تقریباً برابر صفر در نظر گرفت و جریان اشباع کلکتور را از رابطه زیر محاسبه کرد

PDF Eraser Free

$$I_{C_{sat}} = \frac{V_{CC}}{R_C + R_E}$$

که طبیعتاً نسبت به جریان اشباع کلکتور مدار بایاس ثابت برای حالت یکسان بودن R_C کوچکتر است.

تحلیل خط بار:

تحلیل خط بار مدار بایاس امیتر تفاوت کمی نسبت به مدار بایاس ثابت دارد. در این مرحله I_{B_Q} از معادله زیر محاسبه شده

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E}$$

نقطه تقاطع خط بار با محورهای افقی و عمودی توسط روابط زیر بدست می‌آید

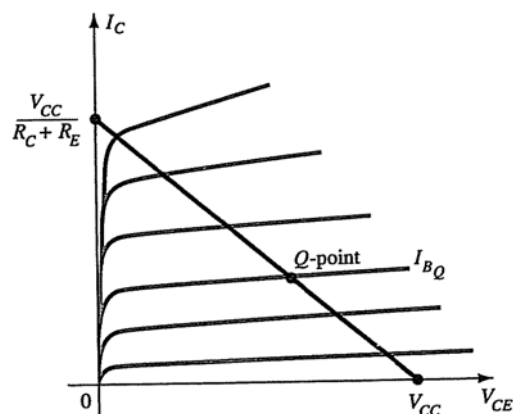
$$V_{CE} = V_{CC} - I_C(R_C + R_E)$$

با انتخاب $I_C = 0 \text{ mA}$ داریم

$$V_{CE} = V_{CC} \Big|_{I_C = 0 \text{ mA}}$$

$$I_C = \frac{V_{CC}}{R_C + R_E} \Big|_{V_{CE} = 0}$$

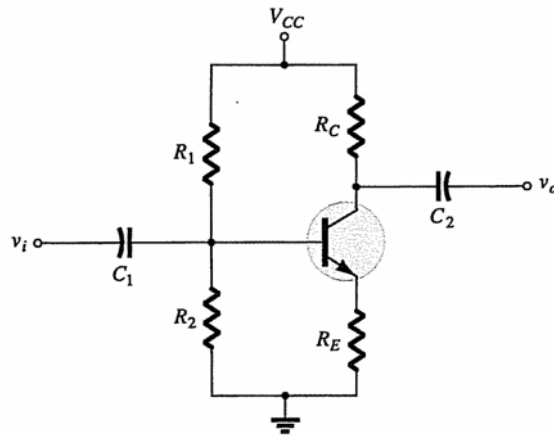
بنابراین خط بار به صورت شکل ۴-۱۴ خواهد بود



شکل ۴-۱۴: خط بار مدار بایاس امیتر

بایاس مقسم ولتاژ:

در مدارهای بایاس قبلی I_{C_Q} و V_{CE_Q} تابعی از بهره β ترانزیستور است. از آنجا که β به‌ویژه در ترانزیستورهای سیلیکن تابعی از دما است و مقدار واقعی آن تعیین شده نیست لذا بهره‌گیری از مدار بایاسی که به β وابستگی کمتری داشته باشد کاملاً مطلوب است. مدار بایاس ولتاژ و ولتاژ شکل ۴-۱۵ چنین ویژگی دارد.

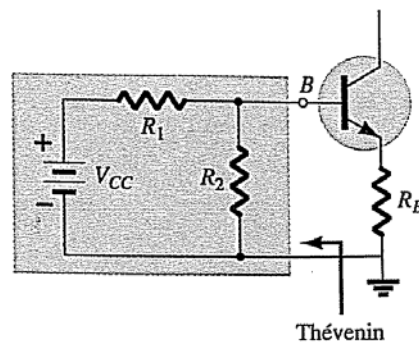


شکل ۴-۱۵: مدار بایاس مقسم ولتاژ

دو روش تحلیل برای مدار بایاس مقسم ولتاژ مورد استفاده قرار می‌گیرد. روش اول، روش حل دقیق است که همواره برای مدار بایاس مقسم ولتاژ قابل استفاده است و روش دوم، روش حل تقریبی است که تنها برای وقتی قابل استفاده است که شرایط خاصی در مدار بایاس مقسم ولتاژ حاکم باشد. البته روش تقریبی نیز برای اکثر مدارهای بایاس مقسم ولتاژ قابل استفاده است.

روش تحلیل دقیق:

شکل ۴-۱۵ را می‌توان به صورت شکل ۴-۱۶ ترسیم کرد. مدار معادل تونن سمت ورودی را می‌توان به صورت زیر محاسبه کرد:



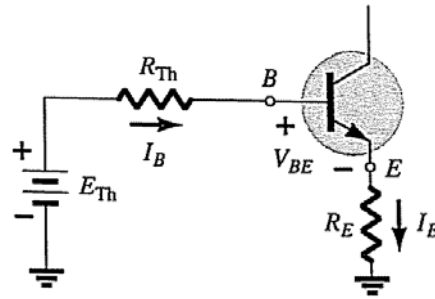
شکل ۴-۱۶: ترسیم مجدد بخش ورودی مدار بایاس مقسم ولتاژ

$$R_{Th} = R_1 \parallel R_2$$

$$E_{Th} = V_{R_2} = \frac{R_2 V_{CC}}{R_1 + R_2}$$

بر این اساس مدار معادل به صورت شکل ۴-۱۷ تبدیل می‌شود و در نتیجه مدار بایاس تحلیل می‌شود

$$E_{Th} - I_B R_{Th} - V_{BE} - I_E R_E = 0$$



شکل ۴-۱۷: مدار معادل تونن بخش ورودی مدار بایاس مقسم ولتاژ

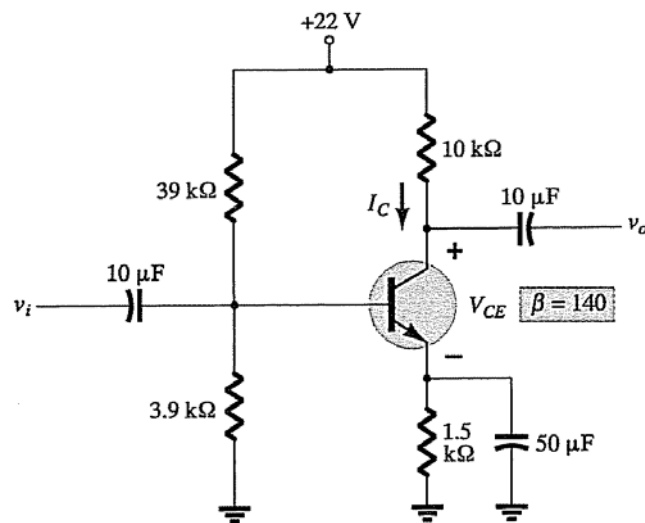
$$I_E = (\beta + 1)I_B$$

$$I_B = \frac{E_{Th} - V_{BE}}{R_{Th} + (\beta + 1)R_E}$$

وقتی I_B به دست آمد سایر پارامترها مطابق روش قبلی قابل محاسبه است.

$$V_{CE} = V_{CC} - I_C(R_C + R_E)$$

مثال: مقادیر V_{CE} و I_C را در مدار شکل ۴-۱۸ محاسبه کنید.



شکل ۴-۱۸: یک مدار بایاس مقسم ولتاژ

$$R_{Th} = R_1 \parallel R_2 = \frac{(39 \text{ k}\Omega)(3.9 \text{ k}\Omega)}{39 \text{ k}\Omega + 3.9 \text{ k}\Omega} = 3.55 \text{ k}\Omega$$

$$E_{Th} = \frac{R_2 V_{CC}}{R_1 + R_2} = \frac{(3.9 \text{ k}\Omega)(22 \text{ V})}{39 \text{ k}\Omega + 3.9 \text{ k}\Omega} = 2 \text{ V}$$

PDF Eraser Free

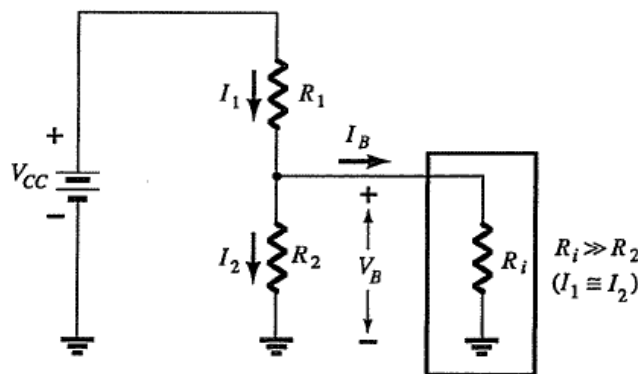
$$\begin{aligned}
 I_B &= \frac{E_{Th} - V_{BE}}{R_{Th} + (\beta + 1)R_E} \\
 &= \frac{2 \text{ V} - 0.7 \text{ V}}{3.55 \text{ k}\Omega + (141)(1.5 \text{ k}\Omega)} \\
 &= \frac{1.3 \text{ V}}{3.55 \text{ k}\Omega + 211.5 \text{ k}\Omega} = 6.05 \mu\text{A}
 \end{aligned}$$

$$\begin{aligned}
 I_C &= \beta I_B \\
 &= (140)(6.05 \mu\text{A}) = 0.85 \text{ mA}
 \end{aligned}$$

$$\begin{aligned}
 V_{CE} &= V_{CC} - I_C(R_C + R_E) \\
 &= 22 \text{ V} - (0.85 \text{ mA})(10 \text{ k}\Omega + 1.5 \text{ k}\Omega) \\
 &= 22 \text{ V} - 9.78 \text{ V} = 12.22 \text{ V}
 \end{aligned}$$

روش تحلیل تقریبی:

بخش ورودی مدار بایاس مقسم ولتاژ به صورت شکل ۴-۱۹ قابل ترسیم است.



شکل ۴-۱۹: یک مدار بایاس مقسم ولتاژ

به خاطر دارید که امپدانس ورودی به صورت $R_i = (\beta + 1)R_E$ قابل محاسبه است. اگر R_i بسیار بزرگتر از R_2 باشد، آنگاه I_B نیز بسیار کوچکتر از I_2 است. بنابراین می توان I_2 را تقریباً برابر I_1 گرفت ($I_2 = I_1$) و در نتیجه خواهیم داشت

$$V_B = \frac{R_2 V_{CC}}{R_1 + R_2}$$

ار آنجا که $R_i = (\beta + 1)R_E \cong \beta R_E$ است شرط استفاده از روش حل تقریبی آن است که داشته باشیم

$$\beta R_E \geq 10R_2$$

به عبارت دیگر اگر βR_E حداقل ۱۰ برابر R_2 باشد روش حل تقریبی با دقت خوبی قابل استفاده است. وقتی V_B محاسبه شود می توان سایر پارامترها را نیز تعیین کرد.

PDF Eraser Free

$$V_E = V_B - V_{BE}$$

$$I_E = \frac{V_E}{R_E}$$

$$I_{C_Q} \cong I_E$$

$$V_{CE_Q} = V_{CC} - I_{C_Q}(R_C + R_E)$$

همان‌گونه که مشاهده می‌کنید در روابط فوق β نقشی نداشته و لذا نقطه کار (I_{C_Q} و V_{CE_Q}) مستقل از β است.

مثال: با استفاده از روش حل تقریبی پارامترهای I_{C_Q} و V_{CE_Q} شکل ۴-۱۸ را محاسبه کنید

$$\beta R_E \geq 10R_2 \text{ بررسی شرط}$$

$$\beta R_E \geq 10R_2$$

$$(140)(1.5 \text{ k}\Omega) \geq 10(3.9 \text{ k}\Omega)$$

$$210 \text{ k}\Omega \geq 39 \text{ k}\Omega$$

پس شرط برقرار است

$$\begin{aligned} V_B &= \frac{R_2 V_{CC}}{R_1 + R_2} \\ &= \frac{(3.9 \text{ k}\Omega)22}{3.9 \text{ k}\Omega + 39 \text{ k}\Omega} = 2 \text{ V} \end{aligned}$$

همان‌گونه که می‌بینید V_B برابر V_{Th} است پس تأثیر تحلیل دقیق و تقریبی تنها بر روی R_{Th} ظاهر می‌شود

$$\begin{aligned} V_E &= V_B - V_{BE} \\ &= 2 \text{ V} - 0.7 \text{ V} \\ &= 1.3 \text{ V} \end{aligned}$$

$$I_{C_Q} \cong I_E = \frac{V_E}{R_E} = \frac{1.3 \text{ V}}{1.5 \text{ k}\Omega} = 0.867 \text{ mA}$$

$$\begin{aligned} V_{CE_Q} &= V_{CC} - I_{C_Q}(R_C + R_E) \\ &= 22 \text{ V} - (0.867 \text{ mA})(10 \text{ k}\Omega + 1.5 \text{ k}\Omega) \\ &= 22 \text{ V} - 9.97 \text{ V} = 12.03 \text{ V} \end{aligned}$$

دیده می‌شود که نتایج برای حل دقیق نتایج 0.85 mA و 12.12 V است و برای حل تقریبی 0.867 mA و 12.03 V که به هم نزدیک هستند.

PDF Eraser Free

نتایج I_{C_Q} و V_{CE_Q} در هر دو حالت خیلی نزدیک به هم هستند که با توجه به تغییر پارامترهای ترانزیستور در عمل می‌توان هر دو را دقیق فرض کرد. هر چه نسبت R_1 به R_2 بزرگتر باشد تحلیل‌های دقیق و تقریبی به یکدیگر نزدیکتر است.

مثال: برای مثال قبل تغییر I_{C_Q} و V_{CE_Q} را برای حالتی که β ، از 140 به 70 کاهش یابد محاسبه کنید

$$R_{Th} = 3.55 \text{ k}\Omega, \quad E_{Th} = 2 \text{ V}$$

$$\begin{aligned} I_B &= \frac{E_{Th} - V_{BE}}{R_{Th} + (\beta + 1)R_E} \\ &= \frac{2 \text{ V} - 0.7 \text{ V}}{3.55 \text{ k}\Omega + (71)(1.5 \text{ k}\Omega)} \\ &= \frac{1.3 \text{ V}}{3.55 \text{ k}\Omega + 106.5 \text{ k}\Omega} = 11.81 \mu\text{A} \end{aligned}$$

$$\begin{aligned} I_C &= \beta I_B \\ &= (70)(11.81 \mu\text{A}) = 0.83 \text{ mA} \end{aligned}$$

$$\begin{aligned} V_{CE} &= V_{CC} - I_C(R_C + R_E) \\ &= 22 \text{ V} - (0.83 \text{ mA})(10 \text{ k}\Omega + 1.5 \text{ k}\Omega) \\ &= 22 \text{ V} - 9.54 \text{ V} = 12.46 \text{ V} \end{aligned}$$

مقایسه نتایج در جدول زیر نشان داده شده است

β	$I_{C_Q} \text{ (mA)}$	$V_{CE_Q} \text{ (V)}$
140	0.85	12.22
70	0.83	12.46

که مقایسه نتایج تا حد زیادی عدم تأثیر پذیری I_{C_Q} و V_{CE_Q} را برای تغییرات قابل ملاحظه β از 140 به 70 نشان می‌دهد.

اشباع ترانزیستور:

برای این مدار بایاس نیز با فرض $V_{CE_{sat}} \cong 0 \text{ V}$ همان جریان اشباع به دست می‌آید

$$I_{C_{sat}} = I_{C_{max}} = \frac{V_{CC}}{R_C + R_E}$$

تحلیل خط بار:

تحلیل خط بار برای بایاس مقسم ولتاژ نیز مانند مدارهای قبلی است و در آن نقاط تلاقی با محورهای عمودی و افقی به صورت زیر به دست می‌آید

PDF Eraser Free

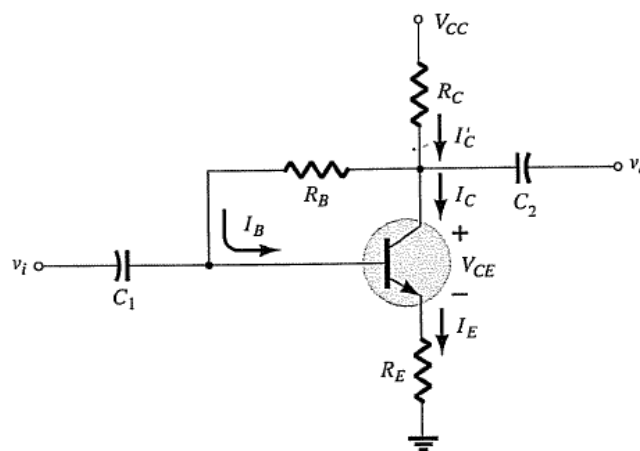
$$V_{CE} = V_{CC} \Big|_{I_C=0 \text{ mA}}$$

$$I_C = \frac{V_{CC}}{R_C + R_E} \Big|_{V_{CE}=0}$$

البته محاسبه I_B در بایاس مقسم ولتاژ با نحوه حساب کردن آن برای بایاس-امیتر متفاوت است.

بایاس DC با فیدبک ولتاژ:

می‌توان پایداری بهتر نقطه کار را از طریق مسیر فیدبک از کلکتور به بیس مطابق شکل ۴-۲۰ نیز به دست آورد.



شکل ۴-۲۰: بایاس DC با فیدبک ولتاژ

هر چند در این حالت نقطه کار کاملاً نسبت به تغییرات β مستقل نمی‌شود اما حساسیت آن نسبت به مدارهای بایاس ثابت و بایاس امیتر کمتر است. در این حالت نیز ابتدا حلقه بیس-امیتر را بررسی کرده و سپس حلقه کلکتور امیتر را تحلیل می‌کنیم.

حلقه بیس-امیتر:

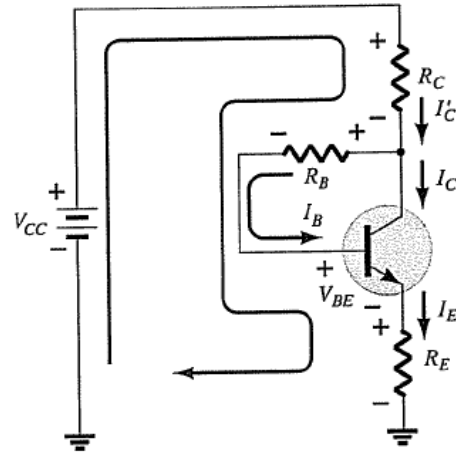
برای سهولت مدار را مشابه شکل ۴-۲۱ ترسیم می‌کنیم. در حلقه بیس-امیتر می‌توانیم KVL را بنویسیم

$$V_{CC} - I'_C R_C - I_B R_B - V_{BE} - I_E R_E = 0$$

هر چند جریان عبوری از R_C برابر I_C نبوده و مساوی I'_C است اما از آنجا که I_C و I'_C خیلی بزرگتر از I_B هستند می‌توان فرض کرد $I'_C \cong I_C$. با جایگزینی $I'_C \cong I_C = \beta I_B$ و $I_E \cong I_C$ داریم

$$V_{CC} - \beta I_B R_C - I_B R_B - V_{BE} - \beta I_B R_E = 0$$

$$V_{CC} - V_{BE} - \beta I_B (R_C + R_E) - I_B R_B = 0$$



شکل ۴-۲۰: حلقه بیس-امیتر بایاس DC با فیدبک ولتاژ

$$V_{CC} - \beta I_B R_C - I_B R_B - V_{BE} - \beta I_B R_E = 0$$

$$V_{CC} - V_{BE} - \beta I_B (R_C + R_E) - I_B R_B = 0$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta(R_C + R_E)}$$

مشاهده می‌شود که این حالت همانند آن است که مقاومت R_C نیز همانند R_E به صورت β برابر در ورودی انعکاس یابد.

در حالت کلی می‌توان گفت که I_B به صورت زیر است

$$I_B = \frac{V'}{R_B + \beta R'}$$

که در مدار بایاس- ثابت $R' = 0$ ، در مدار بایاس-امیتر $R' = R_E$ (با $\beta + 1 \cong \beta$)، و برای مدار بایاس فیدبک کلکتور $R' = R_C + R_E$ است. V' تفاضل بین دو سطح ولتاژ است. از آنجا که $I_C = \beta I_B$ است

$$I_{C_Q} = \frac{\beta V'}{R_B + \beta R'}$$

در حالت کلی هر چه $\beta R'$ از R_B بزرگتر باشد حساسیت I_{C_Q} نسبت به تغییرات β کمتر است. اگر داشته

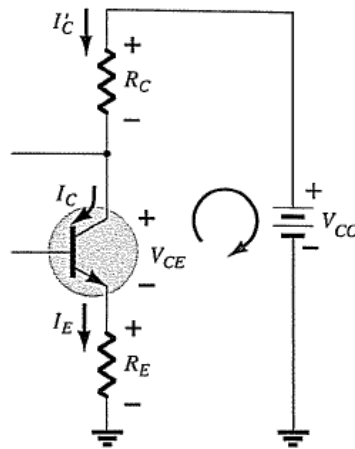
$$R_B + \beta R' \cong \beta R' \quad \text{و} \quad \beta R' \gg R_B$$

$$I_{C_Q} = \frac{\beta V'}{R_B + \beta R'} \cong \frac{\beta V'}{\beta R'} = \frac{V'}{R'}$$

I_{C_Q} مستقل از β می‌شود. چون R' در بایاس فیدبک ولتاژ بیشتر از بایاس امیتر است، لذا حساسیت آن نسبت به تغییرات β کمتر است، البته در بایاس ثابت $R' = 0 \Omega$ است مدار کاملاً به تغییرات β حساس است.

حلقه کلکتور-امیتر:

در حلقه کلکتور-امیتر مطابق شکل ۴-۲۱ با اعمال KVL داریم



شکل ۴-۲۱: حلقه کلکتور-امیتر بایاس DC با فیدبک ولتاژ

$$I_E R_E + V_{CE} + I_C' R_C - V_{CC} = 0$$

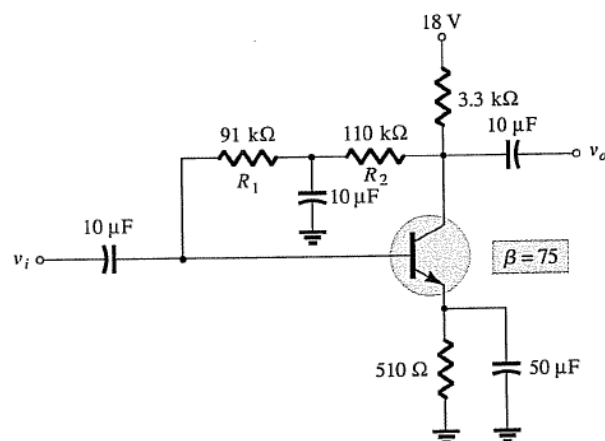
از آنجائی که $I_E \cong I_C$ و $I_C' \cong I_C$ است داریم

$$I_C (R_C + R_E) + V_{CE} - V_{CC} = 0$$

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

که مشابه حالت مربوط به بایاس امیتر و بایاس مقسم ولتاژ است.

مثال: در مدار شکل ۴-۲۲ مقادیر I_B و V_C را محاسبه کنید



شکل ۴-۲۲: یک مدار بایاس DC با فیدبک ولتاژ

PDF Eraser Free

به لحاظ مدار معادل dc مقاومهای R_1 و R_2 سری هستند و خازنها اتصال باز تلقی می‌شوند. پس

$$R_B = R_1 + R_2$$

$$\begin{aligned} I_B &= \frac{V_{CC} - V_{BE}}{R_B + \beta(R_C + R_E)} \\ &= \frac{18 \text{ V} - 0.7 \text{ V}}{(91 \text{ k}\Omega + 110 \text{ k}\Omega) + (75)(3.3 \text{ k}\Omega + 0.51 \text{ k}\Omega)} \\ &= \frac{17.3 \text{ V}}{201 \text{ k}\Omega + 285.75 \text{ k}\Omega} \\ &= \frac{17.3 \text{ V}}{486.75 \text{ k}\Omega} = 35.5 \mu\text{A} \end{aligned}$$

$$\begin{aligned} I_C &= \beta I_B \\ &= (75)(35.5 \mu\text{A}) = 2.66 \text{ mA} \end{aligned}$$

$$\begin{aligned} V_C &= V_{CC} - I'_C R_C \cong V_{CC} - I_C R_C \\ &= 18 \text{ V} - (2.66 \text{ mA})(3.3 \text{ k}\Omega) \\ &= 18 \text{ V} - 8.78 \text{ V} = 9.22 \text{ V} \end{aligned}$$

شرایط اشباع:

با تقریب $I'_C \cong I_C$ می‌توانیم جریان اشباع را مانند حالات بایاس مقسم ولتاژ و بایاس امیتر به دست آوریم
($V_{CE_{\text{sat}}} \cong 0 \text{ V}$)

$$I_{C_{\text{sat}}} = I_{C_{\text{max}}} = \frac{V_{CC}}{R_C + R_E}$$

تحلیل خط بار:

با تقریب $I'_C \cong I_C$ ، خط بار نیز همانند حالات بایاس مقسم ولتاژ و بایاس امیتر است. البته I_{B_0} توسط مدار بایاس تعیین خواهد شد.

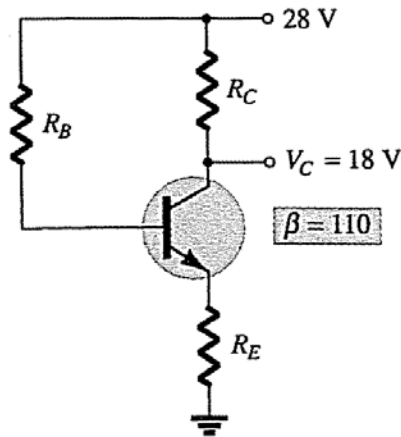
طراحی مدار بایاس:

تا این مرحله به تحلیل مدارهای بایاس مختلف پرداختیم. در این قسمت، هدف طراحی مدار بایاس برای نقطه کار مشخص است. مقصود از طراحی مدار بایاس عمدتاً مشخص کردن مقادیر ولتاژهای تغذیه و/یا مقادیر مقاومتها می‌باشد هر چند که در برخی موارد ممکن است محاسبه پارامترهای دیگری نیز مد نظر باشد. بحث طراحی مدار بایاس را در قالب حل مثال بررسی می‌کنیم.

PDF Eraser Free

مثال: در مدار بایاس امیتر شکل ۴-۲۳ با مشخصات $\beta = 110$ و $I_{C_Q} = 0.5I_{C_{sat}}$, $I_{C_{sat}} = 8 \text{ mA}$, $V_C = 18 \text{ V}$

مقادیر مقاومت‌های مدار را محاسبه کنید



شکل ۴-۲۳: مدار بایاس امیتر مثال

$$I_{C_Q} = 0.5I_{C_{sat}} = 4 \text{ mA}$$

$$R_C = \frac{V_{R_C}}{I_{C_Q}} = \frac{V_{CC} - V_C}{I_{C_Q}}$$

$$= \frac{28 \text{ V} - 18 \text{ V}}{4 \text{ mA}} = 2.5 \text{ k}\Omega$$

$$I_{C_{sat}} = \frac{V_{CC}}{R_C + R_E} \Rightarrow R_C + R_E = \frac{V_{CC}}{I_{C_{sat}}} = \frac{28 \text{ V}}{8 \text{ mA}} = 3.5 \text{ k}\Omega$$

$$R_E = 3.5 \text{ k}\Omega - R_C$$

$$= 3.5 \text{ k}\Omega - 2.5 \text{ k}\Omega = 1 \text{ k}\Omega$$

$$I_{B_Q} = \frac{I_{C_Q}}{\beta} = \frac{4 \text{ mA}}{110} = 36.36 \mu\text{A}$$

$$I_{B_Q} = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E}$$

$$R_B + (\beta + 1)R_E = \frac{V_{CC} - V_{BE}}{I_{B_Q}}$$

$$R_B = \frac{28 \text{ V} - 0.7 \text{ V}}{36.36 \mu\text{A}} - (111)(1 \text{ k}\Omega)$$

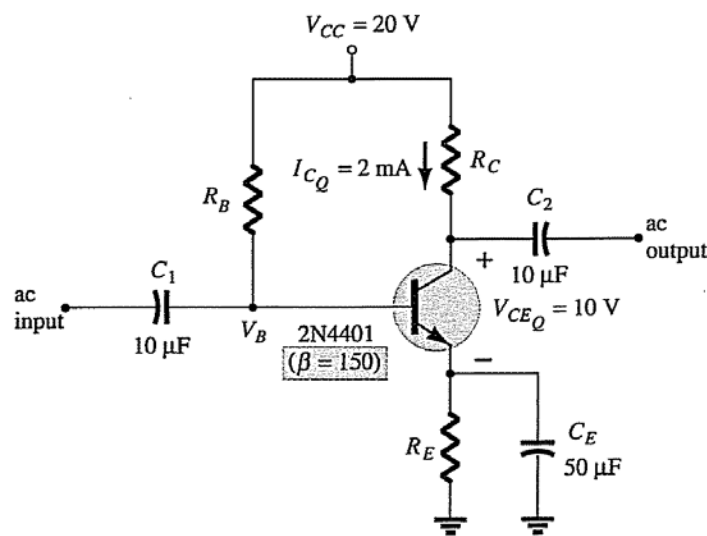
$$= \frac{27.3 \text{ V}}{36.36 \mu\text{A}} - 111 \text{ k}\Omega = 639.8 \text{ k}\Omega$$

PDF Eraser Free

در ادامه به موضوع طراحی مدار برای یک نقطه کار تعیین شده می‌پردازیم. معمولاً برگه مشخصات فنی ترانزیستور که توسط شرکت سازنده ارائه می‌گردد اطلاعاتی را در مورد محدوده نقطه کار برای ترانزیستور مورد نظر ارائه می‌کند. علاوه بر آن سایر اجزاء مرتبط با طبقه تقویت کننده مورد نظر در طراحی محدوده‌های ولتاژ و جریان، ولتاژ تغذیه نقش دارند.

طراحی مدار بایاس با مقاومت فیدبک امیتر:

مدار شکل ۴-۲۴ را در نظر بگیرید. در این مدار ولتاژ تغذیه و نقطه کار بر اساس برگه مشخصات فنی ترانزیستور مورد استفاده در تقویت کننده انتخاب گردیده است.



شکل ۴-۲۴: مدار بایاس امیتر مثال

مقادیر مقاومت‌های R_C و R_E را نمی‌توان مستقیماً با استفاده از اطلاعات داده شده به دست آورد و از سوی دیگر در حلقه خروجی دو پارامتر مجهول داریم یعنی R_C و R_E . برای حل این مشکل باید از قضاوت مهندسی بهره بگیریم. بخاطر دارید که دلیل استفاده از مقاومت امیتر این بود که نقطه کار تعیین شده توسط بایاس مدار از پایداری مناسبی در مقابل تغییرات جریان کلکتور که ناشی از تغییرات جریانهای نشتی و β ترانزیستور است برخوردار گردد. از سوی دیگر لزومی ندارد که مقاومت امیتر را بزرگتر از حد لزوم انتخاب کنیم چرا که این موضوع موجب کاهش محدوده تغییرات ولتاژ خروجی می‌شود. معمولاً ولتاژ امیتر نسبت به زمین را در حدود یک‌چهارم تا یک‌دهم ولتاژ تغذیه در نظر می‌گیرند. با در نظر گرفتن این ولتاژ برابر یک‌دهم ولتاژ تغذیه می‌توان به طراحی مدار مورد نظر پرداخت.

مثال: مقادیر مقاومت‌های مدار شکل ۴-۲۴ را برای نقطه کار و ولتاژ تغذیه مشخص شده محاسبه کنید.

$$V_E = 0.1V_{CC} = 0.1(20\text{ V}) = 2\text{ V}$$

PDF Eraser Free

$$R_E = \frac{V_E}{I_E} \cong \frac{V_E}{I_C} = \frac{2 \text{ V}}{2 \text{ mA}} = 1 \text{ k}\Omega$$

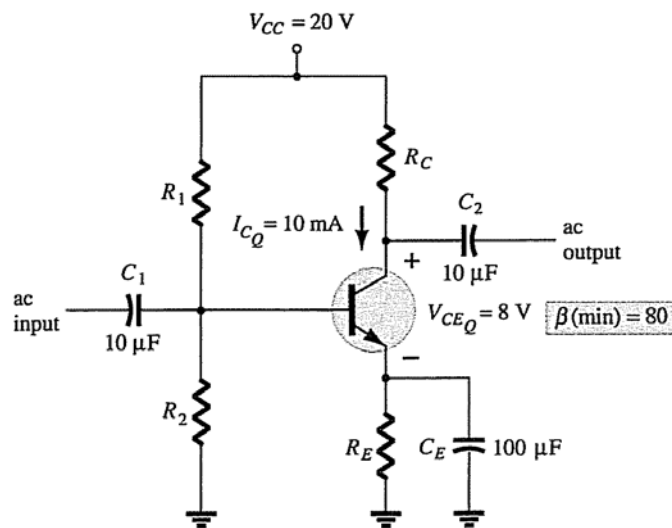
$$R_C = \frac{V_{R_C}}{I_C} = \frac{V_{CC} - V_{CE} - V_E}{I_C} = \frac{20 \text{ V} - 10 \text{ V} - 2 \text{ V}}{2 \text{ mA}} = \frac{8 \text{ V}}{2 \text{ mA}} = 4 \text{ k}\Omega$$

$$I_B = \frac{I_C}{\beta} = \frac{2 \text{ mA}}{150} = 13.33 \mu\text{A}$$

$$R_B = \frac{V_{R_B}}{I_B} = \frac{V_{CC} - V_{BE} - V_E}{I_B} = \frac{20 \text{ V} - 0.7 \text{ V} - 2 \text{ V}}{13.33 \mu\text{A}} \cong 1.3 \text{ M}\Omega$$

طراحی مدار بایاس با بهره جریان پایدار (مستقل از β):

مدار بایاس مقسم ولتاژ پایداری مناسبی را در مقابل تغییرات جریان و β فراهم می‌کند. در مدار شکل ۴-۲۵ هدف از طراحی یافتن مقادیر چهار مقاومت مدار است.



شکل ۴-۲۵: مدار بایاس با بهره جریان پایدار مثال

مثال: مقادیر مقاومت‌های مدار شکل ۴-۲۵ را محاسبه نمایید.

$$V_E = 0.1V_{CC} = 0.1(20 \text{ V}) = 2 \text{ V}$$

$$R_E = \frac{V_E}{I_E} \cong \frac{V_E}{I_C} = \frac{2 \text{ V}}{10 \text{ mA}} = 200 \Omega$$

$$R_C = \frac{V_{R_C}}{I_C} = \frac{V_{CC} - V_{CE} - V_E}{I_C} = \frac{20 \text{ V} - 8 \text{ V} - 2 \text{ V}}{10 \text{ mA}} = \frac{10 \text{ V}}{10 \text{ mA}} = 1 \text{ k}\Omega$$

$$V_B = V_{BE} + V_E = 0.7 \text{ V} + 2 \text{ V} = 2.7 \text{ V}$$

PDF Eraser Free

محاسبه مقاومت‌های R_1 و R_2 نیاز به فکر بیشتری دارد. هر چند که ولتاژ بیس را به دست آورده‌ایم. اما این ولتاژ می‌تواند حاصل تقسیم ولتاژ تغذیه با ترکیب‌های متفاوتی از R_1 و R_2 باشد. برای یافتن این مقادیر باید معادله دیگری نیز داشته باشیم که از درک صحیح عملکرد این ترکیب مقاومتی به دست می‌آید. برای آنکه مدار عملکرد خوبی داشته باشد فرض می‌شود که جریان عبوری از R_1 و R_2 تقریباً معادل هم و بسیار بزرگتر از جریان بیس باشد (حداقل به نسبت 10:1) با این فرض می‌توانیم محاسبات را ادامه دهیم

$$R_2 \leq 0.1\beta R_E$$

$$V_B = \frac{R_2}{R_1 + R_2} V_{CC}$$

با جایگزینی مقادیر مدار داریم

$$R_2 \leq 0.1(80)(0.2 \text{ k}\Omega) = 1.6 \text{ k}\Omega$$

$$V_B = 2.7 \text{ V} = \frac{(1.6 \text{ k}\Omega)(20 \text{ V})}{R_1 + 1.6 \text{ k}\Omega}$$

$$2.7R_1 + 4.32 \text{ k}\Omega = 32 \text{ k}\Omega$$

$$2.7R_1 = 27.68 \text{ k}\Omega$$

$$R_1 = 10.25 \text{ k}\Omega$$

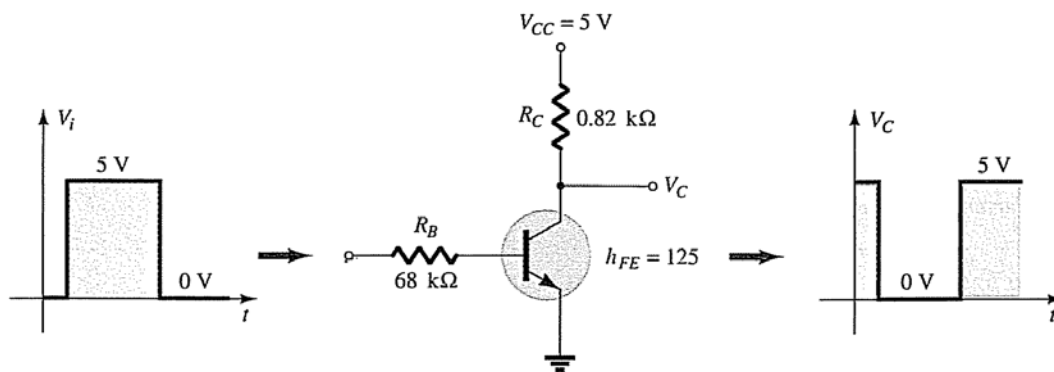
مدارهای سویچ ترانزیستوری:

علاوه بر مدارهای تقویت کننده ترانزیستوری که دارای مشخصه انتقالی خطی هستند، از ترانزیستورها می‌توان با طراحی مناسب در مدارهای کامپیوتری و کنترلی که عملکرد دو حالتی دارند نیز استفاده کرد. مدار شکل ۴-۲۶-الف یک مدار معکوس کننده منطقی است.

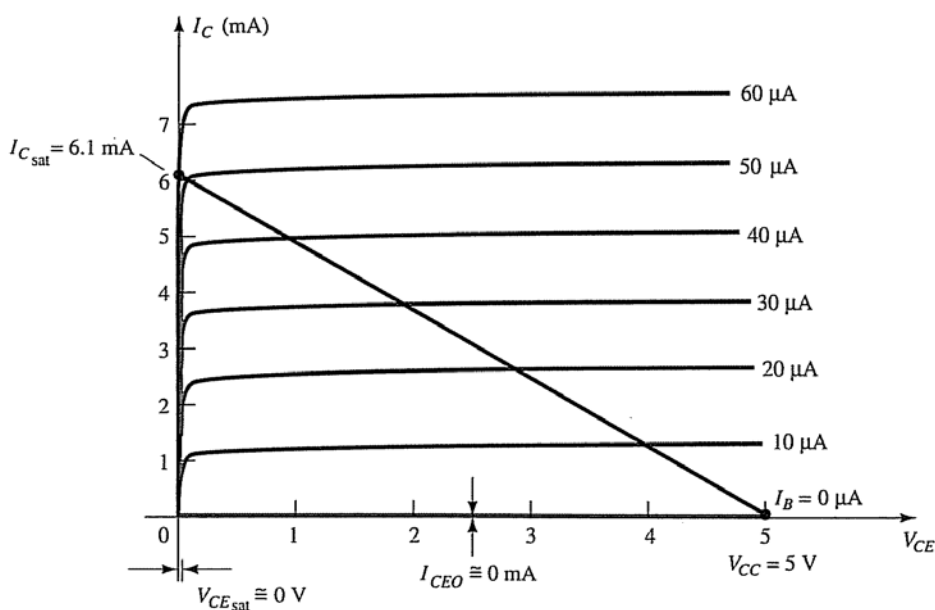
همان‌گونه که در شکل دیده می‌شود به لحاظ منطقی ولتاژ خروجی V_C معکوس ولتاژ ورودی V_i است. در این مدار ورودی نیازی به ولتاژ تغذیه ندارد. در مدارهای منطقی، ولتاژ تغذیه برابر ولتاژ حالت "1" ورودی است که در این مدار برابر 5 V است.

برای طراحی مناسب فرایند معکوس کردن باید به‌گونه‌ای باشد که مدار از حالت "قطع" بر روی خط بار به حالت "اشباع" بر روی این خط برود و همچنین با تغییر حالت ورودی دوباره از حالت "اشباع" به حالت "قطع" بازگردد.

برای شکل ۴-۲۶-ب فرض می‌کنیم در حالت قطع $I_C = I_{CEO} = 0 \text{ mA}$ وقتی $I_B = 0 \mu\text{A}$ باشد و در حالت اشباع نیز $V_{CE} = V_{CE_{\text{sat}}} = 0 \text{ V}$ را بجای ولتاژ اشباع معمول 0.1 V تا 0.3 V در نظر می‌گیریم.



(الف)



(ب)

شکل ۴-۲۶: مدار سویچ ترانزیستوری

وقتی $V_i = 5\text{ V}$ باشد ترانزیستور روشن است و طراحی مدار به گونه‌ای باید باشد که جریان بیس به اندازه کافی بزرگتر از مقداری باشد که ترانزیستور را به مرز ناحیه اشباع می‌آورد تا در نتیجه ترانزیستور حتماً به ناحیه اشباع رود.

برای شکل ۴-۲۷-ب باید داشته باشیم، $I_B > 50\ \mu\text{A}$. در حالت اشباع

$$I_{C_{\text{sat}}} = \frac{V_{CC}}{R_C}$$

مقدار I_B لازم برای آوردن ترانزیستور به مرز ناحیه اشباع تقریباً برابر است با

PDF Eraser Free

$$I_{B_{\max}} \cong \frac{I_{C_{\text{sat}}}}{\beta_{\text{dc}}}$$

بنابر این برای تحقق حالت اشباع باید شرایط زیر را داشته باشیم

$$I_B > \frac{I_{C_{\text{sat}}}}{\beta_{\text{dc}}}$$

برای مدار مورد بحث

$$I_B = \frac{V_i - 0.7 \text{ V}}{R_B} = \frac{5 \text{ V} - 0.7 \text{ V}}{68 \text{ k}\Omega} = 63 \mu\text{A}$$

$$I_{C_{\text{sat}}} = \frac{V_{CC}}{R_C} = \frac{5 \text{ V}}{0.82 \text{ k}\Omega} \cong 6.1 \text{ mA}$$

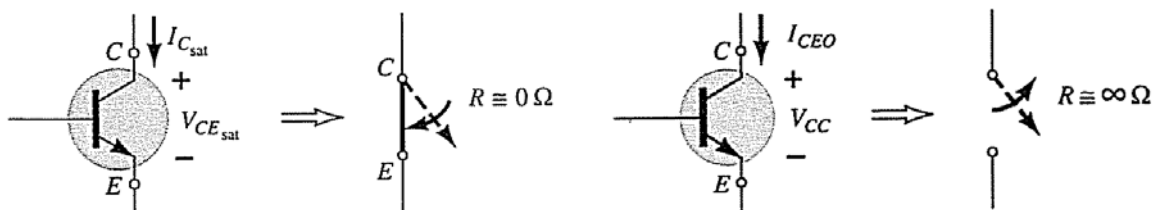
می‌توان تحقق شرط مذکور را بررسی کرد

$$I_B = 63 \mu\text{A} > \frac{I_{C_{\text{sat}}}}{\beta_{\text{dc}}} = \frac{6.1 \text{ mA}}{125} = 48.8 \mu\text{A}$$

که مبین آن است که شرط برقرار است.

برای حالت $V_i = 0 \text{ V}$ و $I_B = 0 \mu\text{A}$ ، با فرض آنکه $I_C = I_{CEO} = 0 \text{ mA}$ است ولتاژ دو سر R_C برابر است با $V_{R_C} = I_C R_C = 0 \text{ V}$ در نتیجه $V_C = 5 \text{ V}$ است (مطابق شکل ۴-۲۶-ب).

علاوه بر استفاده به عنوان اجزاء مدار منطقی کامپیوتری، ترانزیستور را می‌توان به صورت یک سویچ نیز به کار برد که در ناحیه "اشباع" همچون کلید بسته و در ناحیه "قطع" همچون کلید باز است (شکل ۴-۲۷).



شکل ۴-۲۷: مدار سویچ ترانزیستوری در حالات بسته و باز

با توجه به میزان متوسط ولتاژ اشباع ترانزیستور (0.15 V) مقاومت معادل آن برابر است با

$$R_{\text{sat}} = \frac{V_{CE_{\text{sat}}}}{I_{C_{\text{sat}}}} = \frac{0.15 \text{ V}}{6.1 \text{ mA}} = 24.6 \Omega$$

PDF Eraser Free

که خیلی کوچک بوده و در مقابل مقاومت‌های سری ترانزیستور که در حدود کیلو اهم هستند می‌توان آن را معادل 0Ω در نظر گرفت.

برای $V_i = 0 \text{ V}$ داریم

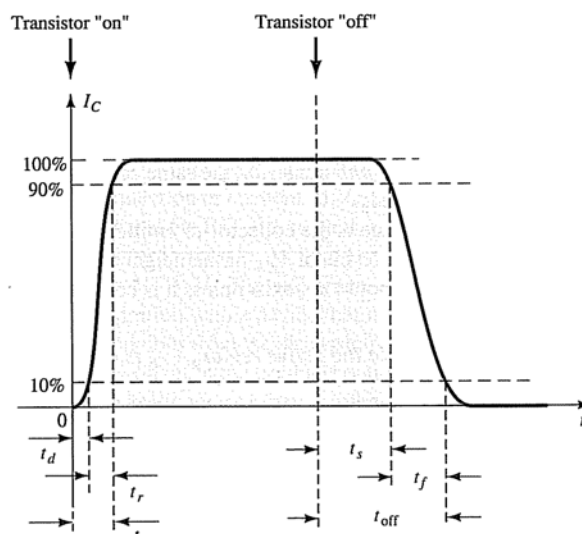
$$R_{\text{cutoff}} = \frac{V_{CC}}{I_{CE_0}} = \frac{5 \text{ V}}{0 \text{ mA}} \rightarrow \infty$$

با توجه به مقدار واقعی I_{CE_0} که مثلاً برای این مدار می‌توان آن را معادل $I_C = 10 \mu\text{A}$ در نظر گرفت

$$R_{\text{cutoff}} = \frac{V_{CC}}{I_{CE_0}} = \frac{5 \text{ V}}{10 \mu\text{A}} = 500 \text{ k}\Omega$$

که در بسیاری کاربردها با توجه به مقدار کم مقاومت‌های سری با آن می‌تواند به عنوان مدار باز در نظر گرفته شود.

ترانزیستورهایی تولید می‌گردند که از آنها به عنوان ترانزیستور سویچ نام برده می‌شود که دارای قابلیت تغییر حالت سریع از ناحیه "اشباع" به "قطع" و برعکس هستند. در شکل ۴-۲۸ منحنی تغییرات I_C در حالت سویچ شدن بین حالت‌های "اشباع" و "قطع" برای یک ترانزیستور نشان داده شده است.



شکل ۴-۲۸: تاخیر سویچ ترانزیستوری در تغییر بین حالات "اشباع" به "قطع"

کل زمان لازم برای روشن شدن ترانزیستور برابر است با

$$t_{\text{on}} = t_r + t_d$$

که در آن تاخیر زمانی بین حالت اعمال ولتاژ ورودی و $t_r + t_d$

PDF Eraser Free

که در آن t_d تاخیر زمانی بین حالت اعمال ولتاژ ورودی و آغاز تغییر حالت خروجی است و t_r زمان صعود که برابر زمانی است که خروجی از ۱۰٪ مقدار نهایی به ۹۰٪ مقدار نهایی خود می‌رسد. در مقابل زمان لازم برای خاموش شدن ترانزیستور مساوی است با

$$t_{\text{off}} = t_s + t_f$$

که در آن t_s زمان ذخیره و t_f زمان نزول که زمان برای رسیدن خروجی از ۹۰٪ مقدار اولیه به ۱۰٪ مقدار اولیه است. در مورد ترانزیستور 2N4123 که برگه مشخصات آن در فصل ۳ ارائه شد برای جریان $I_C = 10 \text{ mA}$ می‌توان مقادیر زیر را از روی منحنی‌ها بدست آورد

$$t_s = 120 \text{ ns}, t_d = 25 \text{ ns}, t_r = 13 \text{ ns}, t_f = 12 \text{ ns}$$

بنابراین

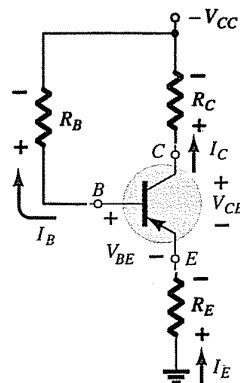
$$t_{\text{on}} = t_r + t_d = 13 \text{ ns} + 25 \text{ ns} = 38 \text{ ns}$$

$$t_{\text{off}} = t_s + t_f = 120 \text{ ns} + 12 \text{ ns} = 132 \text{ ns}$$

در مقایسه با مقادیر فوق برای ترانزیستور سویچ BSV52L این مقادیر برابر است با $t_{\text{on}} = 12 \text{ ns}$ و $t_{\text{off}} = 18 \text{ ns}$ که مقادیر پایین‌تری هستند و در نتیجه این ترانزیستور را می‌توان به‌عنوان سویچ در فرکانس‌های بالاتری استفاده کرد.

بایاس ترانزیستورهای pnp:

برای اطمینان از درک صحیح مدارهای بایاس و این نکته که تحلیل مدار بایاس ترانزیستورهای pnp فرق چندانی با مدار ترانزیستورهای npn ندارد مدار بایاس امیتر را برای این ترانزیستورها نیز مرور می‌کنیم. همان‌گونه که قبلاً بیان شد برای ترانزیستورهای pnp کافی است جهت جریان‌ها و پلاریته ولتاژها را تغییر دهیم. برای شکل ۴-۲۹ داریم.



شکل ۴-۲۹: مدار بایاس امیتر برای ترانزیستور pnp

PDF Eraser Free

$$-I_E R_E + V_{BE} - I_B R_B + V_{CC} = 0$$

با جایگذاری $I_E = (\beta + 1)I_B$ داریم

$$I_B = \frac{V_{CC} + V_{BE}}{R_B + (\beta + 1)I_B}$$

که این رابطه مشابه با رابطه مدار متناظر برای ترانزیستور npn است با این تفاوت که علامت V_{BE} مثبت است. البته باید به خاطر داشت که برابر ترانزیستور سیلیکین pnp، داریم $V_{BE} = -0.7 \text{ V}$

برای مدار خروجی هم می توان نوشت

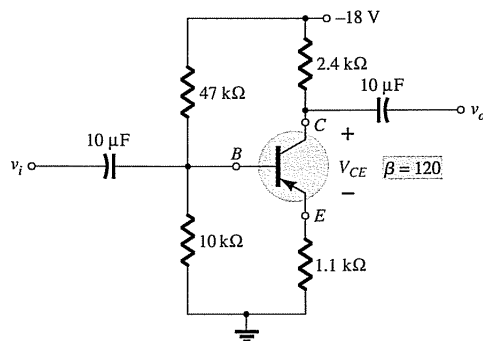
$$-I_E R_E + V_{CE} - I_C R_C + V_{CC} = 0$$

با جایگذاری $I_E \cong I_C$ داریم

$$V_{CE} = -V_{CC} + I_C (R_C + R_E)$$

که مشابه معادله متناظر برای مدار npn است با این تفاوت که علامت جملات سمت راست معکوس شده است.

مثال برای مدار بایاس مقسم ولتاژ شکل ۴-۳۰ مقدار V_{CE} را محاسبه کنید.



شکل ۴-۳۰: مدار بایاس مقسم ولتاژ برای ترانزیستور pnp

ابتدا شرط را بررسی می کنیم.

$$\beta R_E \geq 10 R_2$$

$$120(1.1 \text{ k}\Omega) \geq 10(10 \text{ k}\Omega)$$

$$132 \text{ k}\Omega \geq 100 \text{ k}\Omega$$

که شرط برقرار است بنابراین می توانیم بنویسیم

$$V_B = -\frac{R_2 V_{CC}}{R_1 + R_2} = -\frac{(10 \text{ k}\Omega)(18 \text{ V})}{47 \text{ k}\Omega + 10 \text{ k}\Omega} = -3.16 \text{ V}$$

PDF Eraser Free

که مشابه معادله متناظر برای مدار npn است با این تفاوت که در این حالت پلاریته ولتاژها منفی است

$$V_B - V_{BE} - V_E = 0$$

$$V_E = V_B - V_{BE}$$

با جایگذاری مقادیر داریم

$$V_E = -3.16 \text{ V} - (-0.7 \text{ V}) = -2.46 \text{ V}$$

$$I_E = \frac{0 - V_E}{R_E} = \frac{0 - (-2.46 \text{ V})}{1.1 \text{ k}\Omega} = 2.24 \text{ mA}$$

برای حلقه کلکتور امیتر می توان نوشت

$$-I_E R_E + V_{CE} - I_C R_C + V_{CC} = 0$$

با جایگذاری $I_E \cong I_C$ داریم

$$V_{CE} = -V_{CC} + I_C (R_C + R_E)$$

$$\begin{aligned} V_{CE} &= -18 \text{ V} + (2.24 \text{ mA})(2.4 \text{ k}\Omega + 1.1 \text{ k}\Omega) \\ &= -18 \text{ V} + 7.84 \text{ V} = -10.16 \text{ V} \end{aligned}$$

پایداری بایاس:

پایداری یک سیستم معیاری از حساسیت یک شبکه به تغییرات پارامترهای آن است، هر چه حساسیت کمتر باشد پایداری بیشتر است. در هر تقویت کننده ترانزیستوری جریان کلکتور (I_C) به پارامترهای زیر حساس است.

β : با افزایش دما افزایش می یابد

$|V_{BE}|$: با افزایش دما کاهش می یابد

I_{CO} (جریان اشباع معکوس): به ازاء افزایش هر ۱۰ درجه سانتیگراد دما حدوداً دو برابر می شود (I_{CBO})

پارامترهای فوق می توانند موجب تغییر نقطه کار ترانزیستور شوند. جدول ۴-۱ میران تغییرات این پارامترها برای یک ترانزیستور را نشان می دهد.

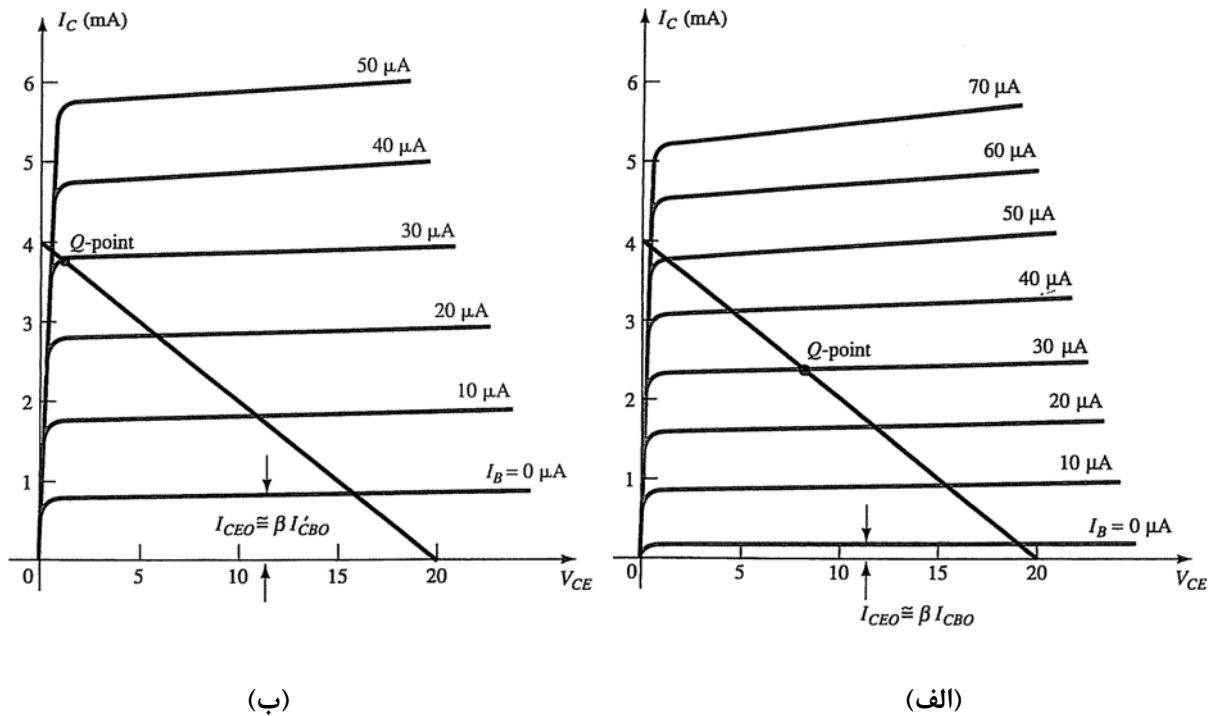
جدول ۴-۱: تغییر پارامترهای یک ترانزیستور در اثر تغییرات دما

T ($^{\circ}\text{C}$)	I_{CO} (nA)	β	V_{BE} (V)
-65	0.2×10^{-3}	20	0.85
25	0.1	50	0.65
100	20	80	0.48
175	3.3×10^3	120	0.3

PDF Eraser Free

در درجه حرارت اتاق (حدود 25°C) $I_{CO} = 0.1\text{ nA}$ است در حالی که در 100°C مقدار آن 200 برابر بیشتر است یعنی $I_{CO} = 20\text{ nA}$. برای همان تغییرات β از 50 به 80 افزایش یافته و V_{BE} از 0.65 به 0.48 کاهش یافته است.

در شکل ۴-۳۱ جابجایی نقطه کار در اثر تغییرات بهره جریان β و جریان نشی I_{CO} از دمای 25°C به 100°C نشان داده شده است.



شکل ۴-۳۱: تغییر نقطه کار ترانزیستور تحت تأثیر تغییرات دما (الف) 25°C و (ب) 100°C

همان‌گونه که مشاهده می‌شود افزایش دما باعث افزایش جریان کلکتور و راندن نقطه کار به سوی منطقه اشباع می‌گردد. البته مدارهای بایاس بهتر موجب کاهش تغییرات نقطه کار می‌گردند.

ضرایب حساسیت:

ضرایب حساسیت پارامترهای تأثیر گذار بر روی پایداری نقطه کار به صورت زیر تعریف می‌گردند:

$$S(I_{CO}) = \frac{\Delta I_C}{\Delta I_{CO}}$$

$$S(V_{BE}) = \frac{\Delta I_C}{\Delta V_{BE}}$$

$$S(\beta) = \frac{\Delta I_C}{\Delta \beta}$$

PDF Eraser Free

که در روابط فوق Δ مبین میزان تغییرات پارامتر مربوط است. هر چه ضریب حساسیت کمتر باشد مدار حساسیت کمتری به تغییرات دما دارد و پایداری نقطه کار بیشتر است.

$$:S(I_{CO})$$

برای مدار بایاس امیتر $S(I_{CO})$ برابر است با

$$S(I_{CO}) = \frac{\Delta I_C}{\Delta I_{CO}} = (\beta + 1) \frac{1 + R_B/R_E}{(\beta + 1) + R_B/R_E}$$

اگر $R_B/R_E \gg (\beta + 1)$ باشد

$$S(I_{CO}) \cong (\beta + 1)$$

اگر $R_B/R_E \ll 1$ باشد

$$S(I_{CO}) \cong (\beta + 1) \frac{1}{(\beta + 1)} = 1$$

اگر R_B/R_E بین 1 و $(\beta + 1)$ باشد

$$S(I_{CO}) \cong R_B/R_E$$

برای مدار بایاس ثابت خواهیم داشت

$$S(I_{CO}) \cong (\beta + 1)$$

برای مدار بایاس مقسم ولتاژ

$$S(I_{CO}) = \frac{\Delta I_C}{\Delta I_{CO}} = (\beta + 1) \frac{1 + R_{Th}/R_E}{(\beta + 1) + R_{Th}/R_E}$$

که مشابه رابطه مدار بایاس امیتر است با این تفاوت که R_B با R_{Th}

$$(R_E = 0 \Omega)$$

$$S(I_{CO}) = \frac{\Delta I_C}{\Delta I_{CO}} = (\beta + 1) \frac{1 + R_B/R_C}{(\beta + 1) + R_B/R_C}$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$

$$I_C = \beta I_B + (\beta + 1) I_{CO}$$

 I_B I_{CO} I_C

$$V_E = R_E I_E \cong R_E I_C$$

 I_{CO} I_C I_B

$$I_B \downarrow = \frac{V_{CC} - V_{BE} - V_E \uparrow}{R_B}$$

 I_{CO} I_C I_B

$$I_B \downarrow = \frac{V_{CC} - V_{BE} - V_{R_C} \uparrow}{R_B}$$

:S(V_{BE})

$$S(V_{BE}) = \frac{\Delta I_C}{\Delta V_{BE}}$$

$$S(V_{BE}) = \frac{-\beta}{R_B + (\beta + 1)R_E}$$

$$R_E = 0 \Omega$$

$$S(V_{BE}) = \frac{-\beta}{R_B}$$

 R_E

PDF Eraser Free

$$S(V_{BE}) = \frac{-\beta/R_E}{R_B/R_E + (\beta+1)}$$

$$\beta \gg 1$$

$$S(V_{BE}) \cong \frac{-\beta/R_E}{(\beta+1)} \cong \frac{-\beta/R_E}{\beta} = -\frac{1}{R_E}$$

$$R_E$$

$$R_C \quad R_E$$

$$R_{Th} \quad R_B$$

$$:S(\beta)$$

برای محاسبه $S(\beta)$ در مدار بایاس امیتر می‌توان نوشت

$$S(\beta) = \frac{\Delta I_C}{\Delta \beta} = \frac{I_{C1}(1 + R_B/R_E)}{\beta_1(1 + \beta_2 + R_B/R_E)}$$

که در آن I_{C1} و β_1 برای تعریف این پارامترها در یک شرایط مدار استفاده می‌شود در حالی که β_2 مبین مقدار β جدید برای همان مدار ترانزیستور تحت تأثیر تغییر درجه حرارت و یا تغییر خود ترانزیستور (از همان شماره) است.

برای مدار بایاس ثابت $S(\beta) = \frac{I_{C1}}{\beta_1}$ و برای مدار بایاس مقسم ولتاژ در معادله فوق $R_{Th} \quad R_B$

$$R_E = 0 \Omega$$

$$S(\beta) = \frac{\Delta I_C}{\Delta \beta} = \frac{I_{C1}(R_B + R_C)}{\beta_1(R_B + R_C(1 + \beta_2))}$$

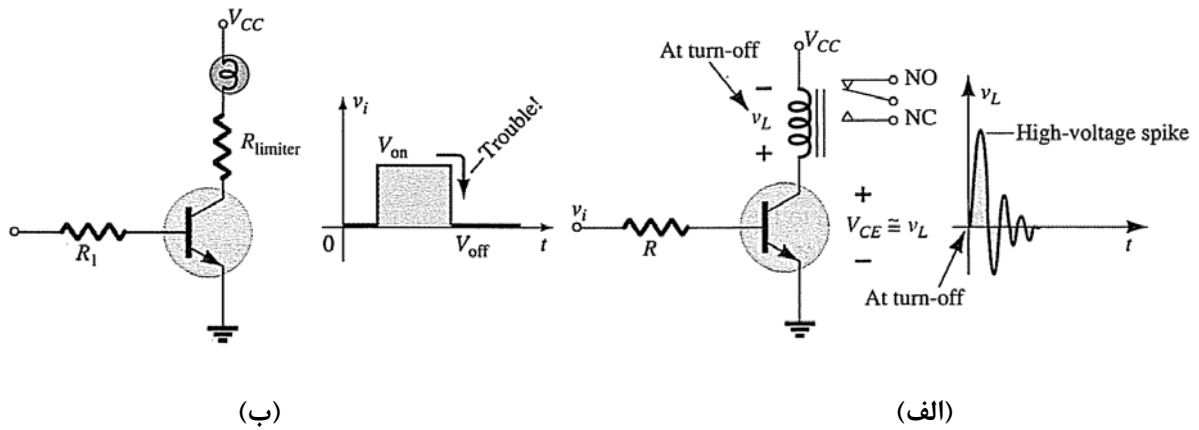
در مجموع برای حساسیت I_C می‌توان نوشت

$$\Delta I_C = S(I_{CO})\Delta I_{CO} + S(V_{BE})\Delta V_{BE} + S(\beta)\Delta \beta$$

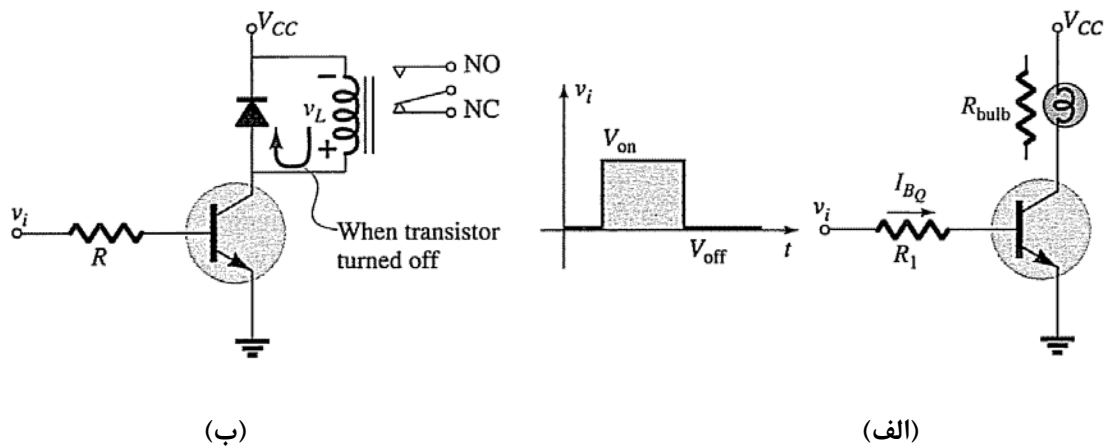
برای مثال در مدار بایاس ثابت معادله فوق به صورت زیر در می‌آید

$$\Delta I_C = (\beta+1)\Delta I_{CO} + \frac{\beta}{R_B}\Delta V_{BE} + \frac{I_{C1}}{\beta_1}\Delta \beta$$

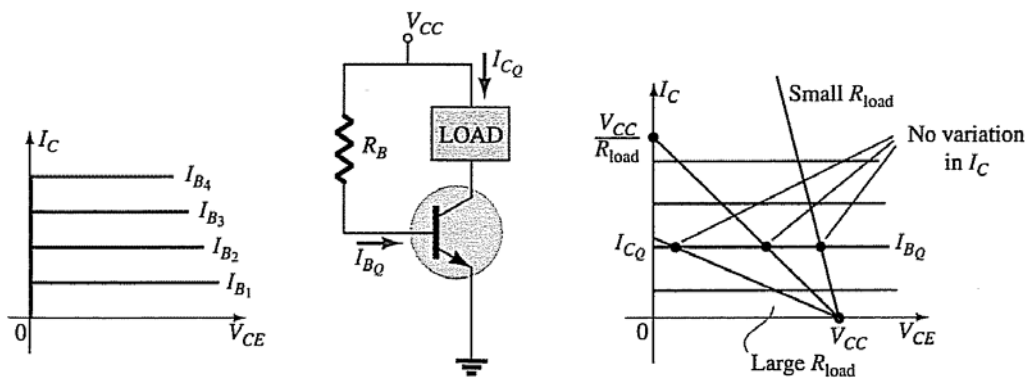
کاربردهای عملی:



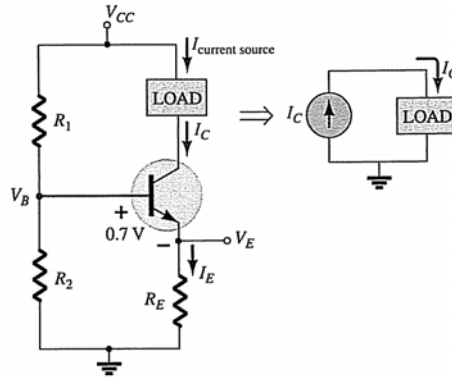
شکل ۴-۳۲: راه‌انداز رله (الف) بدون عنصر حفاظتی و (ب) با دیود حفاظتی متصل به سیم‌پیچ رله



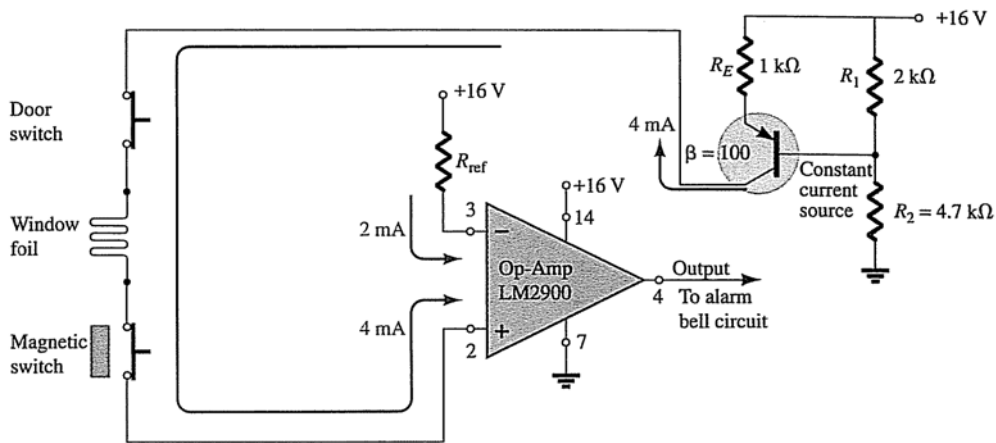
شکل ۴-۳۳: ترانزیستور برای کنترل قطع و وصل لامپ با مقاومت داخلی (الف) زیاد و (ب) کم



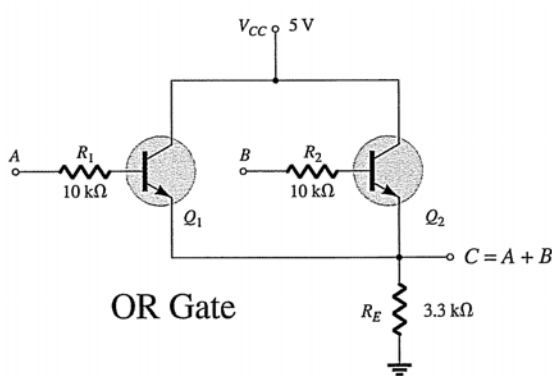
شکل ۴-۳۴: منبع جریان ثابت با فرض ایده‌آل بودن مشخصه ترانزیستور



شکل ۴-۳: منبع جریان ثابت مقاوم نسبت به تغییر β



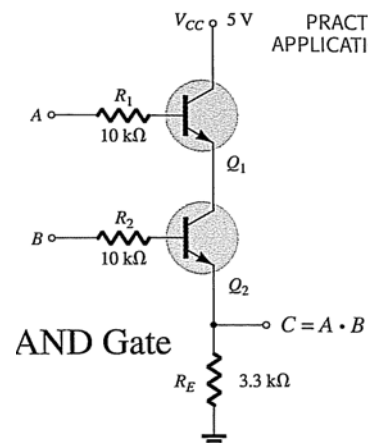
شکل ۴-۳۶: مدار دزدگیر با منبع جریان ثابت و مقایسه کننده تقویت کننده عملیاتی



OR Gate

A	B	C
0	0	0
0	1	1
1	0	1
1	1	1

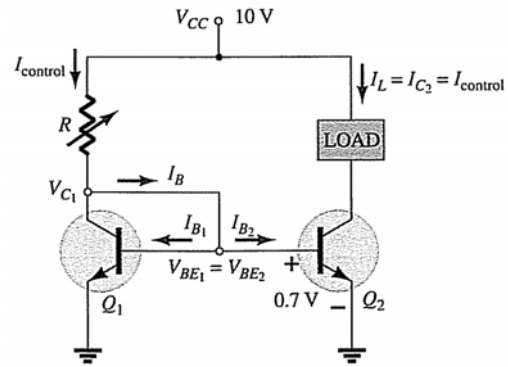
1 = high
0 = low



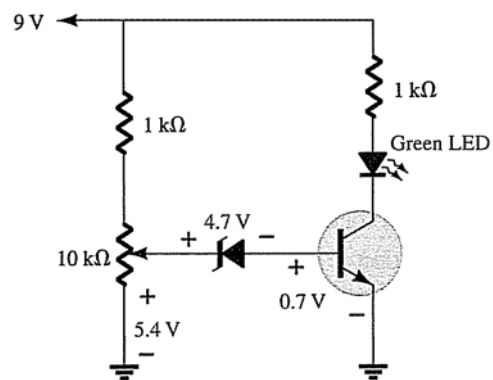
AND Gate

A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

شکل ۴-۳۷: ترانزیستور در مدار گیت منطقی



شکل ۴-۳۸: مدار آینه جریان



شکل ۴-۳۹: مدار آشکارساز سطح ولتاژ

فصل ۵: تحلیل AC ترانزیستور

قضیه جمع آثار این امکان را می‌دهد که برای تحلیل یا طراحی مدارهای ترانزیستوری، مولفه‌های DC و AC را به صورت جداگانه بررسی و ارزیابی کنیم. البته این قضیه تنها در حالتی صحیح است که مدار ترانزیستوری دارای مشخصه انتقالی خطی باشد.

مدل سازی ترانزیستور دوقطبی:

کلید اصلی تحلیل سیگنال-کوچک ترانزیستور استفاده از مدارهای معادل (مدل‌ها) است. یک مدل عبارت است از ترکیبی از اجزاء مداری که به صورت مناسبی انتخاب گردیده است تا به بهترین صورت رفتار واقعی یک قطعه الکترونیکی را در شرایط کاری مشخص تقریب بزند. وقتی مدل یک ترانزیستور را بدانیم می‌توان با جایگزینی آن در مدار و با استفاده از روشهای تحلیل مدارهای الکتریکی پارامترهای مورد نظر را محاسبه کرد.

برای سالیان متمادی مدار معادل هایبرید ترانزیستور بسیار مورد استفاده قرار می‌گرفت و از همین روی در برگیرنده مشخصات فنی ترانزیستور این پارامترها از سوی سازندگان ترانزیستور ارائه می‌شود و می‌توان با جایگزینی آن به تحلیل مدار پرداخت. البته مشکل استفاده از مدل آن است که پارامترها برای شرایط کاری معین ارائه شده‌اند و با تغییر شرایط کاری مقادیر آنها تغییر می‌کنند البته حتی در این حالت نیز با توجه به تغییرات مشخصات ترانزیستور هم نوع، باز هم دقت تحلیل تا حد زیادی قابل قبول است.

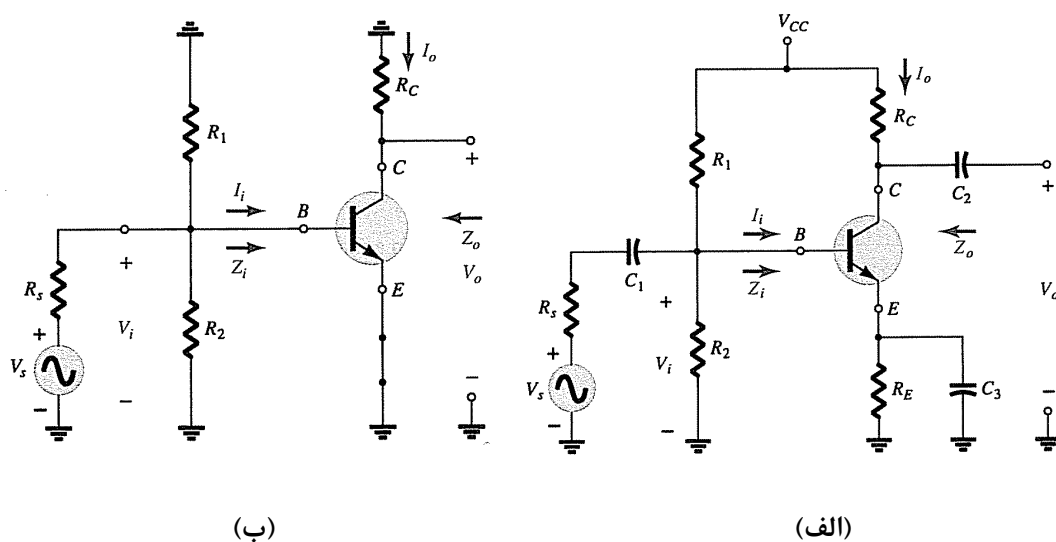
در سالهای اخیر بیشتر از مدل r_e ترانزیستور استفاده می‌شود که مطلوبیت بیشتری دارد زیرا پارامتر مهم مدار معادل با شرایط واقعی ترانزیستور مرتبط است نه با مقادیر اراده شده در برگیرنده مشخصات فنی ترانزیستور متأسفانه در استفاده از مدل r_e ترانزیستور هنوز باید به برگیرنده مشخصات فنی رجوع کرد. مدل r_e دارای مؤلفه فیدبک نیست که در بعضی موارد در نظر گرفتن آن لازم و حتی اساسی است.

PDF Eraser Free

مدل r_e نوع ساده‌ای از مدل هایبریید π است که برای تحلیل فرکانس بالای مدارهای ترانزیستور استفاده می‌شود. در این فصل وقتی از مدل ترانزیستور صحبت می‌کنیم منظور مدل r_e است مگر آنکه از مدل دیگری نام برده شود.

پیش از آغاز تحلیل ac لازم است ابتدا مدار معادل را در نظر گرفت. به‌خاطر دارید که در تحلیل مدار dc خازنهای مدار نظیر خازنهای کوپلاژ که برای جداسازی جریانهای بایاس ترانزیستور از ورودی و خروجی طبقه تقویت کننده ترانزیستوری استفاده می‌شود را مدار باز در نظر می‌گرفتیم. در مدار معادل ac موضوع کاملاً برعکس است و این خازنها به صورت اتصال کوتاه در نظر گرفته می‌شوند (در طراحی مدار مقادیر خازنهایی نظیر خازن کوپلاژ به‌گونه‌ای محاسبه می‌شوند که در فرکانس کار مدار تقریباً اتثال کوتاه می‌باشند).

شکل ۵-۱- الف یک تقویت کننده ترانزیستوری یک طبقه را نشان می‌دهد و مدار معادل ac آن در شکل ۵-۱- ب نشان داده شده است.



شکل ۵-۱: تقویت کننده ترانزیستور و مدار معادل ac آن

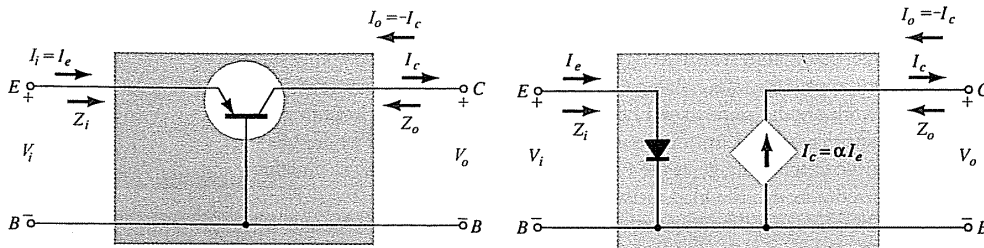
همچنین لازم است توجه کنیم که پارامترهای مهم مدار معادل نظیر Z_i, Z_o, I_i, I_o نقش مهمی را در تحلیل مدار ایفاء می‌کنند. برای تحلیل ساده‌تر مدار معادل ac معمولاً اقدامات زیر انجام می‌شود:

- ۱- تمام منابع تغذیه dc صفر شده و آنها را با اتصال کوتاه جایگزین می‌کنیم.
- ۲- تمام خازنها را با اتصال کوتاه تعویض می‌کنیم.
- ۳- تمام عناصر مدار را که با توجه به موارد بندهای ۱ و ۲ با اتصال کوتاه دو سر آنها به یکدیگر وصل شده است را از مدار حذف می‌کنیم.

۴- مدار را به شکلی دوباره ترسیم می‌کنیم که تحلیل آن ساده‌تر باشد.

مدل r_e ترانزیستور:

در این بخش به ارائه مدل r_e ترانزیستور برای حالت‌های بیس مشترک (CB)، امیتر مشترک (CE) و کلکتور مشترک (CC) می‌پردازیم. شکل ۲-۵ مدار معادل یک ترانزیستور بیس مشترک را نمایش می‌دهد.

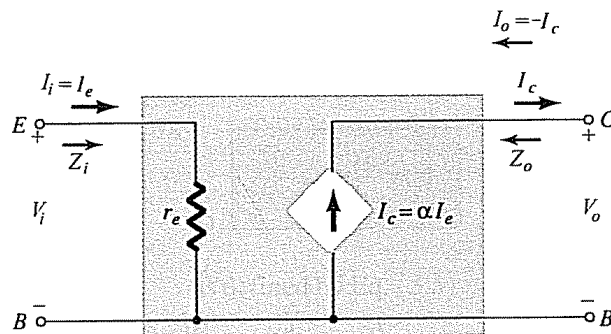


شکل ۲-۵: مدار معادل r_e یک ترانزیستور بیس مشترک

در این مدل، اتصال بیس-امیتر با یک دیود جایگزین شده است و اتصال کلکتور-امیتر با منبع جریان وابسته (استفاده از نماد لوزی بجای دایره برای منبع جریان به دلیل وابسته بودن منبع جریان است).

برای تحلیل ac، می‌توان دیود را با مقاومت ac معادل آن جایگزین کرد. قبلاً دیدیم که برای دیود داریم $r_{ac} = 26 \text{ mV}/I_D$ ، که در آن I_D جریان نقطه کار دیود است. همان معادله را می‌توان برای دیود مدار معادل در نظر گرفت

اندیس e در اندیس r_e برای آن است که تاکید کنیم مقدار dc جریان امیتر مقاومت دیود را مشخص می‌کند. با این جایگزینی در مدار شکل ۲-۵، مدار معادل شکل ۳-۵ حاصل می‌شود



شکل ۳-۵: مدار معادل r_e بیس مشترک

با توجه به مجزا بودن مدارهای ورودی و خروجی برای ترکیب CB می‌توان نوشت

$$Z_i = r_e \quad \text{CB}$$

PDF Eraser Free

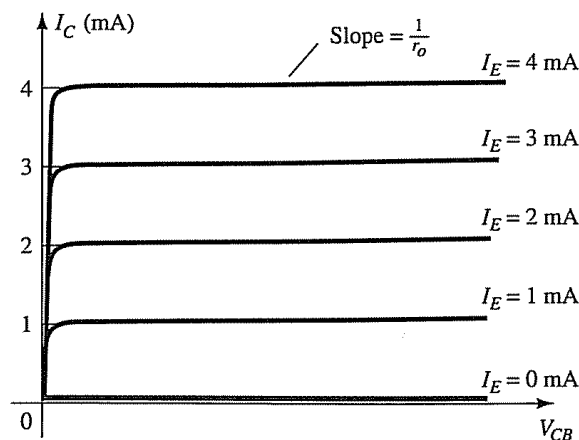
برای ترکیب CB معمولاً مقدار Z_i در محدوده چند اهم و حداکثر حدود 50Ω است.

همچنین برای امپدانس خروجی اگر دامنه سیگنال ورودی را مساوی صفر فرض کنیم داریم $I_e = 0 \text{ A}$ و $I_c = \alpha I_e = \alpha(0 \text{ A}) = 0 \text{ A}$ که معادل مدار باز است و بنابراین برای ترکیب CB می‌توان نوشت

$$Z_o \cong \infty \Omega \text{ CB}$$

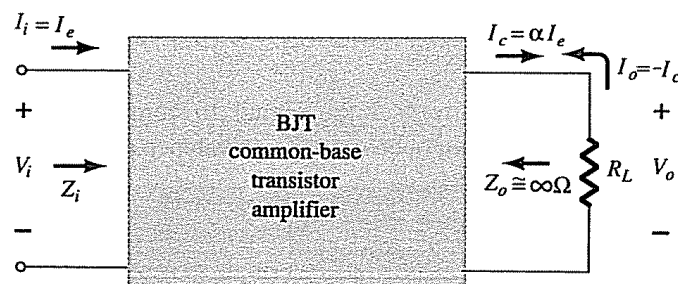
برای ترکیب CB مقدار Z_o در محدوده مگا اهم است.

در واقع مقاومت خروجی ترکیب CB توسط شیب خطوط منحنی مشخصه خروجی ترانزیستور تعیین می‌شوند که این امر در شکل ۴-۵ نمایش داده شده است.



شکل ۴-۵: شیب ممین Z_o

بنابراین در ترکیب CB، مقاومت ورودی نسبتاً کوچک و مقاومت خروجی بسیار زیاد است. در این ترکیب بهره ولتاژ A_v و A_i را بر اساس شکل ۵-۵ تعریف می‌کنیم.



شکل ۵-۵: تعریف $A_v = V_o / V_i$ برای بیس مشترک

$$V_o = -I_o R_L = -(-I_c) R_L = \alpha I_e R_L$$

$$V_i = I_i Z_i = I_e Z_i = I_e r_e$$

PDF Eraser Free

$$A_v = \frac{V_o}{V_i} = \frac{\alpha I_e R_L}{I_e r_e}$$

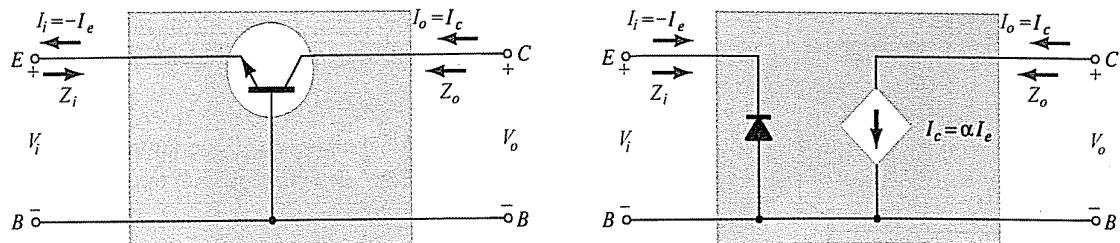
$$A_v = \frac{\alpha R_L}{r_e} \cong \frac{R_L}{r_e} \text{ CB}$$

$$A_i = \frac{I_o}{I_i} = \frac{-I_c}{I_e} = -\frac{\alpha I_e}{I_e}$$

$$A_i = -\alpha \cong -1 \text{ CB}$$

علامت منفی در بهره جریان مبین فاز مخالف (اختلاف فاز 180°) جریانهای ورودی و خروجی است.

برای ترانزیستور npn مدار معادل CB به صورت شکل ۵-۶ است.



شکل ۵-۶: مدل تقریبی ترانزیستور npn در ترکیب بیس مشترک

مثال: برای ترکیب بیس مشترک شکل ۵-۳ با مقادیر $I_E = 4 \text{ mA}$ ، $\alpha = 0.98$ ، $R_L = 0.56 \text{ k}\Omega$ و ورودی

2 mV بین بیس و امیتر، پارامترهای امیدانس ورودی، بهره ولتاژ، امیدانس خروجی و بهره جریان را

به دست آورید.

$$r_i = \frac{26 \text{ mV}}{I_E} = \frac{26 \text{ mV}}{4 \text{ mA}} = 6.5 \Omega$$

$$I_i = I_e = \frac{V_i}{Z_i} = \frac{2 \text{ mV}}{6.5 \Omega} = 307.69 \mu\text{A}$$

$$V_o = I_c R_L = \alpha I_e R_L = (0.98)(307.69 \mu\text{A})(0.56 \text{ k}\Omega) = 168.86 \text{ mV}$$

$$A_v = \frac{V_o}{V_i} = \frac{168.86 \text{ mV}}{2 \text{ mV}} = 84.43$$

یا

$$A_v = \frac{\alpha R_L}{r_e} = \frac{(0.98)(0.56 \text{ k}\Omega)}{6.5 \Omega} = 84.43$$

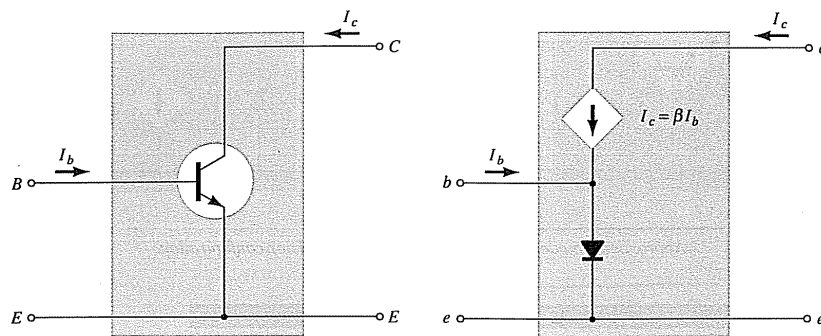
$$Z_o \cong \infty \Omega$$

PDF Eraser Free

$$A_i = \frac{I_o}{I_i} = -\alpha = -0.98$$

ترکیب آمیتر مشترک:

ترانزیستور آمیتر مشترک و مدار معادل r_e در شکل ۷-۵ ترسیم شده است. در این مدار نیز دیود بین بیس و امیتر قرار دارد که مدار ورودی است در حالی که در خروجی که بین کلکتور و امیتر است در این حالت ترکیب سری منبع جریان وابسته و دیود قرار دارد.



شکل ۷-۵: ترانزیستور آمیتر مشترک و مدار معادل آن

برای این مدار می توان نوشت

$$I_c = \beta I_b$$

جریان عبوری از دیود برابر است با

$$I_e = I_c + I_b = \beta I_b + I_b = (\beta + 1)I_b$$

با توجه به آنکه $\beta \gg 1$ است می توان نوشت

$$I_e \cong \beta I_b$$

امپدانس ورودی برابر است با

$$Z_i = \frac{V_i}{I_i} = \frac{V_{be}}{I_b}$$

$$V_i = V_{be} = I_e r_e = (I_c + I_b) r_e = (\beta I_b + I_b) r_e = (\beta + 1) I_b r_e$$

$$Z_i = \frac{V_{be}}{I_b} = \frac{(\beta + 1) I_b r_e}{I_b} = (\beta + 1) r_e$$

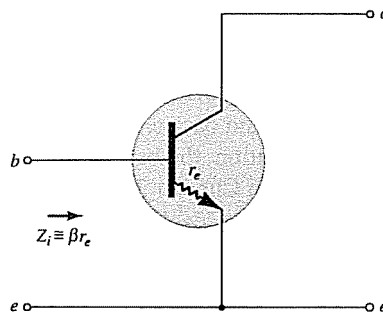
PDF Eraser Free

چون β معمولاً بسیار بزرگتر از یک است می‌توان نوشت $\beta + 1 \cong \beta$ ، بنابراین برای ترکیب امیتر مشترک داریم

$$Z_i \cong \beta r_e \text{ CB}$$

با توجه به این رابطه می‌توان مدار را معادل شکل ۵-۸ در نظر گرفت که مقاومت r_e در امیتر با ضریب β در ورودی وارد می‌شود به‌عنوان مثال اگر $r_e = 6.5 \Omega$ و $\beta = 160$ باشد داریم

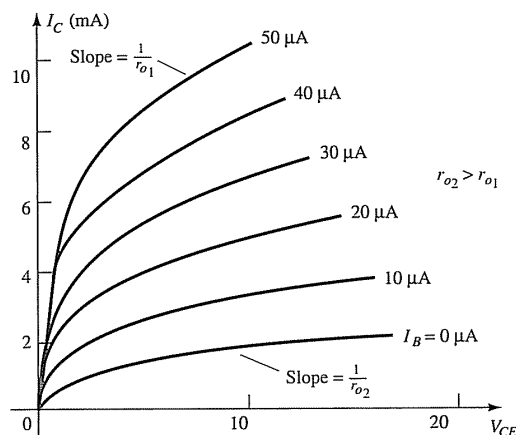
$$Z_i \cong \beta r_e = (160)(6.5 \Omega) = 1.04 \text{ k}\Omega$$



شکل ۵-۸: تأثیر r_e بر امپدانس ورودی

برای امیتر مشترک مقدار امپدانس ورودی Z_i چند صد اهم تا چند کیلو اهم است و حداکثر آن حدود $6 \text{ k}\Omega$ تا $7 \text{ k}\Omega$ است.

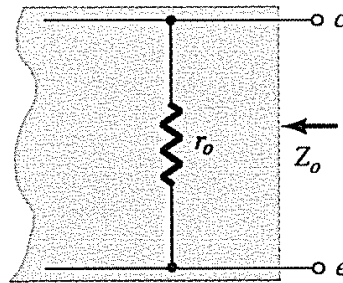
برای امپدانس خروجی، منحنی مشخصه خروجی ترانزیستور در شکل ۵-۹ رسم شده است. همان‌گونه که دیده می‌شود هر چه جریان کلکتور افزایش می‌یابد شیب منحنی نیز بیشتر می‌شود و هر چه شیب زیادتر باشد امپدانس خروجی کمتر است.



شکل ۵-۹: تعریف r_o برای ترکیب امیتر مشترک

PDF Eraser Free

مدل r_e شکل ۷-۵ شامل مقاومت خروجی نیست، اما با تحلیل مشخصه خروجی ترانزیستور بر روی برگه مشخصات فنی ترانزیستور می‌توان مقاومت را همانند شکل ۵-۱۰ در نظر گرفت.



شکل ۵-۱۰: تعریف r_o برای ترکیب امیتر مشترک

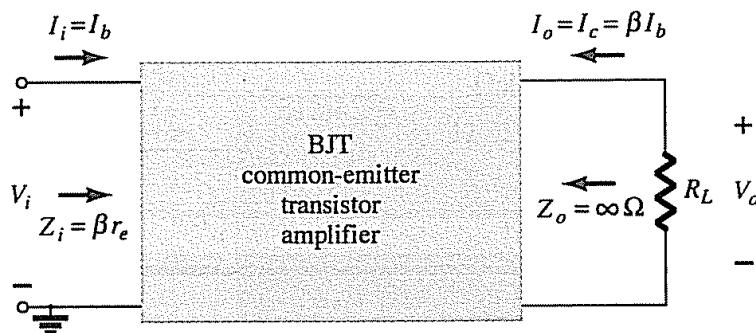
برای ترکیب امیتر مشترک مقدار معمول Z_o حدود $40\text{ k}\Omega$ تا $50\text{ k}\Omega$ است.

برای مدل شکل ۷-۵ اگر دامنه سیگنال ورودی صفر باشد جریان I_c نیز صفر است. بنابراین امپدانس خروجی برابر است با

$$Z_o = r_o$$

البته اگر از اثر r_o صرف‌نظر کنیم خواهیم داشت $Z_o = \infty\ \Omega$

برای محاسبه بهره ولتاژ برای امیتر مشترک با در نظر گرفتن شکل ۵-۱۱ و با فرض $Z_o = \infty\ \Omega$ داریم



شکل ۵-۱۱: مشخص کردن بهره ولتاژ و جریان برای ترکیب امیتر مشترک

$$V_o = -I_o R_L = -I_c R_L = -\beta I_b R_L$$

$$V_i = I_i Z_i = I_b \beta r_e$$

$$A_v = \frac{V_o}{V_i} = -\frac{\beta I_b R_L}{I_b \beta r_e}$$

$$A_v = -\frac{R_L}{r_e} \quad \text{CE, } r_o = \infty$$

PDF Eraser Free

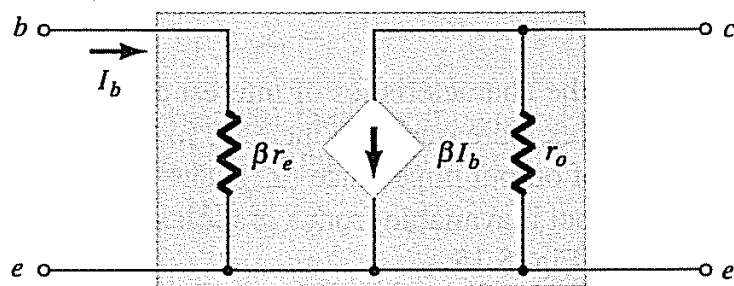
علامت منفی مبین اختلاف فاز 180° بین ورودی و خروجی است.

در مورد بهره جریان می توان نوشت

$$A_i = \frac{I_o}{I_i} = \frac{I_c}{I_b} = \frac{\beta I_b}{I_b}$$

$$A_i = \beta \quad \text{CE, } r_o = \infty$$

با عنایت به آنکه امپدانس ورودی برابر است با βr_e ، جریان کلکتور مساوی βI_b و امپدانس خروجی معادل r_o ، می توان مدل ترانزیستور در حالت امیتر را به صورت شکل ۵-۱۲ در نظر گرفت



شکل ۵-۱۲: مدار معادل r_e برای ترانزیستور امیتر مشترک

مثال: برای مداری ترانزیستوری با ترکیب امیتر مشترک با مقادیر $\beta = 120$ ، $I_E = 3.2 \text{ mA}$ ، $r_o = \infty \Omega$ و $R_L = 2 \text{ k}\Omega$ مقادیر Z_i ، A_v ، A_i را محاسبه کنید.

$$r_e = \frac{26 \text{ mV}}{I_E} = \frac{26 \text{ mV}}{3.2 \text{ mA}} = 8.125 \Omega$$

$$Z_i = \beta r_e = (120)(8.125 \Omega) = 975 \Omega$$

$$A_v = -\frac{R_L}{r_e} = -\frac{2 \text{ k}\Omega}{8.125 \Omega} = -246.15$$

$$A_i = \frac{I_o}{I_i} = \beta = 120$$

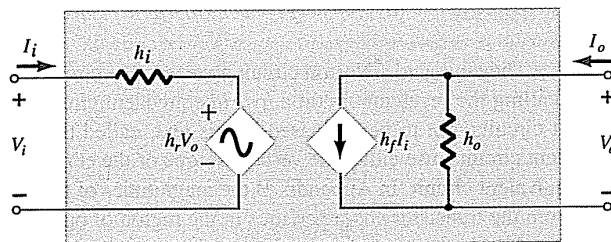
ترکیب کلکتور مشترک:

معمولاً برای ترکیب کلکتور مشترک از همان مدار ترکیب امیتر مشترک استفاده می گردد و مدل مجزایی به کار برده نمی شود.

مدار معادل هایبرید:

پیش از این گفته شد که مدل ترانزیستور به سطح dc نقطه کار ترانزیستور وابسته است. در نتیجه مقاومت ورودی آن با تغییر نقطه کار تغییر می کند.

مدل معادل هایبرید پارامترها در یک نقطه کار تعریف می شوند که ممکن است انعکاس دهنده شرایط کاری واقعی تقویت کننده باشد یا نباشد. مدار معادل هایبرید ترانزیستور برای ترکیب آمیتر مشترک در شکل ۵-۱۳ رسم شده است.



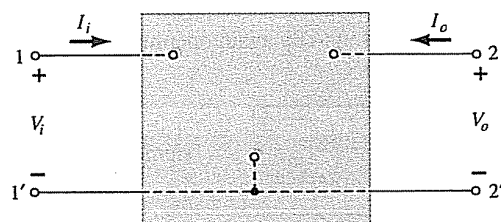
شکل ۵-۱۳: مدار معادل هایبرید ترانزیستور

جدول ۵-۱ بیانگر مفهوم هر یک از پارامترهای این مدل و محدوده معمول تغییرات آن است. از جمله نکات جالب مدل هایبرید آن است که این پارامترها با پارامترهای اصلی یک تقویت کننده نظیر امپدانس های ورودی و خروجی و بهره آن مستقیماً ارتباط دارند.

جدول ۵-۱: مشخصات معادل هایبرید یک نمونه ترانزیستور

		Min.	Max.	
Input impedance ($I_C = 1 \text{ mA dc}$, $V_{CE} = 10 \text{ V dc}$, $f = 1 \text{ kHz}$)	h_{ie}	0.5	7.5	$\text{k}\Omega$
Voltage feedback ratio ($I_C = 1 \text{ mA dc}$, $V_{CE} = 10 \text{ V dc}$, $f = 1 \text{ kHz}$)	h_{re}	0.1	8.0	$\times 10^{-4}$
Small-signal current gain ($I_C = 1 \text{ mA dc}$, $V_{CE} = 10 \text{ V dc}$, $f = 1 \text{ kHz}$)	h_{fe}	20	250	—
Output admittance ($I_C = 1 \text{ mA dc}$, $V_{CE} = 10 \text{ V dc}$, $f = 1 \text{ kHz}$)	h_{oe}	1.0	30	$1 \mu\text{S}$

برای بررسی مدل هایبرید سیستم دو قطبی شکل ۵-۱۴ را در نظر می گیریم.



شکل ۵-۱۴: سیستم دو قطبی

PDF Eraser Free

پارامترهای h که پارامترهای مدل هایبرید هستند با دو معادله زیر تعریف می‌شوند:

$$V_i = h_{11}I_i + h_{12}V_o$$

$$I_o = h_{21}I_i + h_{22}V_o$$

یکی از دلایلی که به این مدل، مدل هایبرید می‌گویند آن است که در هر معادله دو متغیر جریان و ولتاژ وجود دارند.

حال به حل معادلات و به دست آوردن پارامترها اقدام می‌کنیم. اگر $V_o = 0$ باشد (اتصال کوتاه خروجی) خواهیم داشت

$$h_{11} = \left. \frac{V_i}{I_i} \right|_{V_o=0} \quad \text{ohm}$$

این نسبت مبین امپدانس ورودی است و واحد آن اهم می‌باشد و به آن پارامتر امپدانس ورودی اتصال کوتاه می‌گویند.

اگر I_i برابر صفر فرض شود (مدار باز اتصالهای ورودی) آنگاه داریم

$$h_{12} = \left. \frac{V_i}{V_o} \right|_{I_i=0}$$

که به آن پارامتر نسبت ولتاژ انتقالی معکوس می‌گویند. استفاده از واژه معکوس به این دلیل است که معمولاً محاسبه بهره ولتاژ که عکس این نسبت است مورد نظر می‌باشد.

همچنین مجدداً با اتصال کوتاه کردن خروجی و $V_o = 0$ خواهیم داشت

$$h_{21} = \left. \frac{I_o}{I_i} \right|_{V_o=0}$$

که پارامتر نسبت جریان انتقال مستقیم نامیده می‌شود. در نهایت با قرار دادن $I_i = 0$ و حل معادله داریم.

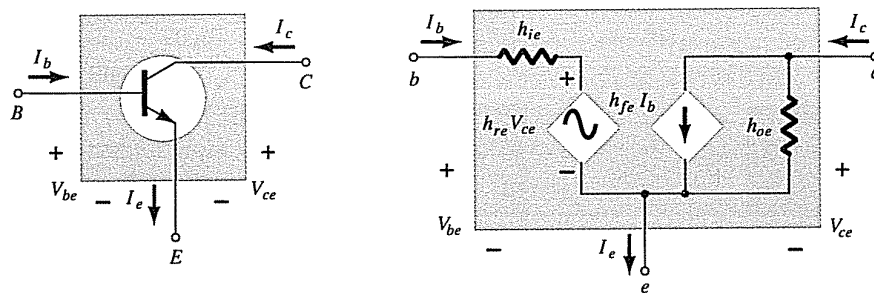
$$h_{22} = \left. \frac{I_o}{V_o} \right|_{I_i=0} \quad \text{Siemens}$$

که پارامتر ادمیتانس خروجی مدار باز نام دارد. با ساده کردن اندیس‌ها به صورت زیر مدار معادل شکل ۵-۱۳ به دست می‌آید.

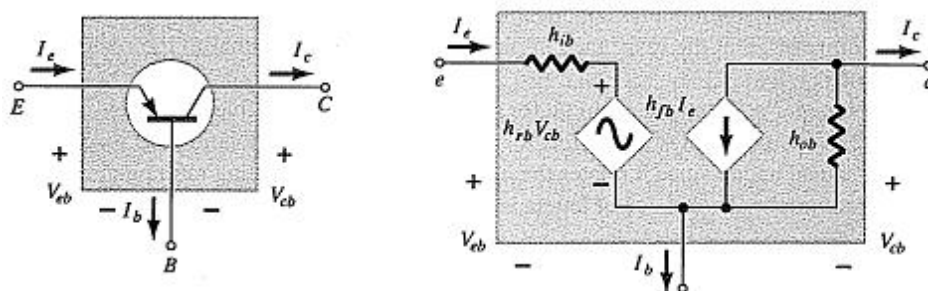
PDF Eraser Free

- $h_{11} \rightarrow$ input resistance $\rightarrow h_i$
 $h_{12} \rightarrow$ reverse transfer voltage ratio $\rightarrow h_r$
 $h_{21} \rightarrow$ forward transfer current ratio $\rightarrow h_f$
 $h_{22} \rightarrow$ output conductance $\rightarrow h_o$

با در نظر گرفتن آنکه ترانزیستور قطعه‌ای سه پایه است بنابراین می‌توان مدار معادل هایبرید ترکیبهای امیتر مشترک و بیس مشترک را به صورت شکل‌های ۱۵-۵ و ۱۶-۵ نشان داد.



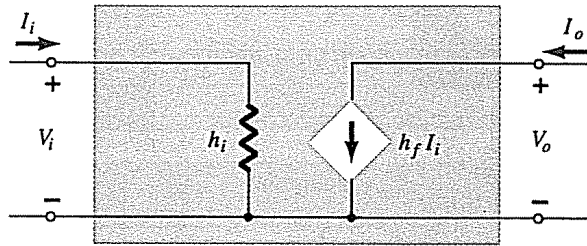
شکل ۵-۱۵: ترکیب امیتر مشترک و مدار معادل هایبرید آن



شکل ۵-۱۶: ترکیب بیس مشترک و مدار معادل هایبرید آن

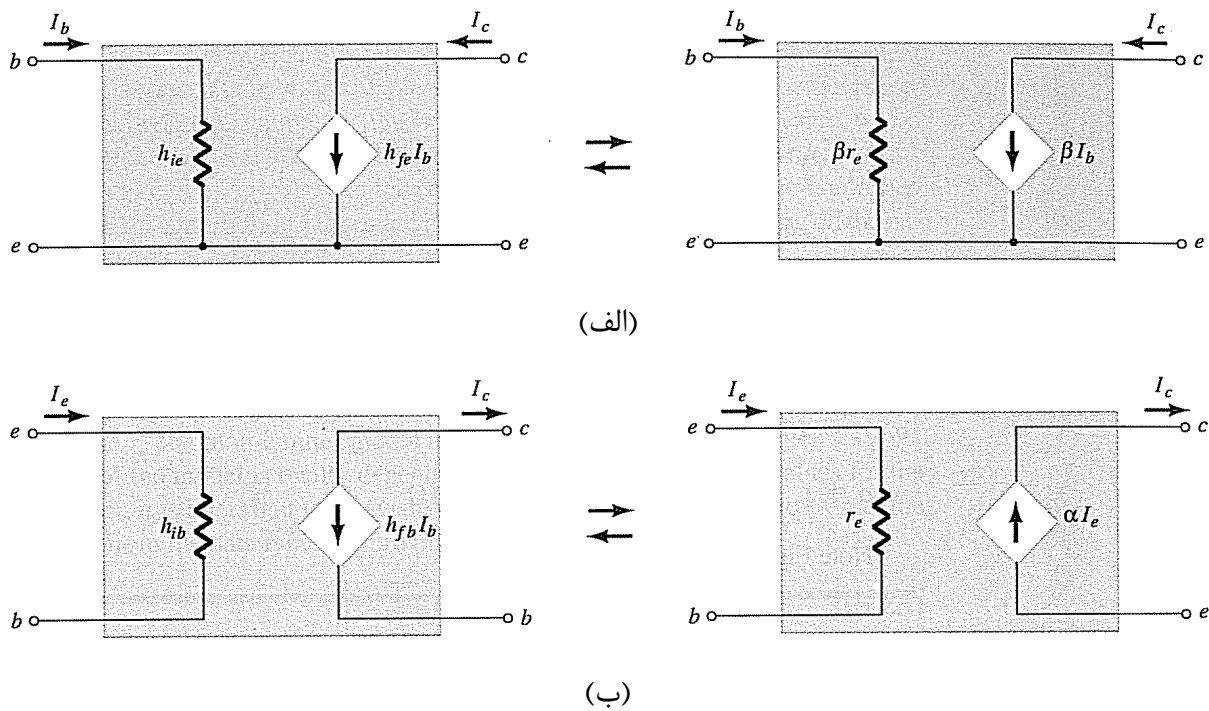
دقت شود که اندیس دوم پارامترهای h در این شکلها به ترتیب مبین ترکیبهای امیتر مشترک (CE) و بیس مشترک (CB) است. این نکته که در این مدلها هم مدار معادل تونن وجود دارد و هم مدار معادل نورتن دلیلی دیگر برای کاربرد عنوان مدار معادل هایبرید است.

برای ترکیبهای امیتر مشترک و بیس مشترک، دامنه پارامترهای h_o و h_r اغلب چنان است که مقادیر Z_o و Z_i, A_v, A_i در صورت در نظر نگرفتن h_o و h_r تنها تغییر جزئی می‌کنند. با توجه به کوچک بودن h_r حذف آن به مفهوم آن است که $h_r V_o = 0$ باشد که معادل اتصال کوتاه شده عنصر فیدبک است. همچنین مقاومت $1/h_r$ آنچنان بزرگ است که اغلب می‌توان آن را مدار باز در نظر گرفت. در نتیجه مدل هایبرید ساده شده حاصل مطابق شکل ۱۷-۵ است که مشابهت زیادی با مدل r_e ترانزیستور دارد.



شکل ۵-۱۷: مدار معادل هایبرید ساده شده ترانزیستور

تشابه مدل‌های هایبرید ساده شده و r_e برای ترکیب‌های امیتر مشترک و بیس مشترک در شکل ۵-۱۸ نمایش داده شده است.



شکل ۵-۱۸: تشابه مدل‌های مدار معادل هایبرید ساده شده (الف) امیتر مشترک و (ب) امیتر مشترک

برای امیتر مشترک داریم

$$h_{ie} = \beta r_e$$

$$h_{fe} = \beta_{ac}$$

و برای بیس مشترک

$$h_{ib} = r_e$$

$$h_{fb} = -\alpha \cong -1$$

PDF Eraser Free

مثال: با فرض $I_E = 2.5 \text{ mA}$ ، $h_{fe} = 140$ ، $h_{oe} = 20 \mu\text{S}$ (mho)، $h_{ob} = 0.5 \mu\text{S}$ ، مدار معادل هایبرید امیتر مشترک و مدل r_e بیس مشترک را به دست آورید.

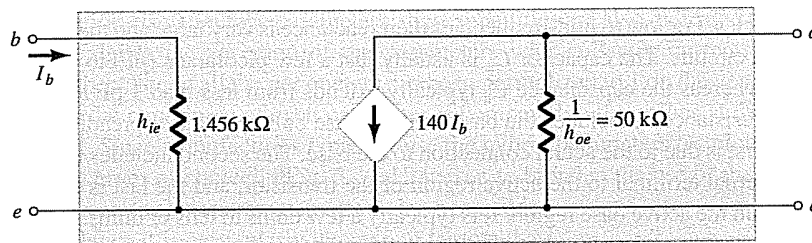
برای امیتر مشترک:

$$r_e = \frac{26 \text{ mV}}{I_E} = \frac{26 \text{ mV}}{2.5 \text{ mA}} = 10.4 \Omega$$

$$h_{ie} = \beta r_e = (140)(10.4 \Omega) = 1.456 \text{ k}\Omega$$

$$r_o = \frac{1}{h_{oe}} = \frac{1}{20 \mu\text{S}} = 50 \text{ k}\Omega$$

مدار معادل هایبرید امیتر مشترک این مثال در شکل ۱۹-۵ نمایش داده شده است.



شکل ۱۹-۵: مدار معادل هایبرید امیتر مشترک مثال

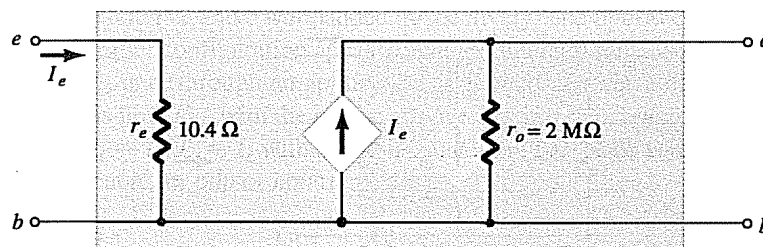
برای بیس مشترک:

$$r_e = 10.4 \Omega$$

$$\alpha \cong 1$$

$$r_o = \frac{1}{h_o} = \frac{1}{0.5 \mu\text{S}} = 2 \text{ M}\Omega$$

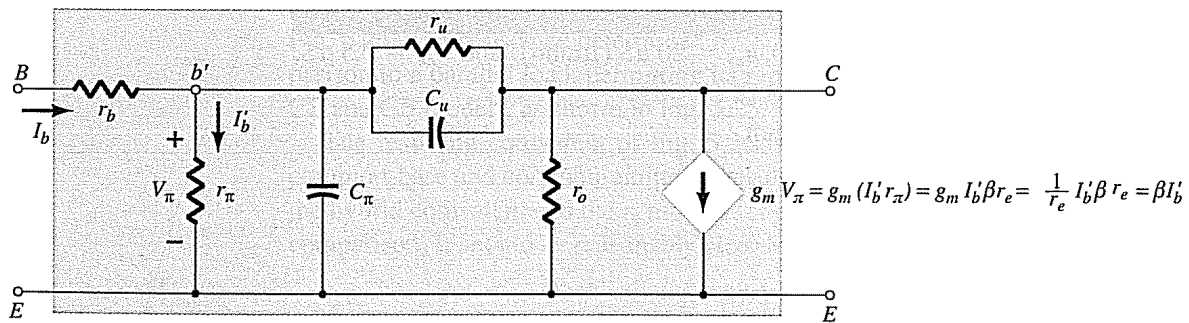
مدار معادل r_e بیس مشترک این مثال در شکل ۲۰-۵ نمایش داده شده است.



شکل ۲۰-۵: مدار معادل r_e بیس مشترک مثال

مدل هایبرید π :

مدل هایبرید π شامل اجزایی است که در مدل های قبلی وجود ندارند و برای مدل سازی دقیق تر مدارهای ترانزیستوری در فرکانس های بالا کاربرد دارد. در فرکانس های پایین مدل r_e از دقت کافی برخوردار است، اما این مدل در فرکانس های بالا ناکافی است. مدل هایبرید π در شکل ۵-۲۱ نمایش داده شده است.



شکل ۵-۲۱: مدار معادل فرکانس بالای هایبرید π برای سیگنال کوچک ac

خازن های این مدار از خازن های پراکندگی بین اتصالات مختلف ترانزیستور است و تنها در فرکانس بالا نقش آنها ظاهر می شود. C_π در محدوده چند پیکوفاراد تا چند ده پیکوفاراد است در حالی که C_μ در حد کمتر از یک پیکوفاراد تا چند پیکوفاراد است. r_b شامل مقاومت اتصال بیس، قطعه نیمه هادی بیس و مقاومت پخشی بیس (بخش فعال بیس) است و در مجموع در حدود چند اهم تا چند ده اهم است. مقاومت های r_μ ، r_π و r_o مقاومت های میان اتصال هر پایه و بخش فعال آن است که $r_\pi = \beta r_e$ می باشد. مقدار r_μ بسیار بزرگ است و مسیر فیدبک از خروجی به مدار ورودی را برقرار می کند و مقدار آن معمولاً بزرگتر از βr_o است و در محدوده مگا اهم قرار دارد. مقاومت r_o ، مقاومت خروجی است که دو سر بار ظاهر می شود و مقدار آن در محدوده $5 \text{ k}\Omega$ تا $40 \text{ k}\Omega$ است و از روی پارامتر h_{oe} مشخص می گردد.

در فرکانس های پایین و متوسط خازن ها به دلیل کوچکی ظرفیت (بزرگ امپدانس) قابل صرف نظر کردن است و r_b را هم می توان معادل اتصال کوتاه در نظر گرفت و r_o را به صورت مدار باز، در نتیجه مدل مدار را به صورت مدل r_e در می آید. که می توان مقادیر پارامترها را از روی روابط زیر به دست آورد.

$$r_\pi = \beta r_e$$

$$g_m = \frac{1}{r_e}$$

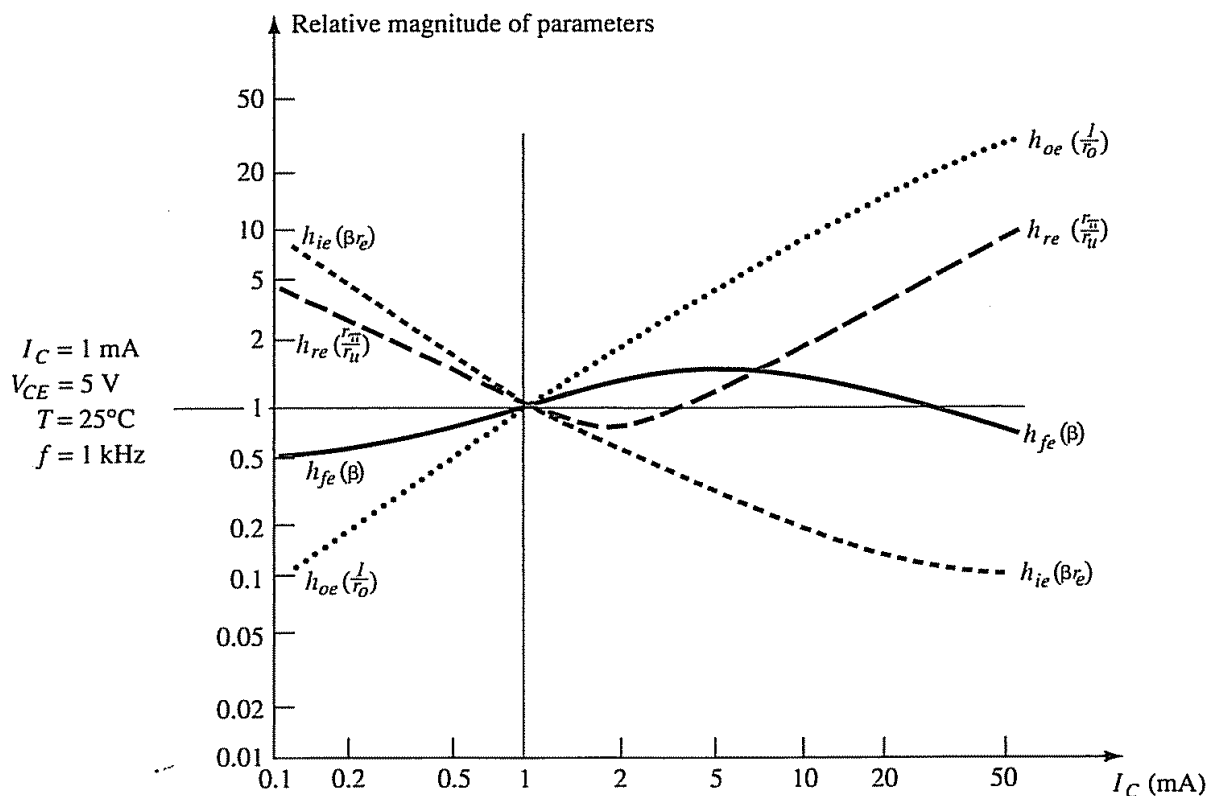
$$r_o = \frac{1}{h_{oe}}$$

PDF Eraser Free

$$h_{re} = \frac{r_{\pi}}{r_{\pi} + r_u} \cong \frac{r_{\pi}}{r_u}$$

تغییر پارامترهای ترانزیستور:

با تغییر نقطه کار یا درجه حرارت پارامترهای ترانزیستور تغییرات قابل توجهی می‌کنند که در این بخش تغییر پارامترها تحت تأثیر تغییرات جریان کلکتور، ولتاژ کلکتور امیتر و دما به اجمال بررسی می‌شود. شکل‌های ۲۲-۵ تا ۲۴-۵ این تغییرات را به صورت نرمالیزه نمایش می‌دهد. باید توجه داشت که محورهای عمودی و افقی به صورت لگاریتمی مقیاس بندی شده‌اند. همچنین در شکل ۲۳-۵ محور عمودی بر حیب درصد بیان شده است.



شکل ۲۲-۵: تغییرات پارامترهای هایبرید بر اثر تغییر جریان کلکتور

از مشاهده این شکل‌ها موارد متعددی قابل استنتاج است. نخست آنکه در تغییرات پارامترهای هایبرید نسبت به جریان کلکتور کمترین تغییرات را h_{fe} یا β دارد. از مشاهده شکل ۲۲-۵ می‌توان دریافت که حدوداً

$$0.5 < h_{fe} < 1.5$$

ضریب تغییرات

$$0.1 < h_{ie} < 10$$

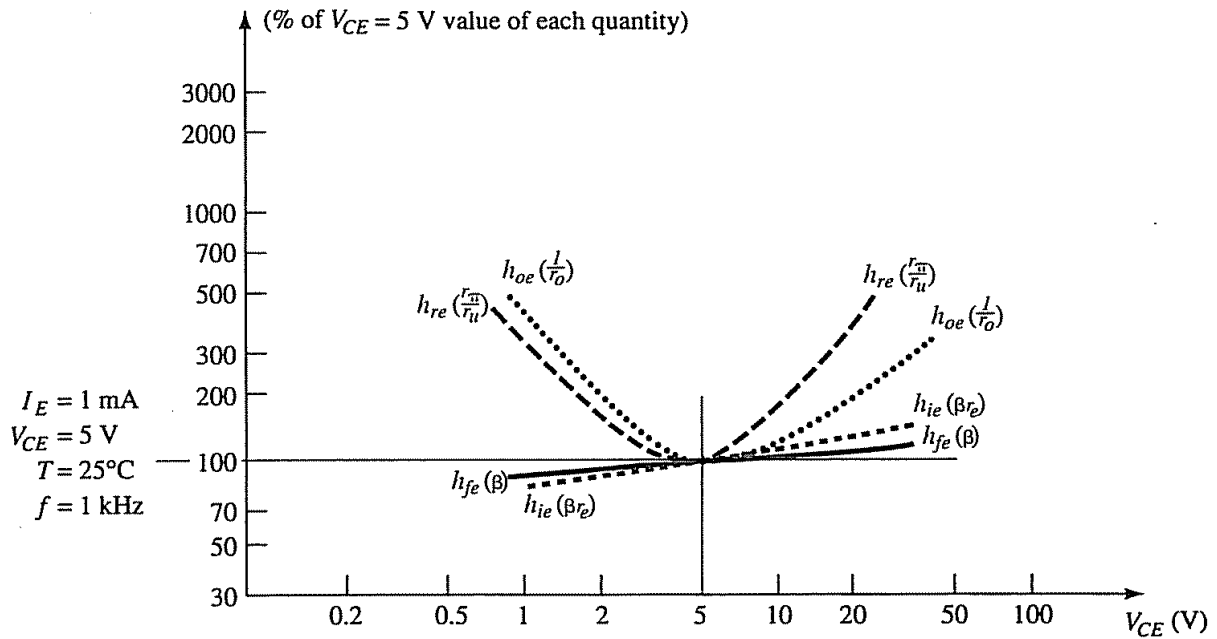
ضریب تغییرات

$$0.1 < h_{oe} < 30$$

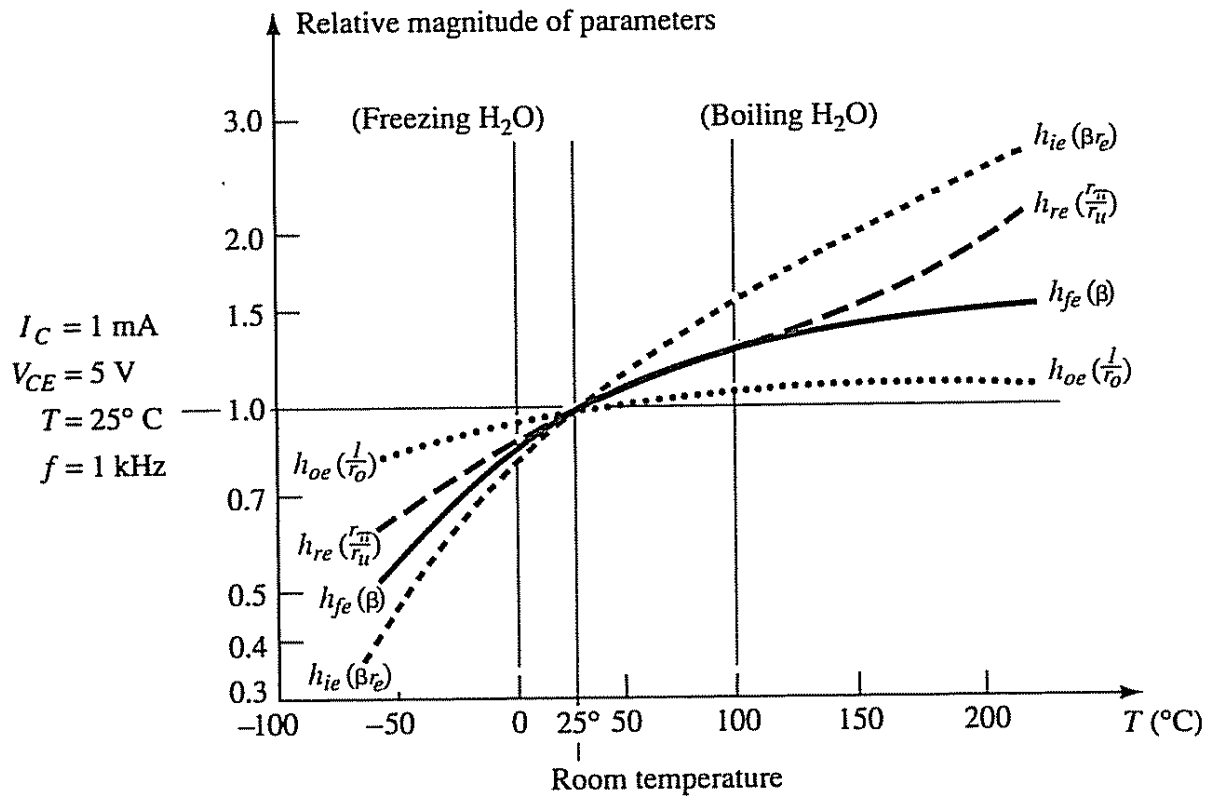
ضریب تغییرات

PDF Eraser Free

برای شکل ۵-۲۳ تغییرات h_{fe} و h_{ie} کمتر از تغییرات h_{oe} و h_{re} است.



شکل ۵-۲۳: تغییرات پارامترهای هایبرید بر اثر تغییر ولتاژ کلکتور-امیتر



شکل ۵-۲۴: تغییرات پارامترهای هایبرید بر اثر تغییر درجه حرارت

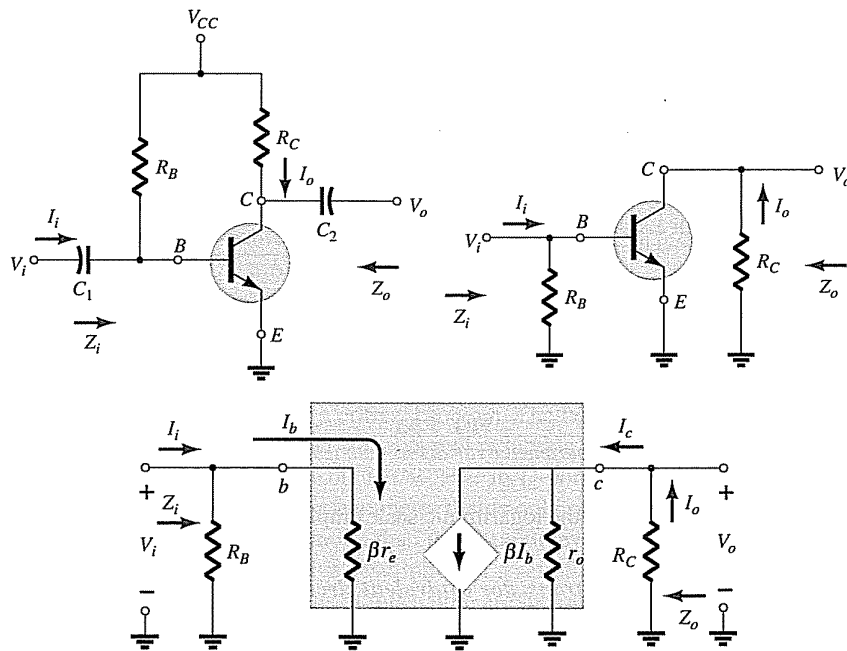
PDF Eraser Free

همچنین در شکل ۵-۲۴ می‌بینیم که تمامی پارامترهای هایبرید با افزایش دما، افزایش می‌یابند.

ترکیب امیتر مشترک با بایاس ثابت:

در این مرحله با استفاده از مدل معرفی شده ترانزیستور به تحلیل ac سیگنال کوچک مدارهای تقویت کننده ترانزیستور می‌پردازیم. مدارهای مورد بررسی مدارهایی هستند که اغلب کاربرد بیشتری دارند. با آشنایی با این تحلیل‌ها به سادگی می‌توان به تحلیل مدارهای دیگر که دارای تغییرات کمی نسبت به مدارهای تحلیل شده هستند پرداخت.

شکل ۵-۲۵ مدار امیتر مشترک با بایاس ثابت و جایگزین مدل r_e آن را نشان می‌دهد. برای تحلیل مدار نیاز به پارامترهای r_e, β یا r_o داریم که پارامتر β از روی برگه مشخصات فنی یا اندازه‌گیری بر روی ترانزیستور مورد نظر به دست می‌آید. r_e را از تحلیل dc و r_o را از روی مشخصات فنی استخراج می‌کنیم.



شکل ۵-۲۵: مدار امیتر مشترک با بایاس ثابت و مدار معادل مدل r_e آن

امپدانس ورودی مدار برابر است با

$$Z_i = R_B \parallel \beta r_e \text{ ohms}$$

معمولاً $R_B \geq 10\beta r_e$ است که در این حالت

$$Z_i \cong \beta r_e \Big|_{R_B \geq 10\beta r_e} \text{ ohms}$$

Z_o امپدانس خروجی در حالتی است که $V_i = 0$ باشد. در نتیجه وقتی $V_i = 0$ باشد آنگاه $I_i = I_b = 0$ است که موجب تبدیل منبع جریان خروجی به مدار باز می‌گردد و خواهیم داشت

PDF Eraser Free

$$Z_o = R_C \parallel r_o \text{ ohms}$$

اگر $r_o \geq 10R_C$ باشد می‌توان تقریب زیر را به کار برد ($R_C \parallel r_o \cong R_C$)

$$Z_o \cong R_C \Big|_{r_o \geq 10R_C} \text{ ohms}$$

برای بهره ولتاژ داریم

$$V_o = -\beta I_b (R_C \parallel r_o)$$

$$I_b = \frac{V_i}{\beta r_e}$$

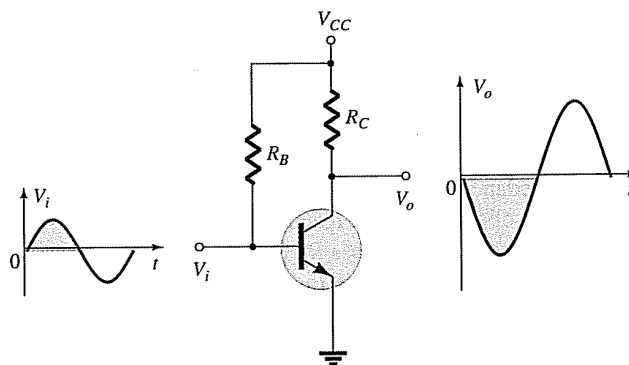
$$V_o = -\beta \left(\frac{V_i}{\beta r_e} \right) (R_C \parallel r_o)$$

$$A_v = \frac{V_o}{V_i} = -\frac{(R_C \parallel r_o)}{r_e}$$

اگر $r_o \geq 10R_C$ باشد

$$A_v = -\frac{R_C}{r_e} \Big|_{r_o \geq 10R_C}$$

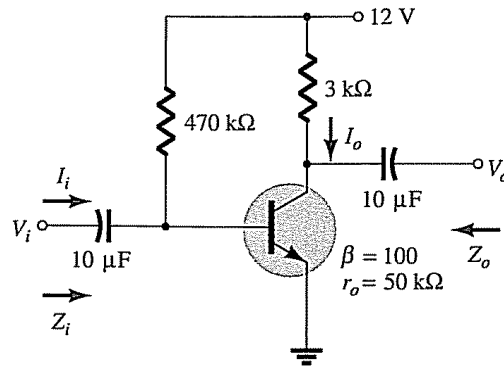
علامت منفی در رابطه بهره ولتاژ نمایانگر اختلاف فاز 180° میان شکل موج ورودی و خروجی تقویت کننده مطابق شکل ۵-۲۶ است.



شکل ۵-۲۶: اختلاف فاز 180° میان شکل موج ورودی و خروجی تقویت کننده

مثال: در شکل ۵-۲۷ مقادیر r_e ، Z_i برای $r_o = \infty \Omega$ ، Z_o برای $r_o = \infty \Omega$ ، A_v برای $r_o = \infty \Omega$ را محاسبه کرده و Z_o و A_v را برای $r_o = 50 \text{ k}\Omega$ مجدداً به دست آورید.

با تحلیل dc داریم



شکل ۵-۲۷: مدار ترانزیستوری موضوع مثال

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{12 \text{ V} - 0.7 \text{ V}}{470 \text{ k}\Omega} = 24.04 \mu\text{A}$$

$$I_E = (\beta + 1)I_B = (101)(24.04 \mu\text{A}) = 2.428 \text{ mA}$$

$$r_e = \frac{26 \text{ mV}}{2.428 \text{ mA}} = 10.71 \Omega$$

آنگاه می‌توان نوشت

$$\beta r_e = (100)(10.71 \Omega) = 1.071 \text{ k}\Omega$$

$$Z_i = R_B \parallel \beta r_e = 470 \text{ k}\Omega \parallel 1.071 \text{ k}\Omega = 1.07 \text{ k}\Omega$$

$$Z_o = R_C = 3 \text{ k}\Omega$$

$$A_v = -\frac{R_C}{r_e} = -\frac{3 \text{ k}\Omega}{10.71 \Omega} = -280.11$$

$$Z_o = r_o \parallel R_C = 50 \text{ k}\Omega \parallel 3 \text{ k}\Omega = 2.83 \text{ k}\Omega \text{ vs. } 3 \text{ k}\Omega$$

$$A_v = -\frac{r_o \parallel R_C}{r_e} = -\frac{2.83 \text{ k}\Omega}{10.71 \Omega} = -264.24 \text{ vs. } -280.11$$

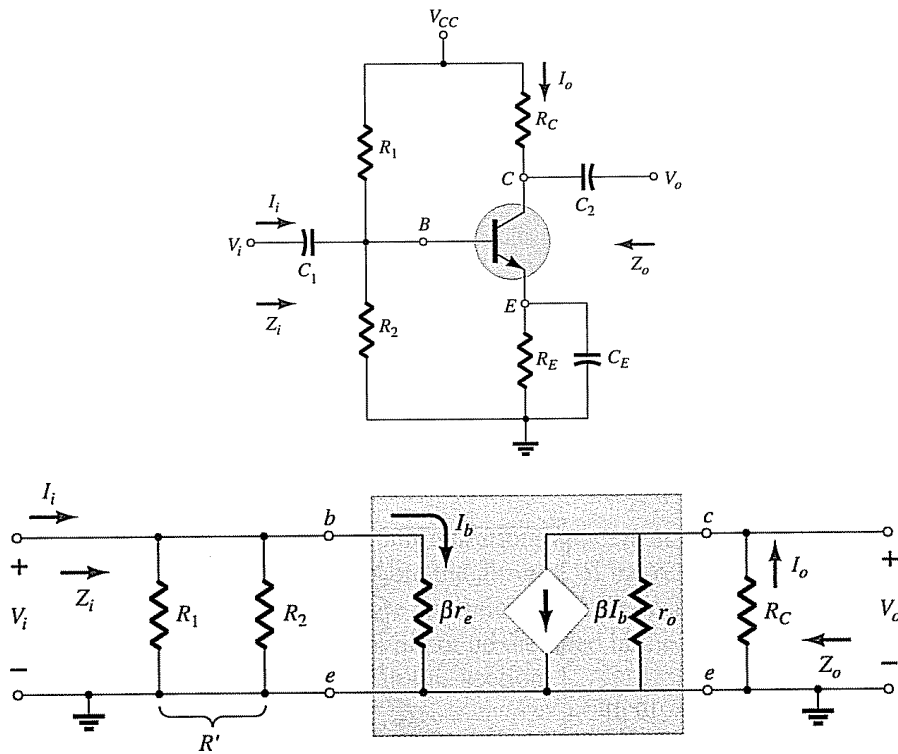
ترکیب امیتر مشترک با بایاس مقسم ولتاژ:

مدار بعدی مورد تحلیل، مدار بایاس مقسم ولتاژ است که همراه با مدار معادل آن در شکل ۵-۲۸ نمایش داده شده است. همان گونه که می‌دانیم در مدار معادل ac، خازن‌های C_1 ، C_2 و C_E انتقال کوتاه می‌شوند.

پارامترهای اصلی مدار به صورت زیر قابل محاسبه هستند

$$R' = R_1 \parallel R_2 = \frac{R_1 R_2}{R_1 + R_2}$$

$$Z_i = R'_B \parallel \beta r_e \text{ ohms}$$



شکل ۵-۲۸: مدار امیتر مشترک بایاس مقسم ولتاژ و مدار معادل مدل r_e آن

وقتی V_i برابر صفر ولت در نظر گرفته شود آنگاه I_b و βI_b نیز برابر صفر میلی‌آمپر خواهند بود بنابراین داریم

$$Z_o = R_C \parallel r_o \text{ ohms}$$

اگر $r_o \geq 10R_C$ باشد مجدداً می‌توان نوشت

$$Z_o \cong R_C \Big|_{r_o \geq 10R_C} \text{ ohms}$$

چون R_C و r_o موازی هستند برای بهره ولتاژ داریم

$$V_o = -\beta I_b (R_C \parallel r_o)$$

$$I_b = \frac{V_i}{\beta r_e}$$

$$V_o = -\beta \left(\frac{V_i}{\beta r_e} \right) (R_C \parallel r_o)$$

$$A_v = \frac{V_o}{V_i} = -\frac{(R_C \parallel r_o)}{r_e}$$

اگر $r_o \geq 10R_C$ باشد

PDF Eraser Free

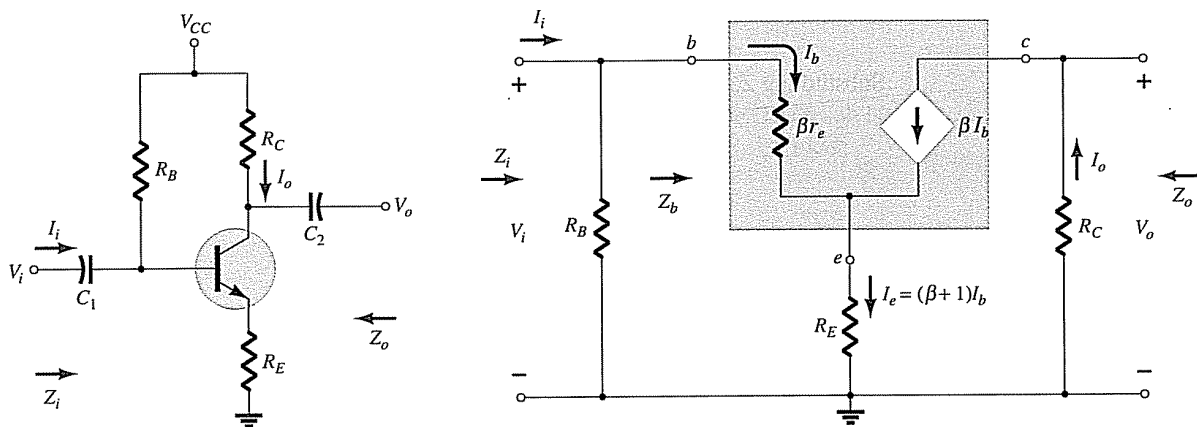
$$A_v \cong -\frac{R_C}{r_o} \Big|_{r_o \geq 10R_C}$$

که دقیقاً معادل رمابط مخاسبه شده برای حالت بایاس ثابت است و علامت منفی در رابطه بهره ولتاژ نیز مجدداً مبین اختلاف فاز 180° میان شکل موج ورودی و خروجی تقویت کننده است.

ترکیب امیتر مشترک با بایاس امیتر:

در مدار ترکیب بایاس امیتر نسبت به مدار بایاس ثابت یک مقاومت امیتر اضافی داریم که ممکن است دارای خازن بای پاس داشته باشد یا نداشته باشد. اگر مدار دارای خازن بای پاس مقاومت امیتر باشد، مدار معادل ac آن مشابه مدار بایاس ثابت خواهد بود و می توان از همان معادلات استفاده کرد.

حال به بررسی حالتی می پردازیم که مقاومت امیتر دارای خازن بای پاس نباشد. مدار امیتر مشترک بایاس امیتر و مدار معادل آن در شکل ۵-۲۹ ترسیم شده است، البته فعلاً در مدار از قرار دادن r_o صرف نظر کرده ایم ($r_o = \infty \Omega$)، زیرا حضور r_o تحلیل مدار را بسیار پیچیده می کند (البته در مرحله بعد به تأثیر r_o اشاره خواهیم کرد).



شکل ۵-۲۹: مدار امیتر مشترک بایاس امیتر و مدار معادل مدل r_e آن

با استفاده از قانون KVL داریم

$$V_i = I_b \beta r_e + I_e R_E$$

$$V_i = I_b \beta r_e + (\beta + 1) I_b R_E$$

در نتیجه می توان نوشت

$$Z_b = \frac{V_i}{I_b} = \beta r_e + (\beta + 1) R_E$$

با توجه به آنکه $\beta \gg 1$ است خواهیم داشت

PDF Eraser Free

$$Z_b \cong \beta r_e + \beta R_E$$

$$Z_b \cong \beta(r_e + R_E)$$

با توجه به آنکه معمولاً R_E بسیار بزرگتر از r_e می‌توان نوشت

$$Z_b \cong \beta R_E$$

$$Z_i \cong R_B \parallel Z_b$$

برای محاسبه Z_o باید $V_i = 0$ در نظر گرفته شود که بر این اساس I_b صفر بوده و منبع جریان را می‌توان معادل مدار باز فرض کرد

$$Z_o = R_C$$

بهره ولتاژ نیز به صورت زیر قابل محاسبه است

$$I_b = \frac{V_i}{Z_b}$$

$$V_o = -I_o R_C = -\beta I_b R_C$$

$$V_o = -\beta \left(\frac{V_i}{Z_b} \right) R_C$$

$$A_v = \frac{V_o}{V_i} = -\frac{\beta R_C}{Z_b}$$

با جایگزینی $Z_b = \beta(r_e + R_E)$ داریم

$$A_v = \frac{V_o}{V_i} = -\frac{R_C}{r_e + R_E}$$

با ملحوظ کردن تقریب $Z_b \cong \beta R_E$ می‌توان نوشت

$$A_v = \frac{V_o}{V_i} = -\frac{R_C}{R_E}$$

می‌توان مشاهده کرد که در معادله بهره، β وجود ندارد. مجدداً علامت منفی بهره نمایانگر اختلاف فاز 180° میان V_i و V_o است.

در این مرحله اثر r_o را بررسی می‌کنیم. با توجه به پیچیدگی نحوه محاسبه معادلات از بررسی نحوه استنتاج آنها خودداری می‌کنیم و فقط تأثیر r_o در معادلات را مورد توجه قرار می‌دهیم.

$$Z_b = \beta r_e + \left[\frac{(\beta + 1) + R_C / r_o}{1 + (R_C + R_E) / r_o} \right] R_E$$

PDF Eraser Free

با عنایت به آنکه $R_C/r_o \ll \beta + 1$

$$Z_b \cong \beta r_e + \frac{(\beta + 1)R_E}{1 + (R_C + R_E)/r_o}$$

اگر $r_o \geq 10(R_C + R_E)$ باشد

$$Z_b \cong \beta r_e + (\beta + 1)R_E$$

به عبارت دیگر با فرض اخیر تمام معادلات حاصل مشابه معادل قبلی خواهد بود. از آنجا که $\beta + 1 \cong \beta$

$$Z_b \cong \beta(r_e + R_E) \Big|_{r_o \geq 10(R_C + R_E)}$$

در مورد امپدانس خروجی هم می توان نوشت

$$Z_o = R_C \parallel \left[r_o + \frac{\beta(r_o + r_e)}{1 + \beta r_e/R_E} \right]$$

از آنجا که $r_o \gg r_e$ است

$$Z_o \cong R_C \parallel r_o \left[1 + \frac{\beta}{1 + \beta r_e/R_E} \right]$$

$$Z_o \cong R_C \parallel r_o \left[1 + \frac{1}{\frac{1}{\beta} + \frac{r_e}{R_E}} \right]$$

معمولاً $1/\beta$ و r_e/R_E هر دو کوچکتر از واحد بوده و مجموع آنها نیز کمتر از یک است. در نتیجه r_o بزرگتر

از یک است. به عنوان مثال برای $\beta = 100$ ، $r_e = 10 \Omega$ و $R_E = 1 \text{ k}\Omega$

$$\frac{1}{\frac{1}{\beta} + \frac{r_e}{R_E}} = \frac{1}{\frac{1}{100} + \frac{10 \Omega}{1000 \Omega}} = \frac{1}{0.02} = 50$$

$$Z_o = R_C \parallel 51r_o$$

در نتیجه

$$Z_o \cong R_C$$

بهره ولتاژ هم به صورت زیر قابل محاسبه است

PDF Eraser Free

$$A_v = \frac{V_o}{V_i} = \frac{-\frac{\beta R_C}{Z_b} \left[1 + \frac{r_e}{r_o} \right] + \frac{R_C}{r_o}}{1 + \frac{R_C}{r_o}}$$

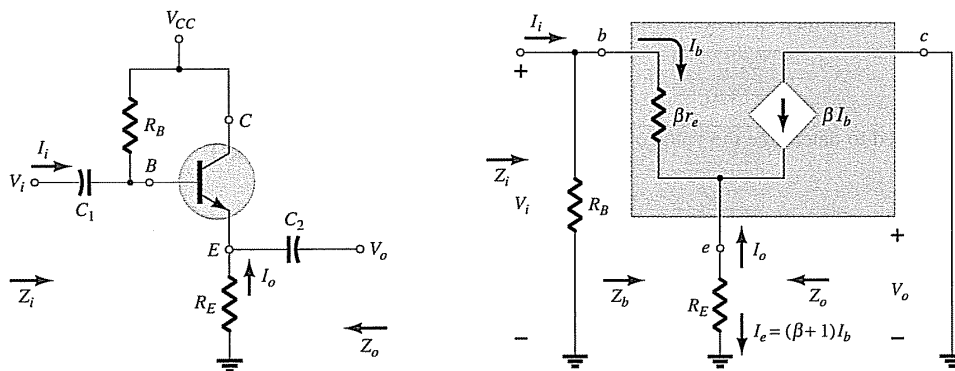
با دانستن $\frac{r_e}{r_o} \ll 1$

$$A_v = \frac{V_o}{V_i} \cong \frac{-\frac{\beta R_C}{Z_b} + \frac{R_C}{r_o}}{1 + \frac{R_C}{r_o}}$$

$$A_v = \frac{V_o}{V_i} \cong -\frac{\beta R_C}{Z_b} \Big|_{r_o \geq 10R_C}$$

ترکیب کلکتور مشترک (امیتر-پیرو):

وقتی خروجی از امیتر اخذ شود ولتاژ خروجی همواره کمی کوچکتر از ولتاژ ورودی است که دلیل آن افت ولتاژ روی مسیر بیس تا امیتر است، البته معمولاً $A_v \cong 1$ تقریب خوب و قابل قبولی برای این مدار است. رایج‌ترین مدار امیتر-پیرو مدار شکل ۵-۳۰ است که همراه مدار معادل آن ترسیم شده است. (فعالاً تأثیر r_o در نظر گرفته نشده است)



شکل ۵-۳۰: مدار امیتر-پیرو و مدار معادل مدل r_e آن

در این مدار به لحاظ ac، کلکتور زمین است که در آن $V_o \cong V_i$ می‌باشد.

از این مدار معمولاً برای تطبیق امپدانس استفاده می‌شود زیرا دارای امپدانس ورودی زیاد و امپدانس خروجی کم است که از این نظر نقطه مقابل مدار امیتر مشترک بایاس ثابت است.

حال به بررسی پارامترهای اصلی مدار می‌پردازیم.

$$Z_i = R_B \parallel Z_b$$

PDF Eraser Free

$$Z_b = \beta r_e + (\beta + 1)R_E$$

$$Z_b \cong \beta(r_e + R_E)$$

$$Z_b \cong \beta R_E \big|_{R_E \gg r_e}$$

برای به دست آوردن Z_o به ترتیب زیر عمل می‌کنیم

$$I_b = \frac{V_i}{Z_b}$$

$$I_e = (\beta + 1)I_b = (\beta + 1) \frac{V_i}{Z_b}$$

با جایگزینی Z_b داریم

$$I_e = \frac{(\beta + 1)V_i}{\beta r_e + (\beta + 1)R_E}$$

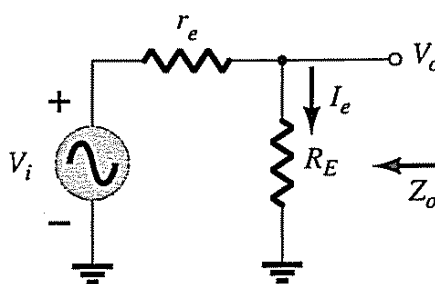
$$I_e = \frac{V_i}{\left[\frac{\beta r_e}{(\beta + 1)} \right] + R_E}$$

$$\beta + 1 \cong \beta$$

$$\frac{\beta r_e}{(\beta + 1)} \cong \frac{\beta r_e}{\beta} = r_e$$

$$I_e = \frac{V_i}{r_e + R_E}$$

حال اگر شبکه مداری شکل ۳۱-۵ را بر اساس این معادله تعریف کنیم خواهیم داشت:



شکل ۳۱-۵: تعریف امپدانس خروجی برای ترکیب امیتر-پیرو

$$Z_o = R_E \parallel r_e$$

از آنجا که $R_E \gg r_e$ است می‌توان نوشت

PDF Eraser Free

$$Z_o \cong r_e$$

حال بهره ولتاژ بر اساس شکل فوق را محاسبه می‌کنیم

$$V_o = \frac{R_E V_i}{R_E + r_e}$$

$$A_v = \frac{V_o}{V_i} = \frac{R_E}{R_E + r_e}$$

از آنجا که معمولاً $r_e \gg R_E$ است در نتیجه $R_E + r_e \cong R_E$ است

$$A_v = \frac{V_o}{V_i} \cong 1$$

همان‌گونه که ملاحظه می‌شود علامت بهره ولتاژ مثبت است و در نتیجه ولتاژهای V_o و V_i هم‌فاز هستند. با در نظر گرفتن r_o معادلات به صورت زیر در خواهند آمد

$$Z_b = \beta r_e + \frac{(\beta + 1)R_E}{1 + R_E/r_o}$$

اگر شرط $r_o \geq 10R_E$ برقرار باشد

$$Z_b = \beta r_e + (\beta + 1)R_E$$

$$\beta + 1 \cong \beta \Rightarrow Z_b \cong \beta(r_e + R_E) \Big|_{r_o \geq 10R_E}$$

$$Z_o = r_o \parallel R_E \parallel \frac{\beta r_e}{\beta + 1}$$

$$\beta + 1 \cong \beta \Rightarrow Z_o \cong r_o \parallel R_E \parallel r_e$$

چون $r_o \gg r_e$ است

$$Z_o \cong R_E \parallel r_e$$

$$A_v = \frac{(\beta + 1)R_E / Z_b}{1 + R_E / r_o}$$

اگر شرط $r_o \geq 10R_E$ وجود داشته باشد با توجه به تقریب $\beta + 1 \cong \beta$ می‌توان نوشت

$$A_v \cong \frac{\beta R_E}{Z_b}$$

می‌دانیم $Z_b \cong \beta(r_e + R_E)$ است بنابراین خواهیم داشت

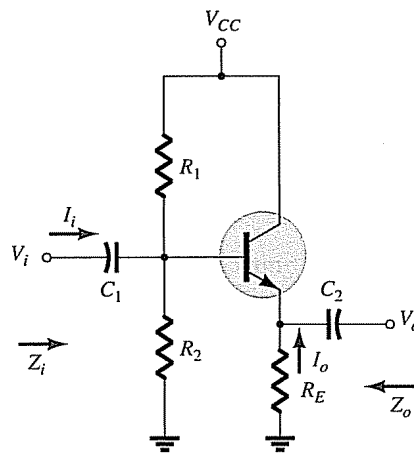
PDF Eraser Free

$$A_v \cong \frac{\beta R_E}{\beta(r_e + R_E)}$$

$$A_v \cong \frac{R_E}{r_e + R_E} \Big|_{r_o \geq 10R_E}$$

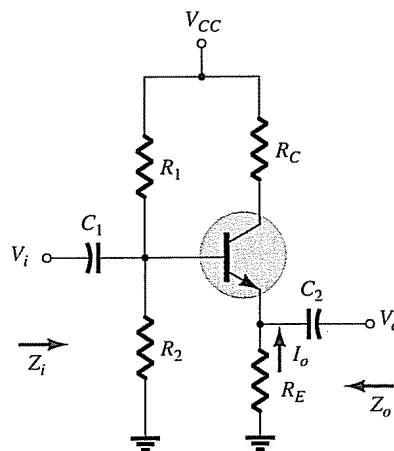
در حالت کلی حتی اگر شرط $r_o \geq 10R_E$ برقرار نباشد نتایج Z_o و A_v تغییر زیادی نمی‌کند و تنها Z_i کمی کاهش می‌یابد.

مدار شکل ۳۲-۵ مشابه مدار شکل ۳۰-۵ است با این تفاوت که بایاس مدار از نوع مقسم ولتاژ است. در این حالت می‌توان از معادلات قبلی تنها با جایگزینی $R' = R_1 \parallel R_2$ به جای R_B استفاده کرد.



شکل ۳۲-۵: مدار ترکیب امیتر-پیرو با بایاس مقسم ولتاژ

مدار شکل ۳۳-۵ نیز مشابه مدار شکل ۳۲-۵ است با این تغییر که دیگر کلکتور به طور مستقیم به منبع تغذیه متصل نیست و این ارتباط از طریق مقاومت R_C برقرار است.



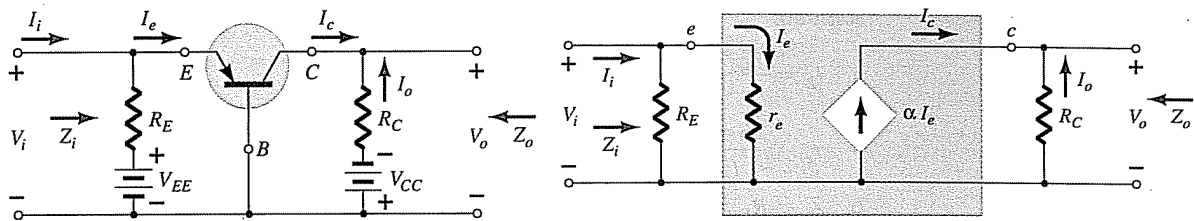
شکل ۳۳-۵: مدار ترکیب امیتر-پیرو با بایاس مقسم ولتاژ و مقاومت کلکتور

PDF Eraser Free

در این حالت مجدداً جایگرینی R_B با $R_1 \parallel R_2$ در معادلات انجام می‌شود و امپدانس‌های Z_o و Z_i نیز بدون تغییر باقی می‌مانند زیرا R_C در شبکه مدار معادل سمت بیس و امیتر انعکاس نمی‌یابد. در واقع تنها تأثیر جدی مقاومت R_C مشخص کردن نقطه کار ترانزیستور است.

تقویت کننده بیس مشترک:

تقویت کننده بیس مشترک دارای امپدانس ورودی نسبتاً کم و امپدانس ورودی زیادی است و بهره جریان آن نیز کمتر از یک است. البته بهره ولتاژ این نوع تقویت کننده می‌تواند بسیار زیاد باشد. شکل ۵-۳۴ تقویت کننده بیس مشترک را همراه با مدل r_e نمایش می‌دهد. امپدانس خروجی r_o معمولاً در مدار در نظر گرفته نمی‌شود زیرا مقدار آن در محدوده مگاهم است و می‌توان با توجه به موازی شدن آن با مقاومت R_C آن را در نظر نگرفت ($r_o \parallel R_C \cong R_C$).



شکل ۵-۳۴: مدار تقویت کننده بیس مشترک و مدار معادل مدل r_e آن

پارامترهای اصلی مدار به صورت زیر قابل محاسبه است:

$$Z_i \cong R_E \parallel r_e$$

$$Z_o \cong R_C$$

$$V_o = -I_o R_C = -(-I_c) R_C = \alpha I_e R_C$$

$$I_e = \frac{V_i}{r_e}$$

$$V_o \cong \alpha \left(\frac{V_i}{r_e} \right) R_C$$

$$A_v = \frac{V_o}{V_i} = \frac{\alpha R_C}{r_e} \cong \frac{R_C}{r_e}$$

با فرض $R_E \gg r_e$ داریم

$$I_e = I_i$$

$$I_o = -\alpha I_e = -\alpha I_i$$

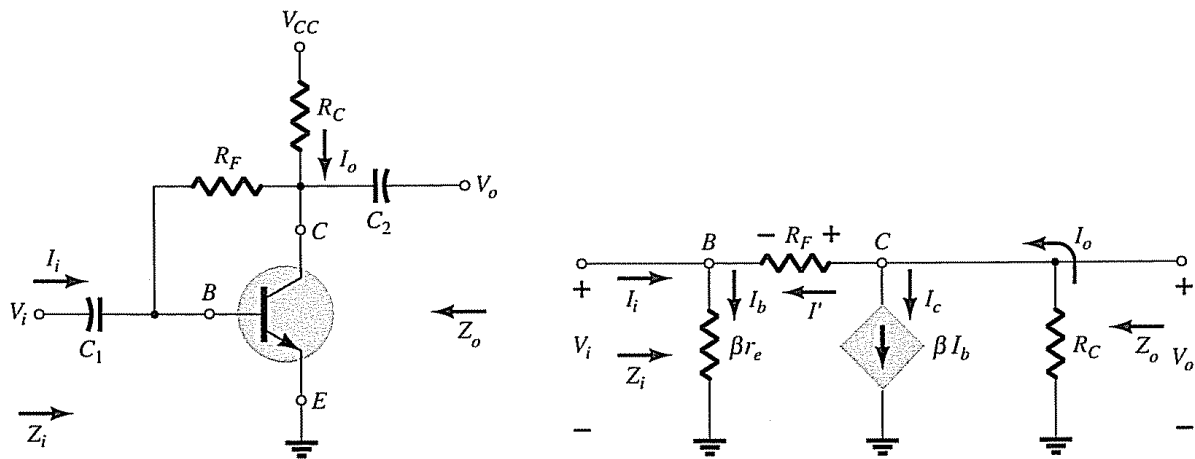
PDF Eraser Free

$$A_i = \frac{I_o}{I_i} = -\alpha \cong -1$$

بهره ولتاژ مثبت است و شکل موج‌های ورودی و خروجی هم‌فاز هستند.

مدار امیتر مشترک با فیدبک کلکتور:

در فصل ۴ گفته شد که استفاده از مدار بایاس مقاومت فیدبک حساسیت مدار را کاهش می‌دهد و به پایداری آن می‌افزاید. تحلیل ac این مدار مشکل است. در ادامه بر اساس تجربه به بررسی مدار می‌پردازیم. شکل ۳۵-۵ مدار امیتر مشترک با بایاس مقاومت فیدبک کلکتور و مدار معادل ساده شده مدل r_e آن را نمایش می‌دهد



شکل ۳۵-۵: مدار تقویت کننده با بایاس فیدبک و مدار معادل ساده شده مدل r_e آن

نمایش می‌دهد

$$I' = \frac{V_o - V_i}{R_F}$$

$$V_o = -I_o R_C$$

$$I_o = \beta I_b + I'$$

با توجه به آنکه معمولاً $\beta I_b \gg I'$ است داریم

$$I_o \cong \beta I_b$$

$$V_o = -(\beta I_b) R_C = -\beta I_b R_C$$

$$I_b = \frac{V_i}{\beta r_e}$$

PDF Eraser Free

$$V_o = -\beta \left(\frac{V_i}{\beta r_e} \right) R_C = -\frac{R_C}{r_e} V_i$$

$$A_v = \frac{V_o}{V_i} = -\frac{R_C}{r_e}$$

با توجه به منفی بودن بهره ولتاژ، شکل موج‌های ورودی و خروجی با یکدیگر 180° اختلاف فاز دارند.

حال به محاسبه Z_i می‌پردازیم

$$I' = \frac{V_o - V_i}{R_F} = \frac{V_o}{R_F} - \frac{V_i}{R_F} = -\frac{R_C V_i}{r_e R_F} - \frac{V_i}{R_F} = -\frac{1}{R_F} \left[1 + \frac{R_C}{r_e} \right] V_i$$

$$V_i = I_b \beta r_e = (I_i + I') \beta r_e = I_i \beta r_e + I' \beta r_e$$

$$V_i = I_i \beta r_e - \frac{1}{R_F} \left[1 + \frac{R_C}{r_e} \right] \beta r_e V_i$$

$$V_i \left[1 + \frac{\beta r_e}{R_F} \left(1 + \frac{R_C}{r_e} \right) \right] = I_i \beta r_e$$

$$V_i \left[1 + \frac{\beta r_e}{R_F} \left(1 + \frac{R_C}{r_e} \right) \right] = I_i \beta r_e$$

$$Z_i = \frac{V_i}{I_i} = \frac{\beta r_e}{1 + \frac{\beta r_e}{R_F} \left(1 + \frac{R_C}{r_e} \right)}$$

معمولاً داریم $R_C \gg r_e$ بنابراین می‌توان نوشت

$$1 + \frac{R_C}{r_e} \cong \frac{R_C}{r_e}$$

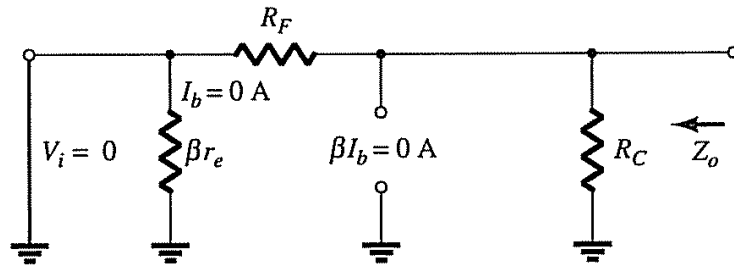
$$Z_i = \frac{\beta r_e}{1 + \frac{\beta R_C}{R_F}}$$

$$Z_i = \frac{r_e}{\frac{1}{\beta} + \frac{R_C}{R_F}}$$

برای به‌دست آوردن Z_o باید V_i را مساوی صفر قرار دهیم. در این حالت مدار معادل به صورت شکل ۵-۳۶ در می‌آید و اثر βr_e حذف شده و R_F موازی R_C خواهد شد

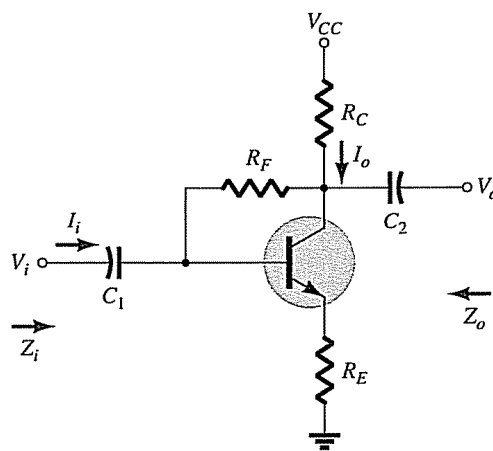
$$Z_o \cong R_C \parallel R_F$$

PDF Eraser Free



شکل ۵-۳۶: تعریف Z_o برای مدار معادل ساده شده مدل r_e تقویت کننده با بایاس

چنانچه مدار مشابه مطابق شکل ۵-۳۷ دارای مقاومت امیتر (R_E) نیز باشد معادلات به صورت زیر در می آید:



شکل ۵-۳۷: مدار تقویت کننده با بایاس فیدبک و دارای مقاومت امیتر

$$Z_i = \frac{V_i}{I_i} = \frac{R_E}{\left[\frac{1}{\beta} + \frac{(R_E + R_C)}{R_F} \right]}$$

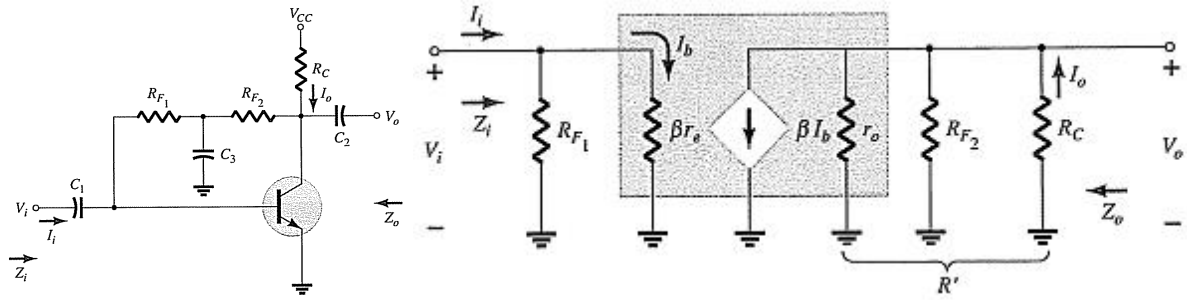
$$Z_o = R_C \parallel R_F$$

$$A_v = \frac{V_o}{V_i} = -\frac{R_C}{R_E}$$

مدار امیتر مشترک با فیدبک DC کلکتور:

در مدار امیتر مشترک با فیدبک DC کلکتور برخلاف مدار شکل ۵-۳۶، مقاومت فیدبک تنها پایدار کننده در حالت DC است ولی نقش فیدبک AC را ایفاء نمی کند. شکل ۵-۳۸ این نوع مدار را همراه با مدار معادل آن نمایش می دهد.

PDF Eraser Free



شکل ۵-۳۸: مدار تقویت کننده با بایاس فیدبک DC و دارای مقاومت امیتر

در این حالت پارامترهای اصلی تقویت کننده به صورت زیر قابل محاسبه هستند:

$$Z_i = R_{F1} \parallel \beta r_e$$

$$Z_o = R_C \parallel R_{F2} \parallel r_o$$

برای $r_o \geq 10R_C$ داریم

$$Z_o \cong R_C \parallel R_{F2} \Big|_{r_o \geq 10R_C}$$

برای به دست آوردن A_v به ترتیب زیر عمل می کنیم

$$R' = r_o \parallel R_{F2} \parallel R_C$$

$$V_o = -\beta I_b R'$$

$$I_b = \frac{V_i}{\beta r_e}$$

$$V_o = -\beta \frac{V_i}{\beta r_e} R'$$

$$A_v = \frac{V_o}{V_i} = -\frac{R'}{r_e} = -\frac{r_o \parallel R_{F2} \parallel R_C}{r_e}$$

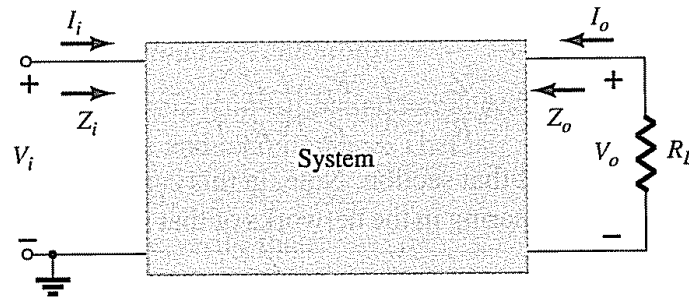
$$A_v = \frac{V_o}{V_i} = -\frac{R'}{r_e} = -\frac{r_o \parallel R_{F2} \parallel R_C}{r_e}$$

برای $r_o \geq 10R_C$ داریم

$$A_v = \frac{V_o}{V_i} = -\frac{R'}{r_e} = -\frac{R_{F2} \parallel R_C}{r_e} \Big|_{r_o \geq 10R_C}$$

تعیین بهره جریان:

در بخش‌های قبلی بحثی از محاسبه بهره جریان نشد. علت آن این است که با داشتن بهره ولتاژ، امپدانس بار و امپدانس ورودی به راحتی می‌توان بهره جریان را محاسبه کرد. شکل ۵-۳۹ را در نظر بگیرید که در آن سیستم نشان داده شده می‌تواند هر یک از مدارهای ذکر شده باشد.



شکل ۵-۳۹: مدار تقویت کننده با بایاس فیذبک DC و دارای مقاومت امیتر

با استفاده از شکل کلی مدار می‌توان نوشت

$$A_i = \frac{I_o}{I_i}$$

از طرفی می‌دانیم

$$I_i = \frac{V_i}{Z_i}, \quad I_o = -\frac{V_o}{R_L}$$

که در آن علامت منفی مبین جهت مخالف ولتاژ خروجی و جهت نشان داده شده جریان خروجی است. با ترکیب روابط فوق داریم

$$A_i = \frac{I_o}{I_i} = \frac{-\frac{V_o}{R_L}}{\frac{V_i}{Z_i}} = -\frac{V_o}{V_i} \cdot \frac{Z_i}{R_L} = -A_v \frac{Z_i}{R_L}$$

که در آن R_L بر اساس محل در نظر گرفته شده برای V_o و I_o است.

برای نشان دادن اعتبار این رابطه چند حالت را در نظر می‌گیریم. ابتدا مدار مقسم ولتاژ شکل ۵-۲۸ را مد نظر قرار می‌دهیم. در این مدار $Z_i \cong \beta r_e$ است و $R_L = R_C$ (جریان عبوری از R_C در نظر گرفته می‌شود)

$$A_v \cong -\frac{R_C}{r_e}$$

PDF Eraser Free

$$A_i = -A_v \frac{Z_i}{R_L} \cong -\left(-\frac{R_C}{r_e}\right)\left(\frac{\beta r_e}{R_C}\right) \cong \beta$$

مثال دیگر مورد بررسی مدار بایاس فیدبک کلکتور شکل ۵-۳۵ است که برای آن داریم

$$A_v \cong -\frac{R_C}{r_e}$$

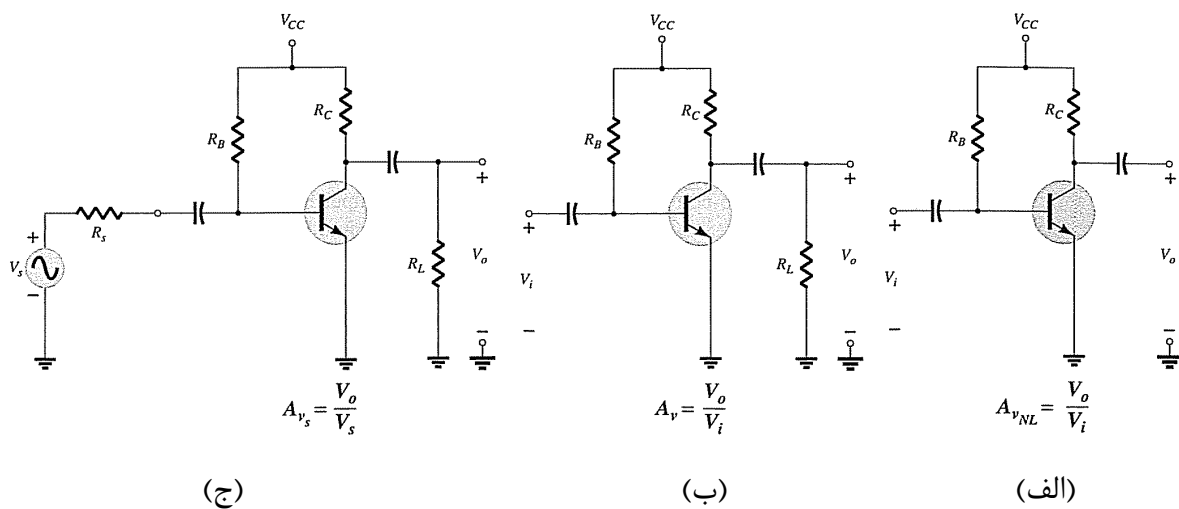
$$Z_i \cong R_F \parallel r_e \cong r_e$$

$$R_L = R_C \quad I_o \text{ با توجه به محل}$$

$$A_i = -A_v \frac{Z_i}{R_L} \cong -\left(-\frac{R_C}{r_e}\right)\left(\frac{r_e}{R_C}\right) \cong 1$$

تأثیر مقاومت منبع و بار:

زمانی که مقاومت منبع و بار در ورودی و خروجی تقویت کننده در نظر گرفته شود، همانند شکل ۵-۴۰-۵ آنگاه بهره‌های ولتاژ مختلفی قابل تعریف و محاسبه هستند. اگر بهره ولتاژ را در این حالات نشان خواهیم داشت



شکل ۵-۴۰: مدار تقویت کننده با (الف) بی‌بار، (ب) با بار و (ج) با مقاومت بار و منبع

$$A_{v_{NL}} = \frac{V_o}{V_i}$$

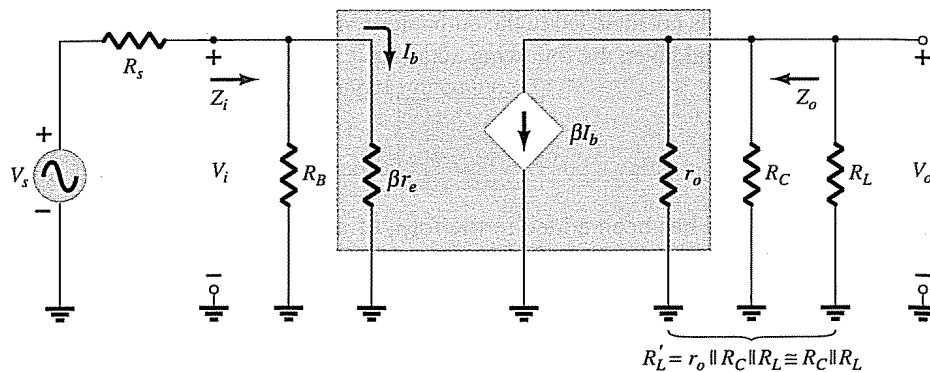
$$A_v = \frac{V_o}{V_i} \Big|_{\text{with } R_L}$$

PDF Eraser Free

$$A_{v_s} = \frac{V_o}{V_s} \Big|_{\text{with } R_L \text{ and } R_s}$$

در حالت کلی می‌توان گفت $A_{v_s} < A_v < A_{v_{NL}}$ ، هر چه مقاومت بار بیشتر باشد بهره ولتاژ A_v به بهره ولتاژ بی‌بار ($A_{v_{NL}}$) نزدیکتر است. همچنین هر چه مقاومت منبع کمتر باشد باز بهره A_{v_s} به بهره A_v نزدیکتر است.

برای مثال در شکل ۵-۴۱ که در مدار معادل مدار ۵-۴۰-ج است، داریم



شکل ۵-۴۱: مدار معادل، مدار شکل ۵-۴۰-ج

$$A_v = \frac{R_C}{r_e}$$

$$R'_L = r_o \parallel R_C \parallel R_L$$

$$V_o = -\beta I_b R'_L = -\beta I_b (R_C \parallel R_L)$$

$$I_b = \frac{V_i}{\beta r_e}$$

$$V_o = -\beta \left(\frac{V_i}{\beta r_e} \right) (R_C \parallel R_L)$$

$$A_v = \frac{V_o}{V_i} = -\frac{R_C \parallel R_L}{r_e}$$

$$Z_i = R_B \parallel \beta r_e$$

$$Z_o = R_C \parallel r_o$$

اگر بهره ولتاژ از ورودی V_s به V_o را بخواهیم کافی است قانون تقسیم ولتاژ را به کار بگیریم.

$$V_i = \frac{Z_i V_s}{Z_i + R_s}$$

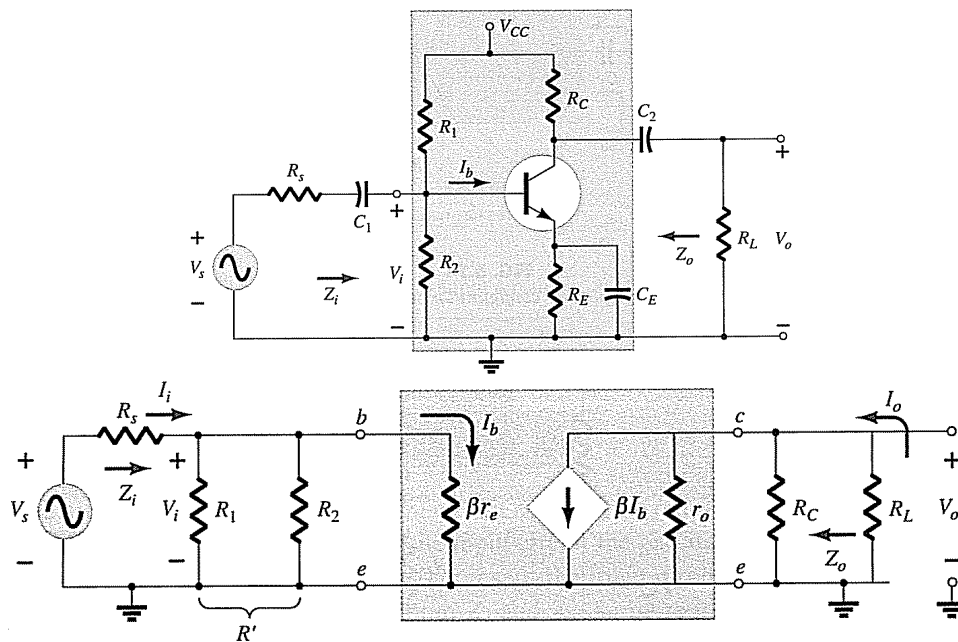
PDF Eraser Free

$$\frac{V_i}{V_s} = \frac{Z_i}{Z_i + R_s}$$

$$A_{v_s} = \frac{V_o}{V_s} = \frac{V_o}{V_i} \cdot \frac{V_i}{V_s} = A_v \frac{Z_i}{Z_i + R_s}$$

$$A_{v_s} = \frac{Z_i}{Z_i + R_s} A_v$$

برای تقویت کننده با بایاس مقسم ولتاژ و مدار معادل آن در شکل ۴۲-۵ نیز می توان نوشت.



شکل ۴۲-۵: مدار تقویت کننده با بایاس مقسم ولتاژ و مدار معادل آن

$$A_v = \frac{V_o}{V_i} = -\frac{R_C \parallel R_L}{r_e}$$

$$Z_i = R_1 \parallel R_2 \parallel \beta r_e$$

$$Z_o = R_C \parallel r_o$$

همچنین برای تقویت کننده امیتر-پیرو و مدار معادل آن در شکل ۴۳-۵ نیز داریم

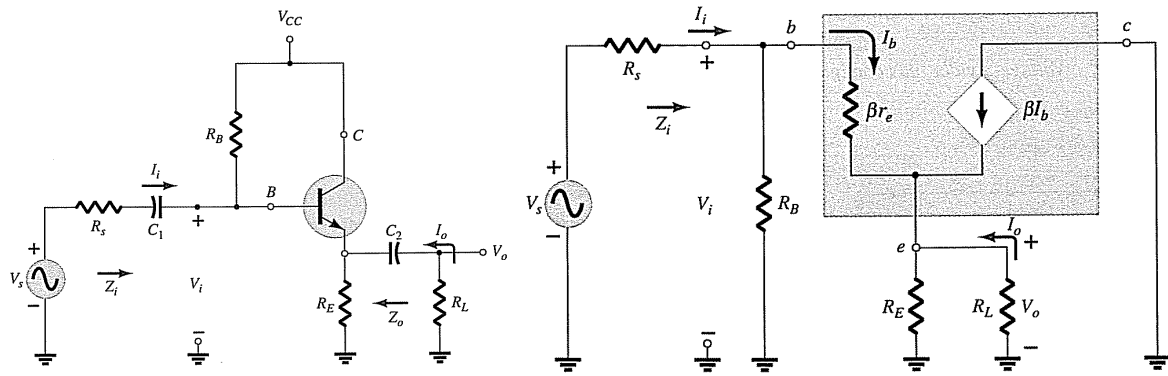
$$A_v = \frac{V_o}{V_i} = \frac{R_E \parallel R_L}{R_E \parallel R_L + r_e}$$

$$Z_i = R_B \parallel Z_b$$

$$Z_b \cong \beta(R_E \parallel R_L)$$

$$Z_o \cong r_e$$

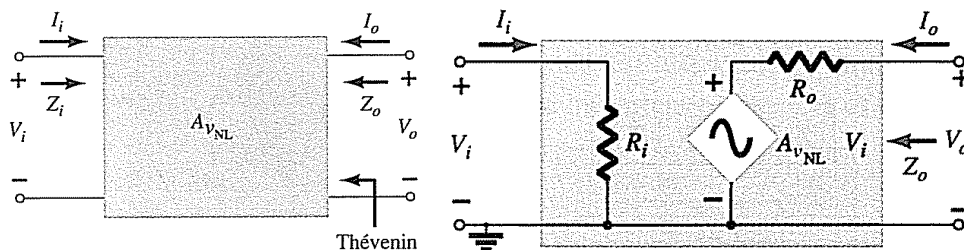
PDF Eraser Free



شکل ۵-۴۳: مدار تقویت کننده امیتر-پیرو و مدار معادل آن

روش سیستم دوقطبی:

در این بخش روش دیگری را برای بررسی توضیحات قبلی استفاده می‌کنیم. این روش از آن جهت اهمیت دارد که در طراحی سیستم‌ها با استفاده از طبقاتی که ممکن است مشخصات آن به صورت یک بسته و نه قطعات مجزا در دسترس باشد به کار می‌آید. به عنوان مثال شامل یک تقویت کننده و تمام قطعات مربوط به آن در حالت بی‌باری باشد. در چنین حالتی معمولاً بهره، امپدانس ورودی و خروجی آن در حالت بی‌باری به عنوان مشخصات فنی ارائه می‌گردد. با در نظر گرفتن این دو قطبی به صورت شکل ۵-۴۴ و بررسی مدار معادل آن در دید خروجی داریم



شکل ۵-۴۴: مدار دوقطبی و معادل آن با قطعات داخلی برای تقویت کننده

$$Z_{Th} = Z_o = R_o$$

$$E_{Th} = V_o$$

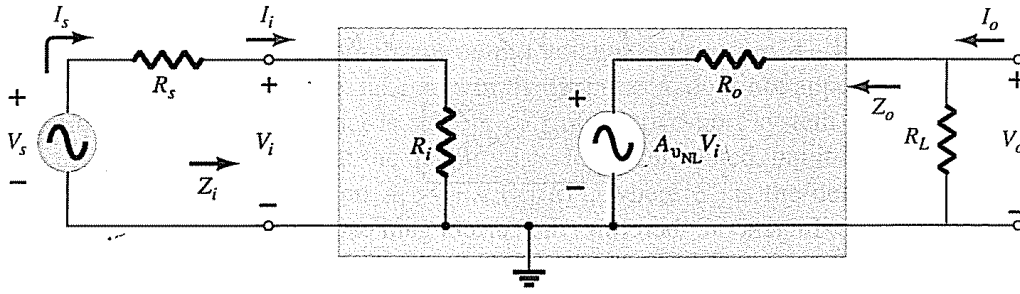
$$V_o = A_{V_{NL}} V_i$$

$$E_{Th} = A_{V_{NL}} V_i$$

$$Z_i = R_i$$

حال اگر مطابق شکل ۵-۴۵ مقاومت‌های منبع و بار را نیز به مدار معادل اضافه کنیم داریم.

PDF Eraser Free



شکل ۵-۴۵: مدار معادل تقویت کننده دوقطبی همراه با مقاومت های منبع و بار

در ورودی می توان نوشت

$$V_i = \frac{R_i V_s}{R_i + R_s}$$

$$\frac{V_i}{V_s} = \frac{R_i}{R_i + R_s}$$

و در خروجی

$$V_o = \frac{R_L}{R_L + R_o} A_{v_{NL}} V_i$$

$$A_v = \frac{V_o}{V_i} = \frac{R_L}{R_L + R_o} A_{v_{NL}} V_i$$

برای بهره کلی داریم

$$A_{v_s} = \frac{V_o}{V_s} = \frac{V_o}{V_i} \cdot \frac{V_i}{V_s}$$

$$A_{v_s} = \frac{V_o}{V_s} = \frac{R_i}{R_i + R_s} \cdot \frac{R_L}{R_L + R_o} A_{v_{NL}}$$

می دانیم $I_i = \frac{V_i}{R_i}$ در نتیجه همچون گذشته می توان نوشت

$$A_i = -A_v \frac{R_i}{R_L}$$

و یا با استفاده از $I_s = \frac{V_s}{R_s + R_i}$

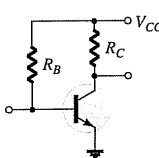
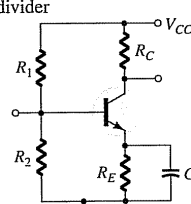
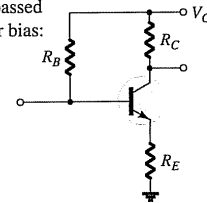
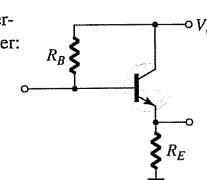
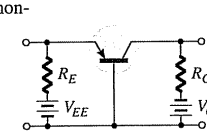
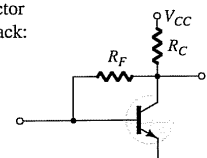
$$A_{i_s} = -A_{v_s} \frac{R_s + R_i}{R_L}$$

PDF Eraser Free

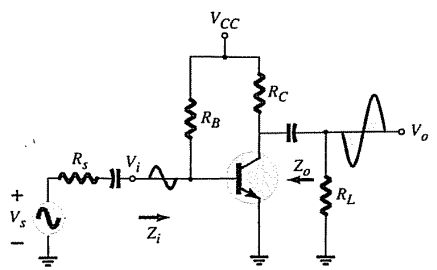
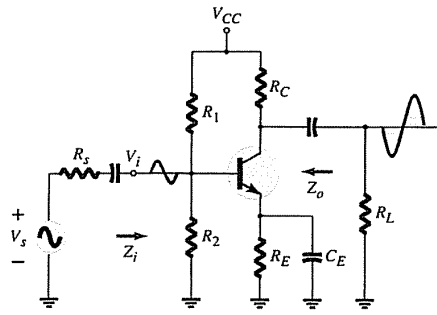
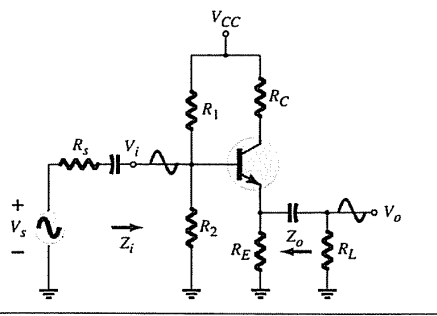
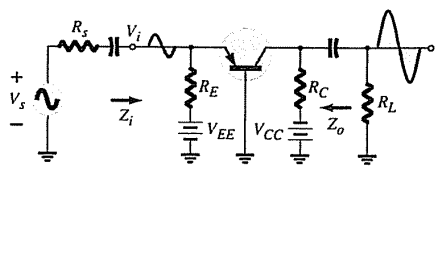
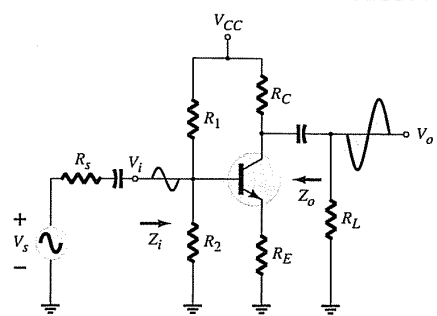
باید توجه داشت که در این مدار Z_i و $A_{v_{NL}}$ مستقل از R_S هستند اما امپدانس خروجی ممکن است مستقل از R_S نباشد. همچنین در برخی از ترکیب‌های تقویت کننده ترانزیستوری ممکن است مقاومت بار بر روس امپدانس ورودی نیز اثر بگذارد.

جدول‌های ۱-۵ و ۲-۵ به ترتیب خلاصه مشخصات فنی تقویت کننده ترانزیستوری را در حالات بدون بار با مقاومت‌های بار و منبع را نشان می‌دهند.

جدول ۱-۵ - تقویت کننده‌های ترانزیستوری بی بار

Configuration	Z_i	Z_o	A_v	A_i
Fixed-bias: 	Medium (1 kΩ) $= R_B \parallel \beta r_e$ $\cong \beta r_e$ $(R_B \geq 10\beta r_e)$	Medium (2 kΩ) $= R_C \parallel r_o$ $\cong R_C$ $(r_o \geq 10R_C)$	High (-200) $= \frac{(R_C \parallel r_o)}{r_e}$ $\cong \frac{R_C}{r_e}$ $(r_o \geq 10R_C)$	High (100) $= \frac{\beta R_B r_o}{(r_o + R_C)(R_B + \beta r_e)}$ $\cong \beta$ $(r_o \geq 10R_C)$ $R_B \geq 10\beta r_e$
Voltage-divider bias: 	Medium (1 kΩ) $= R_1 \parallel R_2 \parallel \beta r_e$	Medium (2 kΩ) $= R_C \parallel r_o$ $\cong R_C$ $(r_o \geq 10R_C)$	High (-200) $= \frac{R_C \parallel r_o}{r_e}$ $\cong \frac{R_C}{r_e}$ $(r_o \geq 10R_C)$	High (50) $= \frac{\beta (R_1 \parallel R_2) r_o}{(r_o + R_C)(R_1 \parallel R_2 + \beta r_e)}$ $\cong \frac{\beta (R_1 \parallel R_2)}{R_1 \parallel R_2 + \beta r_e}$ $(r_o \geq 10R_C)$
Unbypassed emitter bias: 	High (100 kΩ) $= R_B \parallel Z_b$ $Z_b \cong \beta(r_e + R_E)$ $\cong R_B \parallel \beta R_E$ $(R_E \gg r_e)$	Medium (2 kΩ) $= R_C$ (any level of r_o)	Low (-5) $= \frac{R_C}{r_e + R_E}$ $\cong \frac{R_C}{R_E}$ $(R_E \gg r_e)$	High (50) $\cong \frac{\beta R_B}{R_B + Z_b}$
Emitter-follower: 	High (100 kΩ) $= R_B \parallel Z_b$ $Z_b \cong \beta(r_e + R_E)$ $\cong R_B \parallel \beta R_E$ $(R_E \gg r_e)$	Low (20 Ω) $= R_E \parallel r_e$ $\cong r_e$ $(R_E \gg r_e)$	Low ($\cong 1$) $= \frac{R_E}{R_E + r_e}$ $\cong 1$	High (-50) $\cong \frac{\beta R_B}{R_B + Z_b}$
Common-base: 	Low (20 Ω) $= R_E \parallel r_e$ $\cong r_e$ $(R_E \gg r_e)$	Medium (2 kΩ) $= R_C$	High (200) $\cong \frac{R_C}{r_e}$	Low (-1) $\cong -1$
Collector feedback: 	Medium (1 kΩ) $= \frac{r_e}{\frac{1}{\beta} + \frac{R_C}{R_F}}$ $(r_o \geq 10R_C)$	Medium (2 kΩ) $\cong R_C \parallel R_F$ $(r_o \geq 10R_C)$	High (-200) $\cong \frac{R_C}{r_e}$ $(r_o \geq 10R_C)$ $(R_F \gg R_C)$	High (50) $= \frac{\beta R_F}{R_F + \beta R_C}$ $\cong \frac{R_F}{R_C}$

جدول ۵-۲- تقویت کننده‌های ترانزیستوری با مقاومت بار و منبع

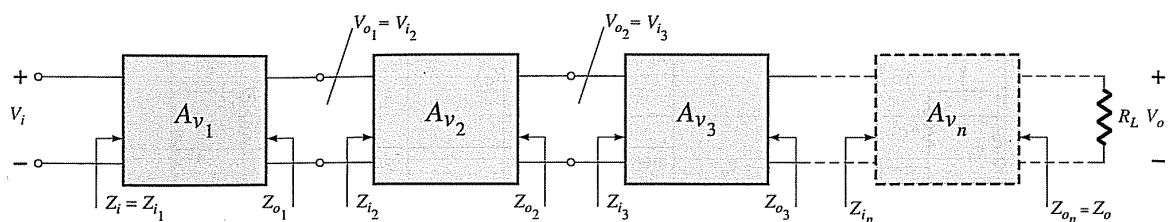
Configuration	$A_v = V_o/V_i$	Z_i	Z_o
	$\frac{-(R_L \parallel R_C)}{r_e}$	$R_B \parallel \beta r_e$	R_C
hybrid:	$\frac{-h_{fe}}{h_{ie}} (R_L \parallel R_C)$	$R_B \parallel h_{ie}$	R_C
Including r_o :	$\frac{-(R_L \parallel R_C \parallel r_o)}{r_e}$	$R_B \parallel \beta r_e$	$R_C \parallel r_o$
	$\frac{-(R_L \parallel R_C)}{r_e}$	$R_1 \parallel R_2 \parallel \beta r_e$	R_C
hybrid:	$\frac{-h_{fe}}{h_{ie}} (R_L \parallel R_C)$	$R_1 \parallel R_2 \parallel h_{ie}$	R_C
Including r_o :	$\frac{-(R_L \parallel R_C \parallel r_o)}{r_e}$	$R_1 \parallel R_2 \parallel \beta r_e$	$R_C \parallel r_o$
	$R'_E = R_L \parallel R_E$	$R'_s = R_s \parallel R_1 \parallel R_2$	$R'_s = R_s \parallel R_1 \parallel R_2$
	$\cong 1$	$R_1 \parallel R_2 \parallel \beta (r_e + R'_E)$	$R_E \parallel \left(\frac{R'_s}{\beta} + r_e \right)$
hybrid:	$\cong 1$	$R_1 \parallel R_2 \parallel (h_{ie} + h_{fe} R'_E)$	$R_E \parallel \left(\frac{R'_s + h_{ie}}{h_{fe}} \right)$
Including r_o :	$\cong 1$	$R_1 \parallel R_2 \parallel \beta (r_e + R'_E)$	$R_E \parallel \left(\frac{R'_s}{\beta} + r_e \right)$
	$\cong \frac{-(R_L \parallel R_C)}{r_e}$	$R_E \parallel r_e$	R_C
hybrid:	$\cong \frac{-h_{fb}}{h_{ib}} (R_L \parallel R_C)$	$R_E \parallel h_{ib}$	R_C
Including r_o :	$\cong \frac{-(R_L \parallel R_C \parallel r_o)}{r_e}$	$R_E \parallel r_e$	$R_C \parallel r_o$
	$\frac{-(R_L \parallel R_C)}{R_E}$	$R_1 \parallel R_2 \parallel \beta (r_e + R_E)$	R_C
hybrid:	$\frac{-(R_L \parallel R_C)}{R_E}$	$R_1 \parallel R_2 \parallel (h_{ie} + h_{fe} R_E)$	R_C
Including r_o :	$\frac{-(R_L \parallel R_C)}{R_E}$	$R_1 \parallel R_2 \parallel \beta (r_e + R_E)$	$\cong R_C$

ادامه جدول ۵-۲- تقویت کننده‌های ترانزیستوری با مقاومت بار و منبع

Configuration	$A_v = V_o/V_i$	Z_i	Z_o
	$\frac{-(R_L \parallel R_C)}{R_{E1}}$	$R_B \parallel \beta(r_e + R_{E1})$	R_C
hybrid:	$\frac{-(R_L \parallel R_C)}{R_{E1}}$	$R_B \parallel (h_{ie} + h_{fe} R_{E1})$	R_C
Including r_o :	$\frac{-(R_L \parallel R_C)}{R_{E1}}$	$R_B \parallel \beta(r_e + R_E)$	$\cong R_C$
	$\frac{-(R_L \parallel R_C)}{r_e}$	$\beta r_e \parallel \frac{R_F}{ A_v }$	R_C
hybrid:	$\frac{-h_{fe}}{h_{ie}} (R_L \parallel R_C)$	$h_{ie} \parallel \frac{R_F}{ A_v }$	R_C
Including r_o :	$\frac{-(R_L \parallel R_C \parallel r_o)}{r_e}$	$\beta r_e \parallel \frac{R_F}{ A_v }$	$R_C \parallel R_F \parallel r_o$
	$\frac{-(R_L \parallel R_C)}{R_E}$	$\beta R_E \parallel \frac{R_F}{ A_v }$	$\cong R_C \parallel R_F$
hybrid:	$\frac{-(R_L \parallel R_C)}{R_E}$	$h_{fe} R_E \parallel \frac{R_F}{ A_v }$	$\cong R_C \parallel R_F$
Including r_o :	$\cong \frac{-(R_L \parallel R_C)}{R_E}$	$\cong \beta R_E \parallel \frac{R_F}{ A_v }$	$\cong R_C \parallel R_F$

تقویت کننده‌های چند طبقه:

بهره‌گیری از سیستم دوقطبی در کاربردهایی نیر تقویت کننده چند طبقه استفاده زیادی دارد. شکل ۵-۴۶ شکل کلی یک تقویت کننده چند طبقه را نمایش می‌دهد که در آن A_{v1} ، A_{v2} ، A_{v3} و ... بهره طبقات اول، دوم، سوم و ... در حالت بارداری است. بهره ولتاژ کلی به صورت زیر قابل محاسبه است که در آن A_{v1} بهره ولتاژ طبقه اول در حالتی است که امپدانس ورودی طبقه دوم به عنوان بار طبقه اول عمل می‌کند



شکل ۵-۴۶: مدار معادل تقویت کننده دوقطبی همراه با مقاومت‌های منبع و بار

PDF Eraser Free

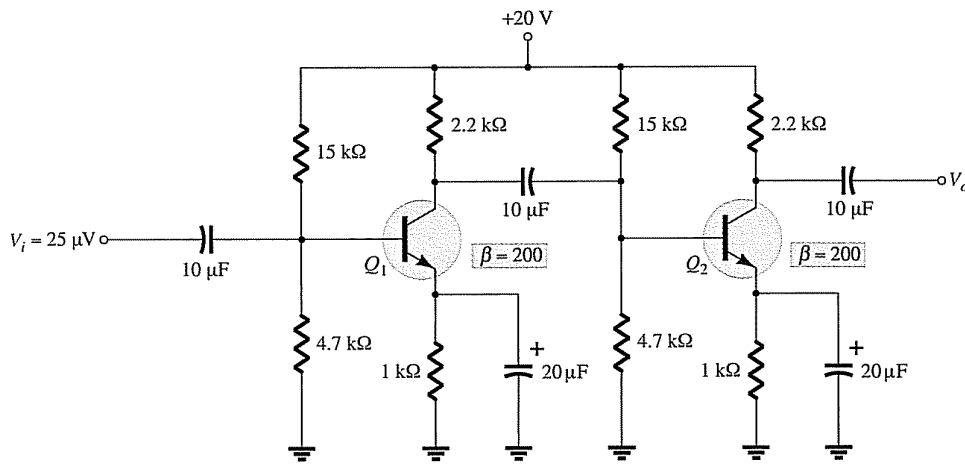
$$A_{v_T} = A_{v_1} \cdot A_{v_2} \cdot A_{v_3} \dots$$

بهره جریان کلی برابر است با

$$A_{i_T} = -A_{v_T} \cdot \frac{Z_{i_1}}{R_L}$$

تقویت کننده ترانزیستوری با تزویج RC:

یکی از روش‌های معمول اتصال طبقات تقویت کننده چند طبقه بهم متصل شدن آنها با استفاده از شبکه‌های RC (مقاومت-خازنی) است. این نوع از اتصال دو طبقه تقویت کننده ترانزیستوری شکل ۵-۴۷ نمایش داده شده است.



شکل ۵-۴۷: تقویت کننده ترانزیستور دو طبقه با تزویج مقاومت-خازنی

مثال: برای مدار شکل ۵-۴۷ مقادیر پارامترهای زیر را به دست آورید:

الف- بهره ولتاژ کلی و ولتاژ خروجی تقویت کننده ترانزیستور با تزویج RC در حالت بی‌باری

ب- بهره ولتاژ کلی در حالتی که مقاومت $10\text{ k}\Omega$ به عنوان بار طبقه دوم استفاده شود

ج- امپدانس ورودی طبقه اول و امپدانس خروجی طبقه دوم

با تحلیل dc نتایج زیر برای هر ترانزیستور به دست می‌آید

$$V_B = 4.7\text{ V}, V_E = 4.0\text{ V}, V_C = 11\text{ V}, I_E = 4.0\text{ mA}$$

$$r_e = \frac{26\text{ mV}}{I_E} = \frac{26\text{ mV}}{4.0\text{ mA}} = 6.5\ \Omega$$

امپدانس ورودی طبقه دوم که در واقع مقاومت بار طبقه اول است به صورت زیر می‌باشد

PDF Eraser Free

$$Z_{i_2} = R_1 \parallel R_2 \parallel \beta r_e$$

بهره ولتاژ طبقه اول برابر است با

$$\begin{aligned} A_{v_1} &= -\frac{R_C \parallel (R_1 \parallel R_2 \parallel \beta r_e)}{r_e} \\ &= -\frac{(2.2 \text{ k}\Omega) \parallel [15 \text{ k}\Omega \parallel 4.7 \text{ k}\Omega \parallel (200)(6.5 \Omega)]}{6.5 \Omega} \\ &= -\frac{665.2 \Omega}{6.5 \Omega} = -102.3 \end{aligned}$$

برای طبقه دوم در حالت بی‌باری داریم

$$A_{v_{2(NL)}} = -\frac{R_C}{r_e} = \frac{2.2 \text{ k}\Omega}{6.5 \Omega} = -338.46$$

$$A_{v_{T(NL)}} = A_{v_1} A_{v_{2(NL)}} = (-102.3)(-338.46) \cong 34.6 \times 10^3$$

$$V_o = A_{v_{T(NL)}} V_i = (34.6 \times 10^3)(25 \mu\text{V}) \cong 865 \text{ mV}$$

بهره کلی ولتاژ در حالتی که مقاومت $10 \text{ k}\Omega$ به عنوان بار طبقه دوم استفاده شود، برابر است با

$$A_{v_T} = \frac{V_o}{V_i} = \frac{R_L}{R_L + Z_o} A_{v_{T(NL)}} = \frac{10 \text{ k}\Omega}{10 \text{ k}\Omega + 2.2 \text{ k}\Omega} (34.6 \times 10^3) \cong 28.4 \times 10^3$$

که مقدار آن نزدیک به بهره حالت بی‌باری است زیرا R_L در مقایسه با R_C بزرگ است. امپدانس ورودی طبقه اول به صورت زیر قابل محاسبه است

$$Z_{i_1} = R_1 \parallel R_2 \parallel \beta r_e = 15 \text{ k}\Omega \parallel 4.7 \text{ k}\Omega \parallel (200)(6.5 \Omega) = 953.6 \Omega$$

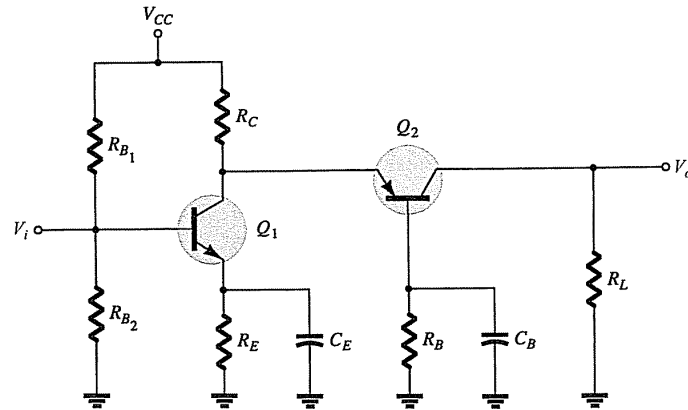
در حالی که امپدانس خروجی طبقه دوم برابر است با

$$Z_{o_2} = R_C = 2.2 \text{ k}\Omega$$

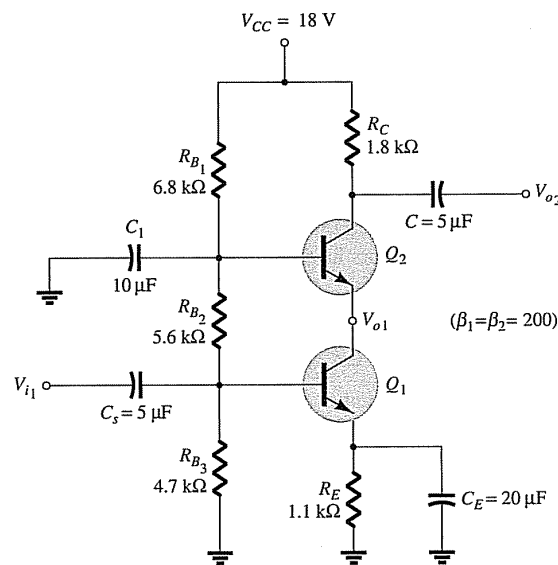
تقویت کننده با ترکیب اتصال کاسکود:

در اتصال کاسکود دو طبقه ترانزیستوری معمولاً کلکتور طبقه اول به صورت مستقیم به امیتر طبقه دوم متصل می‌گردد. دو نوع از اتصال کاسکود وجود دارد که در شکل‌های ۴۸-۵ و ۴۹-۵ نمایش داده شده است که در مدارهای فرکانس بالا کاربرد دارد.

طبقه اول (CE) دارای امپدانس ورودی نسبتاً زیاد با بهره کم و طبقه دوم (CB) دارای بهره ولتاژ و پاسخ فرکانسی بسیار خوب است.



شکل ۵-۴۸: نوع اول تقویت کننده ترانزیستوری با اتصال کاسکود



شکل ۵-۴۹: مثالی از نوع دوم تقویت کننده ترانزیستوری با اتصال کاسکود

مثال: برای مدار شکل ۵-۴۹ بهره ولتاژ بی‌باری را محاسبه کنید.

از تحلیل dc مدار خواهیم داشت

$$V_{B_1} = 4.9 \text{ V}, V_{B_2} = 10.8 \text{ V}, I_{C_1} \cong I_{C_2} = 3.8 \text{ mA}$$

$$r_e = \frac{26 \text{ mV}}{I_E} \cong \frac{26 \text{ mV}}{3.8 \text{ mA}} = 6.8 \Omega$$

امپدانس بار ترانزیستور Q_1 ، امپدانس ورودی ترانزیستور Q_2 است که در ترکیب بیس مشترک قرار گرفته است. نتیجه جایگزینی R_C در معادله پایه بهره بی‌باری برای ترکیب CE، با امپدانس ورودی CB به صورت زیر است

$$A_{v_1} = -\frac{R_C}{r_e} = -\frac{r_e}{r_e} = -1$$

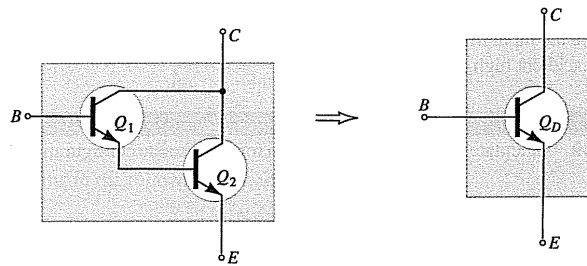
بهره طبقه دوم و بهره کلی مدار به صورت زیر قابل محاسبه‌اند

$$A_{v_2} = \frac{R_C}{r_e} = \frac{1.8 \text{ k}\Omega}{6.8 \Omega} = 265$$

$$A_{v_T} = A_{v_1} \cdot A_{v_2} = (-1)(265)$$

ترکیب دارلینگتون:

یکی از رایجترین ترکیب‌های اتصال دو ترانزیستور برای کار در قالب یک ترانزیستور معادل، ترکیب دارلینگتون به صورت شکل ۵-۵ است.



شکل ۵-۵: ترکیب دارلینگتون

ویژگی اصلی ترکیب دارلینگتون بهره جریان بالای آن است که حاصل ضرب بهره جریان دو ترانزیستور است. اگر بهره جریان ترانزیستورها را به ترتیب با β_1 و β_2 نمایش دهیم، بهره جریان برابر کل خواهد بود با

$$\beta_D = \beta_1 \beta_2$$

چنانچه بهره جریان دو ترانزیستور با هم برابر فرض شوند

$$\beta_1 = \beta_2 = \beta$$

$$\beta_D = \beta^2$$

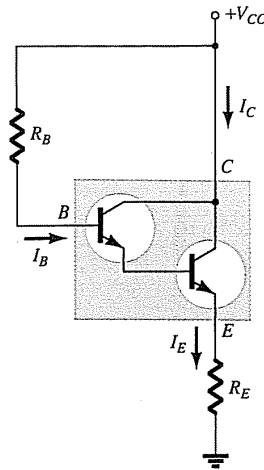
بهره جریان ترکیب دارلینگتون زیاد و معمولاً در حدود چند هزار است. شکل ۵-۵ مشخصات یک ترانزیستور سیلیکن npn 2N999 که در یک بسته واحد ارائه می‌گردد را نشان می‌دهد

Parameter	Test Conditions	Min.	Max.
V_{BE}	$I_C = 100 \text{ mA}$		1.8 V
$h_{FE} (\beta_D)$	$I_C = 10 \text{ mA}$	4000	
	$I_C = 100 \text{ mA}$	7000	70,000

شکل ۵-۵: مشخصات ترانزیستور دارلینگتون 2N999

بایاس DC ترکیب دارلینگتون:

در مدار دارلینگتون ۵-۵۲ با بهره β_D داریم



شکل ۵-۵۲: مدار بایاس دارلینگتون پایه

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta_D R_E}$$

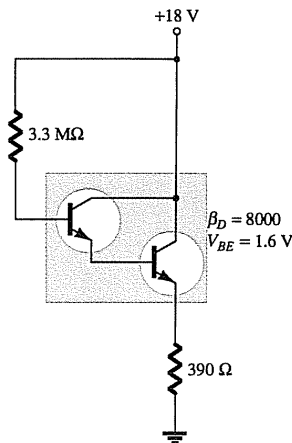
این معادله همانند معادله مدار بایاس امیتر است با این تفاوت که در اینجا β_D بسیار بزرگ است و V_{BE} ترانزیستور معادل نیز بیشتر است.

$$I_E = (\beta_D + 1)I_B \cong \beta_D I_B$$

$$V_E = I_E R_E$$

$$V_B = V_E + V_{BE}$$

مثال: ولتاژهای بایاس و جریان‌های مدار شکل ۵-۵۳ را به دست آورید:



شکل ۵-۵۳: مدار دارلینگتون مثال

PDF Eraser Free

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta_D R_E} = \frac{18 \text{ V} - 1.6 \text{ V}}{3.3 \text{ M}\Omega + 8000(390 \Omega)} \cong 2.56 \mu\text{A}$$

$$I_E \cong \beta_D I_B = 8000(2.56 \mu\text{A}) = 20.48 \text{ mA} \cong I_C$$

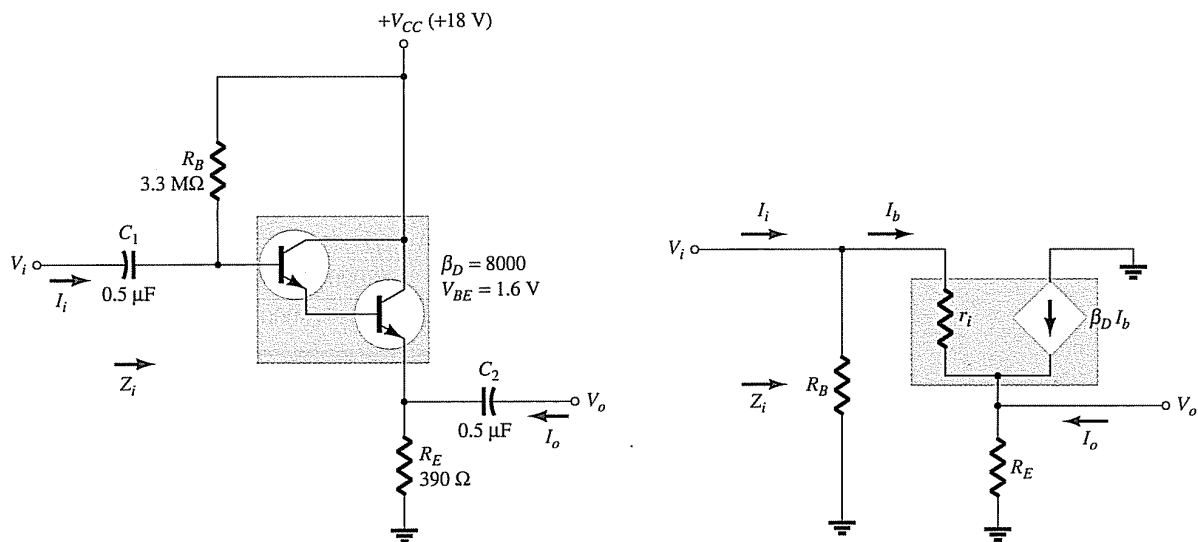
$$V_E = 20.48 \text{ mA}(390 \Omega) \cong 8 \text{ V}$$

$$V_B = 8 \text{ V} + 1.6 \text{ V} = 9.6 \text{ V}$$

$$V_C = V_{CC} = 18 \text{ V}$$

مدار معادل AC ترکیب دارلینگتون:

مدار دارلینگتون امیتر-پیرو به همراه مدار معادل آن در شکل ۵-۵۴ ترسیم شده است که در آن مقاومت ورودی r_i و منبع جریان وابسته خروجی $\beta_D I_B$ است



شکل ۵-۵۴: یک مدار دارلینگتون امیتر-پیرو و مدار معادل آن

امپدانس ورودی به صورت زیر قابل محاسبه است

$$I_b = \frac{V_i - V_o}{r_i}$$

$$V_o = (I_b + \beta_D I_b) R_E$$

$$I_b r_i = V_i - V_o = V_i - I_b (1 + \beta_D) R_E$$

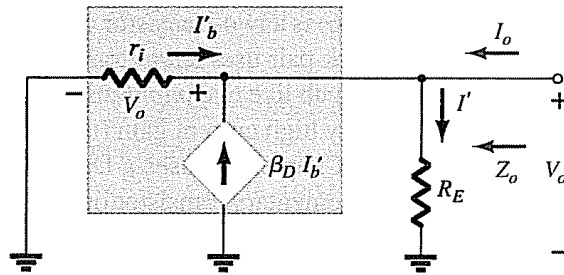
$$V_i = I_b [r_i + (1 + \beta_D) R_E] \cong I_b (r_i + \beta_D R_E)$$

$$\frac{V_i}{I_b} = r_i + \beta_D R_E$$

PDF Eraser Free

$$Z_i = R_B \parallel (r_i + \beta_D R_E)$$

برای محاسبه امپدانس خروجی ولتاژ V_i را برابر صفر قرار می‌دهیم. بر اساس شکل ۵-۵۱ داریم



شکل ۵-۵۴: مدار معادل دارلینگتون امیتر-پیرو برای محاسبه امپدانس خروجی

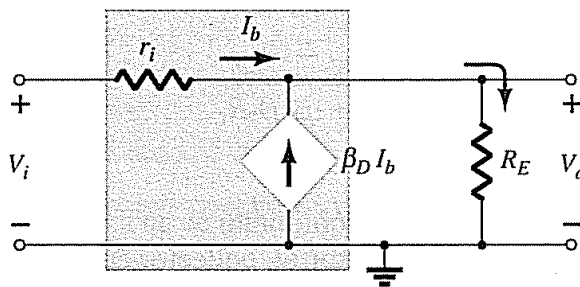
$$I_o = I' - I'_b - \beta_D I_b = \frac{V_o}{R_E} - \left(\frac{-V_o}{r_i} \right) - \beta_D \left(\frac{-V_o}{r_i} \right)$$

$$= \left(\frac{1}{R_E} + \frac{1}{r_i} + \frac{\beta_D}{r_i} \right) V_o$$

$$Z_o = \frac{V_o}{I_o} = \frac{1}{\frac{1}{R_E} + \frac{1}{r_i} + \frac{\beta_D}{r_i}}$$

$$Z_o = R_E \parallel r_i \parallel \frac{r_i}{\beta_D} \cong \frac{r_i}{\beta_D}$$

برای بهره ولتاژ مدار معادل شکل ۵-۵۵ را در نظر می‌گیریم



شکل ۵-۵۵: مدار معادل دارلینگتون امیتر-پیرو برای محاسبه بهره ولتاژ

$$V_o = (I_b + \beta_D I_b) R_E = I_b (R_E + \beta_D R_E)$$

$$V_i = I_b r_i + (I_b + \beta_D I_b) R_E$$

$$I_b = \frac{V_i}{r_i + R_E + \beta_D R_E}$$

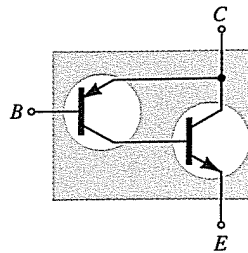
PDF Eraser Free

$$V_o = \frac{V_i}{r_i + R_E + \beta_D R_E} (R_E + \beta_D R_E)$$

$$A_v = \frac{V_o}{V_i} = \frac{R_E + \beta_D R_E}{r_i + R_E + \beta_D R_E} \cong 1$$

ترکیب زوج فیدبک:

شکل ۵-۵۶ ترکیب دو ترانزیستور npn و pnp را نشان می‌دهد که مثل مدار دارلینگتون عمل می‌کند. این ترکیب موسوم به زوج فیدبک است.

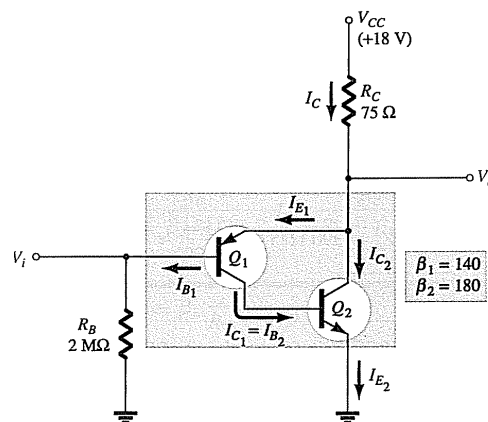


شکل ۵-۵۶: اتصال زوج فیدبک

رفتار این ترکیب همانند یک ترانزیستور معادل npn است و همچون مدار دارلینگتون دارای بهره جریان خیلی زیادی است که حاصل ضرب بهره جریان دو ترانزیستور است. کاربرد این ترکیب به همراه ترکیب دازلینگتون برای پیاده‌سازی یک زوج ترانزیستوری npn و pnp یا بهره جریان خیلی زیاد است.

بایاس DC:

محاسبات dc مدار ترکیب زوج فیدبک شکل ۵-۵۷ با در نظر گرفتن تقریب مناسب برای ساده‌سازی روابط به صورت زیر قابل انجام است. برای حلقه بیس-امیتر ترانزیستور اول می‌توان نوشت



شکل ۵-۵۷: اتصال زوج فیدبک

PDF Eraser Free

$$V_{CC} - I_C R_C - V_{EB_1} - I_{B_1} R_B = 0$$

$$V_{CC} - \beta_1 \beta_2 I_{B_1} R_C - V_{EB_1} - I_{B_1} R_B = 0$$

$$I_{B_1} = \frac{V_{CC} - V_{EB_1}}{I_{B_1} + \beta_1 \beta_2 R_C}$$

$$I_{C_1} = \beta_1 I_{B_1} = I_{B_2}$$

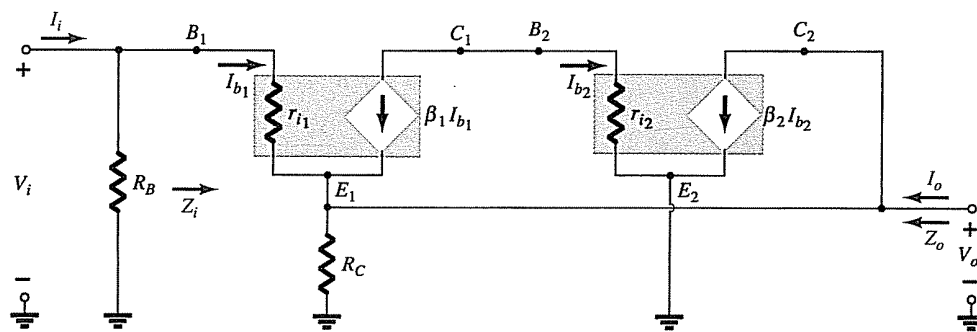
$$I_{C_2} = \beta_2 I_{B_2} \cong I_{E_2}$$

جریان عبوری از R_C برابر است با

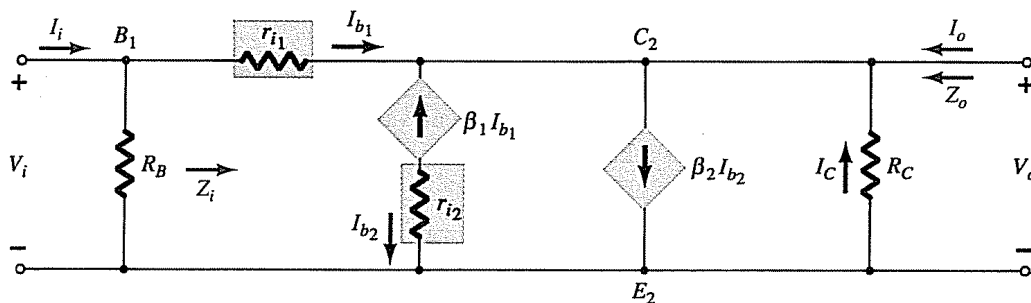
$$I_C = I_{E_1} + I_{C_2} \cong I_{C_1} + I_{C_2} \cong I_{C_2}$$

عملکرد AC

مدار معادل شکل ۵۷-۵ در حالت ac در شکل ۵۸-۵ ترسیم شده است. در بخش (الف) ابتدا مدار به صورتی نشان داده شده است که به روشنی نحوه قرار گیری دو ترانزیستور قابل تشخیص باشد و سپس در بخش (ب) مدار به گونه‌ای ترسیم شده که تحلیل آن ساده‌تر باشد.



(الف)



(ب)

شکل ۵۸-۵: مدار معادل ac مدار شکل ۵۷-۵

PDF Eraser Free

امپدانس ورودی را با توجه به نگاه به سوی بیس ترانزیستور اول به دست می‌آوریم.

$$I_{b_1} = \frac{V_i - V_o}{r_{i_1}}$$

$$V_o = -I_c R_C \cong (-\beta_1 I_{b_1} + \beta_2 I_{b_2}) R_C \cong \beta_2 I_{b_2} R_C$$

$$I_{b_1} r_{i_1} = V_i - V_o \cong V_i - \beta_2 I_{b_2} R_C$$

$$I_{b_2} = I_{c_1} = \beta_1 I_{b_1}$$

$$I_{b_1} r_{i_1} + \beta_2 (\beta_1 I_{b_1}) R_C = V_i$$

$$\frac{V_i}{I_{b_1}} = r_{i_1} + \beta_1 \beta_2 R_C$$

$$Z_i = R_B (r_{i_1} + \beta_1 \beta_2 R_C)$$

بهره جریان برابر است با

$$\begin{aligned} I_o &= \beta_2 I_{b_2} - \beta_1 I_{b_1} - \beta_1 \\ &= \beta_2 (\beta_1 I_{b_1}) - (1 + \beta_1) I_{b_1} \cong \beta_1 \beta_2 I_{b_1} \end{aligned}$$

با در نظر گرفتن R_B داریم

$$A_i = \frac{I_o}{I_i} = \frac{I_o}{I_{b_1}} \cdot \frac{I_{b_1}}{I_i} = \beta_1 \beta_2 \frac{R_B}{R_B + Z_i}$$

برای محاسبه امپدانس خروجی V_i را برابر صفر ولت در نظر می‌گیریم و نتیجه محاسبه برابر است با

$$Z_o = \frac{V_o}{I_o} = R_C \parallel r_{i_1} \parallel \frac{r_{i_1}}{\beta_1} \parallel \frac{r_{i_1}}{\beta_1 \beta_2} \cong \frac{r_{i_1}}{\beta_1 \beta_2}$$

حال بهره ولتاژ کلی مدار را محاسبه می‌کنیم

$$V_o = -I_c R_C \cong \beta_2 I_{b_2} R_C$$

$$I_{b_1} = \frac{V_i - V_o}{r_{i_1}}$$

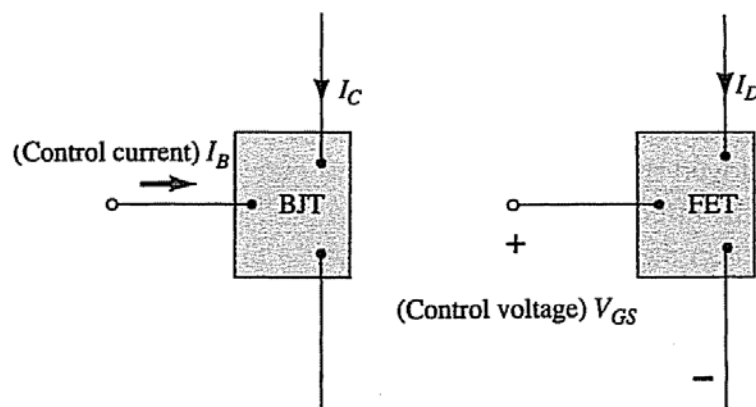
$$V_o = V_i - I_{b_1} r_{i_1} = V_i - \frac{V_o}{\beta_1 \beta_2 R_C + r_{i_1}}$$

$$A_v = \frac{V_o}{V_i} = \frac{1}{1 + \frac{r_{i_1}}{\beta_1 \beta_2 R_C}} = \frac{\beta_1 \beta_2 R_C}{\beta_1 \beta_2 R_C + r_{i_1}}$$

فصل ۶: ترانزیستور اثر میدانی (FET)

ترانزیستور اثر میدانی (FET) یک قطعه الکترونیکی سه پایه است که همانند ترانزیستور دوقطبی (BJT) در کاربردهای گوناگون مدارات الکترونیکی مورد استفاده قرار می‌گیرد. به لحاظ نحوه عملکرد این دو نوع قطعه دارای نقاط تفاوت و تشابه مختلفی هستند.

شکل ۶-۱ نمای کلی یک ترانزیستور اثر میدانی را در مقایسه با یک ترانزیستور دوقطبی نمایش می‌دهد. پایه‌های ترانزیستور اثر میدانی به ترتیب گیت (G)، درین (D) و سورس (S) نشان داده می‌شوند. در FET همان‌گونه که در شکل نشان داده شده است، ولتاژ گیت نسبت به سورس (V_{GS}) جریان درین (I_D) را کنترل می‌کند، حال آنکه در مقایسه برای ترانزیستور دوقطبی این جریان بیس (I_B) است که در کنترل جریان خروجی (I_C) نقش دارد.



شکل ۶-۱: نمای کلی یک ترانزیستور اثر میدانی را در مقایسه با یک ترانزیستور دوقطبی

ار سوی دیگر برای کنترل پیوسته جریان خروجی (در ناحیه فعال) در ترانزیستور باید اتصال بیس-امیتر در بایاس مستقیم قرار گیرد، حال آنکه همان جور که خواهیم دید برای کنترل پیوسته جریان خروجی در FET، اتصال گیت-سورس باید در بایاس مخالف قرار گیرد.

PDF Eraser Free

نام‌گذاری این قطعه الکترونیکی به عنوان ترانزیستور اثر میدانی از آن جهت است که میدان الکتریکی حاصل از بارهای موجود در مسیر کانال (ناحیه بین درین و سورس)، عبور جریان خروجی را کنترل می‌کند. چون اتصال گیت- سورس (اتصال pn) در ناحیه جریان ثابت (مشابه ناحیه فعال در ترانزیستور) در بایاس معکوس است، بنابراین FET یک قطعه با امپدانس ورودی بالا محسوب می‌شود. در مقابل ترانزیستورهای دوقطبی حساسیت بیشتری نسبت به تغییرات ورودی دارند و بنابراین معمولاً بهره ولتاژ تقویت‌کننده ترانزیستوری بیشتر از بهره ولتاژ تقویت‌کننده دارای FET با جریان خروجی مشابه است.

با توجه به آنکه FETها پایداری حرارتی بیشتری نسبت به ترانزیستورهای دوقطبی دارند و برای محدوده جریان مشابه ابعاد آنها نیز کوچکتر است لذا جذابیت بیشتری برای استفاده از آنها در مدارات مجتمع (ICها) وجود دارد.

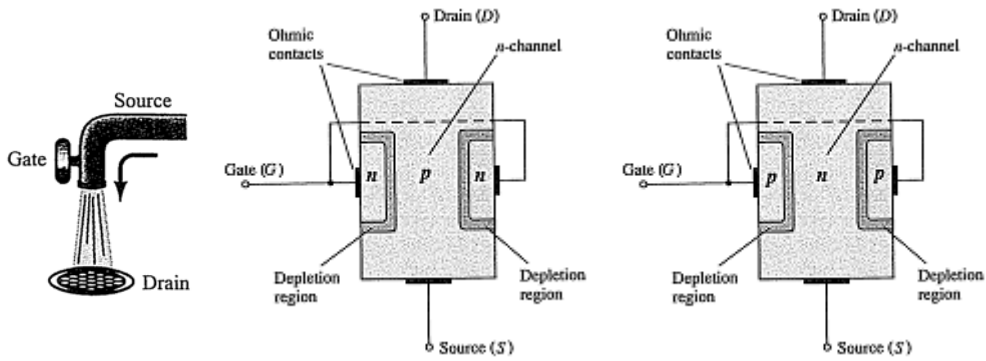
در این فصل سه نوع FET معرفی می‌شود که عبارتند از ترانزیستور اثر میدانی اتصالی (JFET)، ترانزیستور اثر میدانی فلز- اکسید- نیمه‌هادی (MOSFET)، ترانزیستور اثر میدانی فلز - نیمه‌هادی (MESFET). همچنین MOSFETها خود به دو گروه تخلیه‌ای (Depletion) و افزایشی (Enhancement) تقسیم می‌گردند که بعداً معرفی خواهند شد. با توجه به پایداری حرارتی بالا و مشخصات مناسب دیگر، نظیر امپدانس ورودی خیلی زیاد و مقاومت حال روشن بسیار کم که منجر به تلفات حرارتی ناچیز در مدارات سوئیچینگ می‌گردد MOSFETها در مدارات مجتمع دیجیتالی کاربرد گسترده‌ای یافته‌اند. MESFETها هم قطعه‌ای نسبتاً جدید محسوب می‌شوند و بیشتر با استفاده از نیمه‌هادی GaAs ساخته می‌شوند در فرکانس‌های بسیار زیاد کاربرد دارند.

ساختار و مشخصات JFET

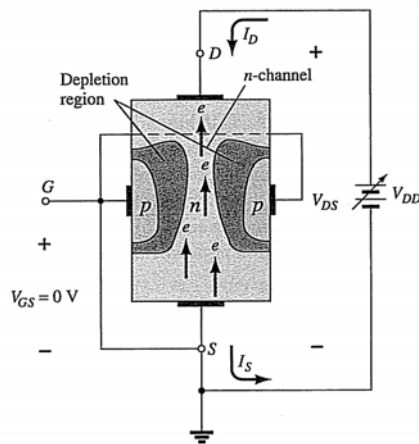
در JFET که قطعه‌ای سه پایه است، ولتاژ یک پایه (گیت) نسبت به پایه دیگر (سورس) جریان عبوری میان دو پایه دیگر را کنترل می‌کند. همانند ترانزیستورها که بر حسب نوع ناخالصی (p یا n) در سه لایه آنها دارای دو نوع npn و pnp هستند، در JFETها نیز بر اساس نوع ناخالصی به n-کانال و p-کانال تقسیم می‌شوند. شکل ۶-۲ ساختار این دو نوع JFET را همراه با شکل تمثیلی مکانیزم کنترل عملکردی آن با استفاده از یک شیر آب قابل کنترل نمایش می‌دهد. حال به بررسی نحوه عملکرد کنترل ولتاژ در یک JFET n-کانال می‌پردازیم.

$$V_{DS} > 0 \text{ V و } V_{GS} = 0 \text{ V}$$

شکل ۶-۳ نحوه عملکرد JFET n-کانال را برای حالت $V_{GS} = 0 \text{ V}$ و $V_{DS} > 0 \text{ V}$ نمایش می‌دهد. با توجه به مقاومت مسیر کانال (بین درین و سورس) نواحی مختلف کانال دارای ولتاژ مثبت متفاوتی خواهند بود که

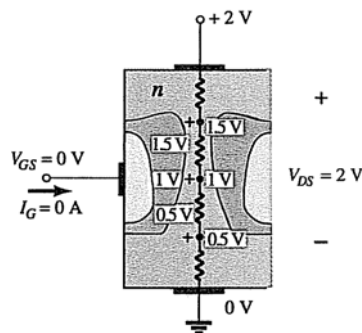


شکل ۶-۲: ساختار JFET های نوع n-کانال و نوع p-کانال همراه با شکل تمثیلی مکانیزم کنترل عملکردی



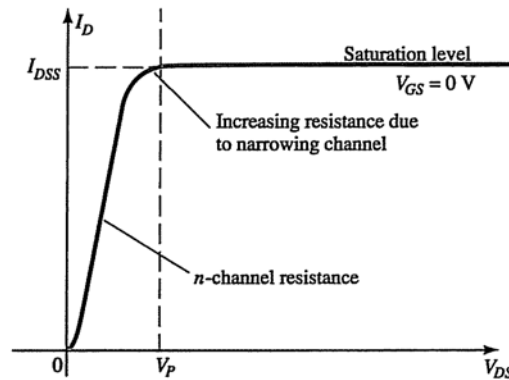
شکل ۶-۳: n-کانال JFET را برای حالت $V_{GS} = 0\text{ V}$ و $V_{DS} > 0\text{ V}$

از طرف سورس به درین افزایش می‌یابند، همانند شکل ۶-۴ که در آن ولتاژ در بالا و پایین کانال به ترتیب 1.5 V و 0.5 V است. ولتاژ مثبت این نواحی با توجه به صفر بودن ولتاژ گیت موجب می‌شود که اتصال pn موجود در بایاس مخالف قرار گیرد. کانال میان درین و سورس به صورت یک مقاومت عمل می‌کند، بنابراین اگر ولتاژ V_{DS} را افزایش دهیم بر اساس قانون اهم به صورت تقریباً خطی جریان هم افزایش می‌یابد (شکل ۶-۵).



شکل ۶-۴: تغییر ولتاژ بایاس معکوس اتصال pn ، n-کانال JFET

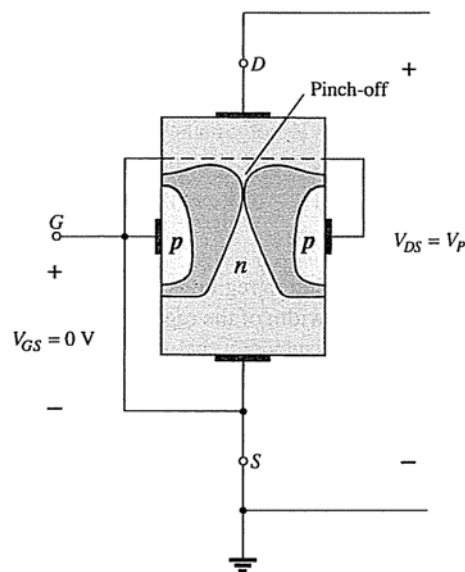
PDF Eraser Free



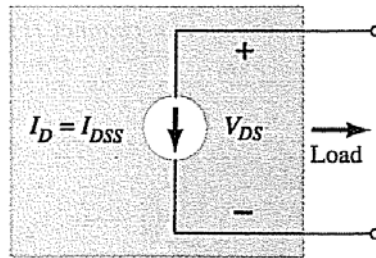
شکل ۶-۵: منحنی تغییرات I_D بر حسب تغییرات V_{DS} برای $V_{GS} = 0\text{ V}$

البته هر چه ولتاژ در ناحیه کانال بیشتر باشد بایاس مخالف اتصال pn افزایش یافته و عرض ناحیه تخلیه نیز بیشتر می‌شود. این امر باعث می‌گردد که مسیر کانال میانی باریک‌تر شده و مقاومت کانال افزایش یابد. توجه داشته باشید که در این حالت $I_G = 0\text{ A}$ است.

با افزایش ولتاژ V_{DS} به حد ولتاژ V_P ناحیه تخلیه درون کانال آن قدر گسترش می‌یابد که از دو طرف تقریباً به هم می‌رسند اما کانالی باریک میان آنها باقی می‌ماند. از این مرحله به بعد دیگر افزایش ولتاژ V_{DS} تأثیری در کاهش عرض کانال نداشته جریان در مقدار $I_D = I_{DSS}$ ثابت باقی می‌ماند. شکل‌های ۶-۶ و ۶-۷ به ترتیب ترانزیستور JFET را در حالت $V_{DS} = V_P$ و مدار معادل آن را برای $V_{DS} > V_P$ نمایش می‌دهند. در شکل اخیر I_{DSS} حداکثر جریان درین یک JFET است و با شرایط $V_{GS} = 0$ و $V_{DS} > V_P$ تعریف می‌شود.



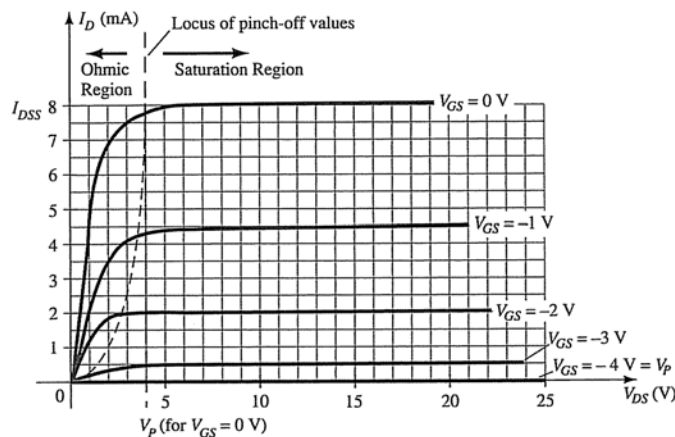
شکل ۶-۶: حالت پینچ ($V_{GS} = 0\text{ V}$ و $V_{DS} = V_P$)



شکل ۶-۷: منبع جریان معادل $V_{GS} = 0\text{ V}$ و $V_{DS} > V_P$

$$V_{GS} < 0\text{ V}$$

ولتاژ V_{GS} ، ولتاژ کنترل کننده JFET است، همان گونه که منحنی تغییرات I_C بر حسب تغییرات V_{CE} در ترانزیستور برای مقادیر متفاوت I_B رسم می‌شدند، در مورد JFET نیز منحنی تغییرات I_D بر حسب تغییرات V_{DS} نیز برای مقادیر متفاوت V_{GS} قابل ترسیم است (شکل ۶-۸). برای ترانزیستور اثر میدانی n-کانال هر چه ولتاژ V_{GS} منفی تر باشد (ولتاژ گیت از سورس کمتر شود)، سطح جریان I_D پایین تر می‌آید. منحنی مشخصه خروجی یک ترانزیستور JFET با $V_P = -4\text{ V}$ و $I_{DSS} = 8\text{ mA}$ در شکل ۶-۹ به نمایش درآمده است.



شکل ۶-۸: منحنی مشخصه خروجی JFET n-کانال برای $V_P = -4\text{ V}$ و $I_{DSS} = 8\text{ mA}$

سطحی از ولتاژ V_{GS} که منجر به $I_D = 0$ شود با $V_{GS} = V_P$ تعریف می‌شود که ولتاژ V_P برای JFET نوع n-کانال منفی و برای p-کانال مثبت است. در شکل فوق نواحی اهمی و تقویت خطی و مکان هندسی مقادیر **پینچ** ملاحظه می‌شود که به صورت سهموی برای مقادیر منفی تر V_{GS} (برای JFET نوع n-کانال) کاهش می‌یابد.

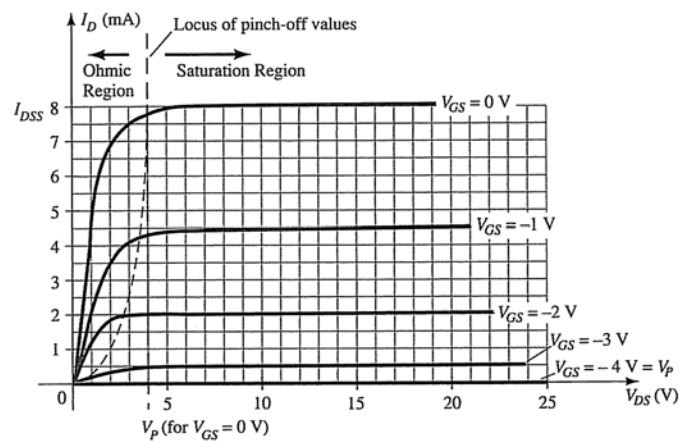
در حالت $V_{GS} = V_P$ جریان ترانزیستور اثر میدانی بسیار کاهش یافته و به سطح صفر می‌رسد که به آن حالت قطع می‌گویند. بخش سمت راست مکان هندسی را ناحیه جریان ثابت و اشباع هم می‌نامند.

مقاومت کنترل شونده توسط ولتاژ

بخش سمت چپ مکان هندسی پینچ به ناحیه اهمی یا ناحیه کنترل شونده توسط ولتاژ موسوم است. از شکل ۹-۶ می‌توان تشخیص داد که شیب منحنی که مرتبط با مقاومت بین سورس و درین است برای $V_{DS} < V_P$ تابعی از V_{GS} است. هر چه ولتاژ V_{GS} برای JFET نوع n-کانال منفی‌تر گردد مقدار مقاومت بیشتر می‌شود. رابطه زیر تقریبی از مقدار مقاومت مذکور برحسب ولتاژ V_{GS} است

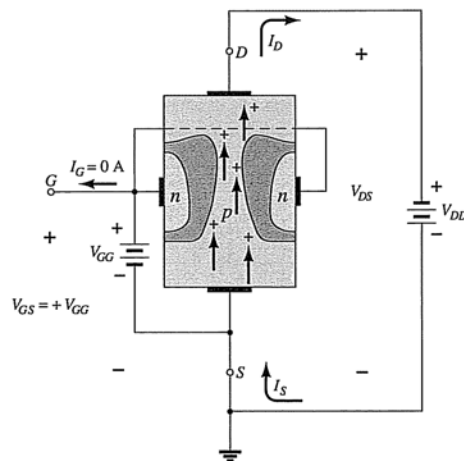
$$r_d = \frac{r_0}{\left(1 - \frac{V_{GS}}{V_P}\right)^2} \quad (۱-۶)$$

که در آن r_0 مقدار مقاومت به ازاء $V_{GS} = 0 \text{ V}$ و r_d مقدار مقاومت به ازاء V_{GS} مورد نظر است.



شکل ۹-۶: منحنی مشخصه خروجی JFET n-کانال برای $V_P = -4 \text{ V}$ و $I_{DSS} = 8 \text{ mA}$

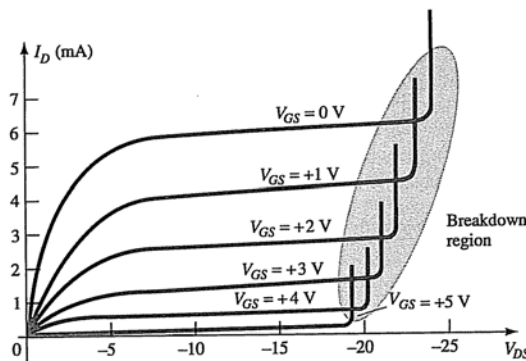
برای JFET نوع n-کانال $V_P = -6 \text{ V}$ و $V_{GS} = 0 \text{ V}$ با $r_0 = 10 \text{ k}\Omega$ ، برای $V_{GS} = -3 \text{ V}$ مقدار r_d برابر $40 \text{ k}\Omega$ خواهد بود.



شکل ۱۰-۶: JFET p-کانال

JFET نوع p-کانال

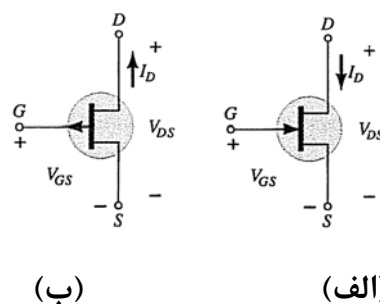
در شکل ۶-۱۰ یک JFET نوع p-کانال با ولتاژ تغذیه منفی را ملاحظه می‌کنید. در این شکل پلاریته ولتاژهای V_{GS} و V_{DS} و جهت جریان‌های داده شده جهت واقعی است. اعمال ولتاژ مثبت به گیت موجب بایاس معکوس اتصال pn شده و با افزایش ولتاژ گیت نسبت به سورس ناحیه تخلیه در نزدیکی درین گسترش بیشتری می‌یابد. در شکل ۶-۱۱ منحنی مشخصه خروجی JFET نوع p-کانال با I_{DSS} برابر ۶ میلی‌آمپر و ولتاژ پینچ $V_{GS} = 6\text{ V}$ نمایش داده شده است. همان گونه که در شکل ملاحظه می‌شود با افزایش دامنه ولتاژ V_{DS} ، منحنی‌ها به صورت ناگهانی افزایش می‌یابند اسن منطقه از منحنی مشخصه موسوم به ناحیه شکست است و باقی ماندن خروجی در این ناحیه موجب آسیب دیدن دائمی JFET می‌گردد (این حالت در مورد JFET نوع n-کانال هم وجود دارد، اما در شکل قبلی نشان داده نشده بود). البته اگر در طراحی مدار از ورود ترانزیستور اثر میدانی به سطحی که با $V_{DS_{max}}$ در برگه مشخصات فنی ذکر شده است اجتناب گردد، ترانزیستور به خوبی برای تمام مقادیر مجاز V_{GS} مورد استفاده در مدار کار خواهد کرد.



شکل ۶-۱۱: منحنی مشخصه خروجی JFET n-کانال برای $V_P = -4\text{ V}$ و $I_{DSS} = 8\text{ mA}$

نماد JFET

نماد ترانزیستورهای اثر میدانی n-کانال و p-کانال به ترتیب در شکل ۶-۱۲ الف و ب نمایش داده شده است. جهت پیکان مبین جهت pn، گیت نسبت به کانال است.



شکل ۶-۱۲: نماد ترانزیستورهای اثر میدانی (الف) n-کانال و (ب) p-کانال

منحنی‌های مشخصه

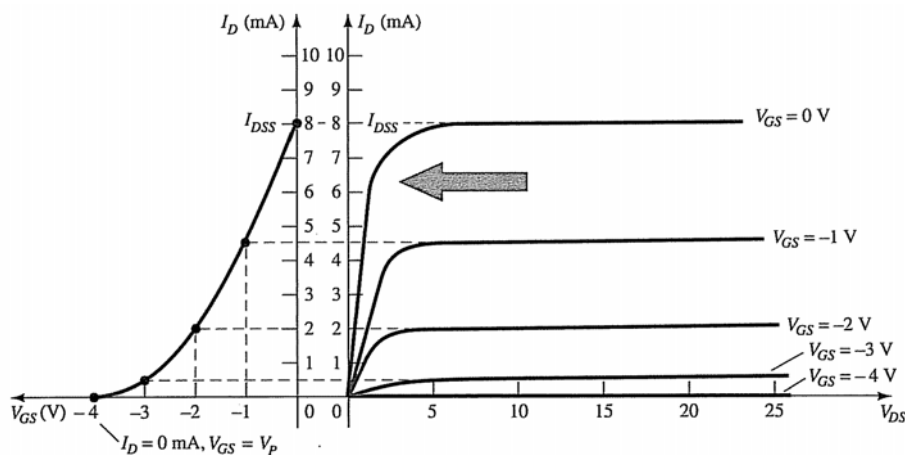
در ترانزیستور رابطه میان جریان خروجی و ورودی به صورت زیر است

$$I_C = f(I_B) = \beta I_B \quad (۲-۶)$$

در تحلیل مدار معمولاً β ثابت فرض شده و با دو برابر شده I_B ، I_C نیز دو برابر می‌گردد. اما چنین رابطه‌ای بین ورودی و خروجی JFET وجود ندارد. بر اساس رابطه شاگلی، رابطه بین I_D و V_{GS} به صورت زیر است

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \quad (۳-۶)$$

بخش دوم رابطه فوق بین I_D و V_{GS} غیر خطی است و موجب می‌گردد I_D تقریباً نمایی با کاهش دامنه V_{GS} افزایش یابد. شکل ۱۳-۶ منحنی I_D را بر حسب V_{GS} نمایش می‌دهد.



شکل ۱۳-۶: منحنی تبدیل I_D و V_{GS}

رابطه (۳-۶) را به صورت زیر هم می‌توان نوشت

$$V_{GS} = V_P \left(1 - \sqrt{\frac{I_D}{I_{DSS}}} \right) \quad (۴-۶)$$

بر اساس معادلات فوق به سادگی می‌توان جدول ۱-۶ را استنتاج کرد

V_{GS}	I_D
0	I_{DSS}
$0.3V_P$	$I_{DSS}/2$
$0.5V_P$	$I_{DSS}/4$
V_P	0 mA

جدول ۱-۶: I_D بر حسب V_{GS} با استفاده از رابطه شاگلی

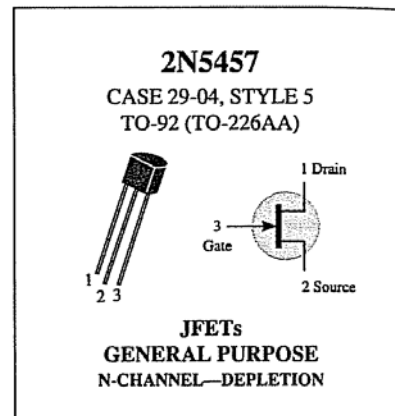
PDF Eraser Free

با توجه به هم علامت بودن V_{GS} و V_P همین رابطه در مورد JFET نوع p-کانال نیز صادق است.

برگه مشخصات فنی

در برگه مشخصات فنی JFET، مشخصات منفی مختلفی همانند مقادیر حداکثری، مشخصات الکتریکی، مشخصات JFET در حالت سوئیچینگ و سیگنال کوچک ارائه می‌گردد، برگه‌های مشخصات کامل‌تر شامل نمودارها و منحنی‌های مختلفی همانند منحنی مشخصات و تغییرات پارامترهای مهم نیز می‌شود. شکل ۶-۱۴ نمونه‌ای از برگه مشخصات یک JFET را نشان می‌دهد.

MAXIMUM RATINGS			
Rating	Symbol	Value	Unit
Drain-Source Voltage	V_{DS}	25	Vdc
Drain-Gate Voltage	V_{DG}	25	Vdc
Reverse Gate-Source Voltage	V_{GSR}	-25	Vdc
Gate Current	I_G	10	mAdc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	310 2.82	mW mW/°C
Junction Temperature Range	T_J	125	°C
Storage Channel Temperature Range	T_{stg}	-65 to +150	°C

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

OFF CHARACTERISTICS

Gate-Source Breakdown Voltage ($I_G = -10 \mu\text{Adc}$, $V_{DS} = 0$)	$V_{(BR)GSS}$	-25	-	-	Vdc
Gate Reverse Current ($V_{GS} = -15 \text{Vdc}$, $V_{DS} = 0$) ($V_{GS} = -15 \text{Vdc}$, $V_{DS} = 0$, $T_A = 100^\circ\text{C}$)	I_{GSS}	-	-	-1.0 -200	nAdc
Gate Source Cutoff Voltage ($V_{DS} = 15 \text{Vdc}$, $I_D = 10 \text{nAdc}$)	$V_{GS(off)}$	-0.5	-	-6.0	Vdc
Gate Source Voltage ($V_{DS} = 15 \text{Vdc}$, $I_D = 100 \mu\text{Adc}$)	V_{GS}	-	-2.5	-	Vdc

ON CHARACTERISTICS

Zero-Gate-Voltage Drain Current* ($V_{DS} = 15 \text{Vdc}$, $V_{GS} = 0$)	I_{DSS}	1.0	3.0	5.0	mAdc
---	-----------	-----	-----	-----	------

SMALL-SIGNAL CHARACTERISTICS

Forward Transfer Admittance Common Source* ($V_{DS} = 15 \text{Vdc}$, $V_{GS} = 0$, $f = 1.0 \text{kHz}$)	$ y_{fs} $	1000	-	5000	μmhos
Output Admittance Common Source* ($V_{DS} = 15 \text{Vdc}$, $V_{GS} = 0$, $f = 1.0 \text{kHz}$)	$ y_{os} $	-	10	50	μmhos
Input Capacitance ($V_{DS} = 15 \text{Vdc}$, $V_{GS} = 0$, $f = 1.0 \text{MHz}$)	C_{iss}	-	4.5	7.0	pF
Reverse Transfer Capacitance ($V_{DS} = 15 \text{Vdc}$, $V_{GS} = 0$, $f = 1.0 \text{MHz}$)	C_{rss}	-	1.5	3.0	pF

*Pulse Test: Pulse Width $\leq 630 \text{ms}$; Duty Cycle $\leq 10\%$

شکل ۶-۱۴: برگه مشخصات فنی JFET n-کانال 2N5457

PDF Eraser Free

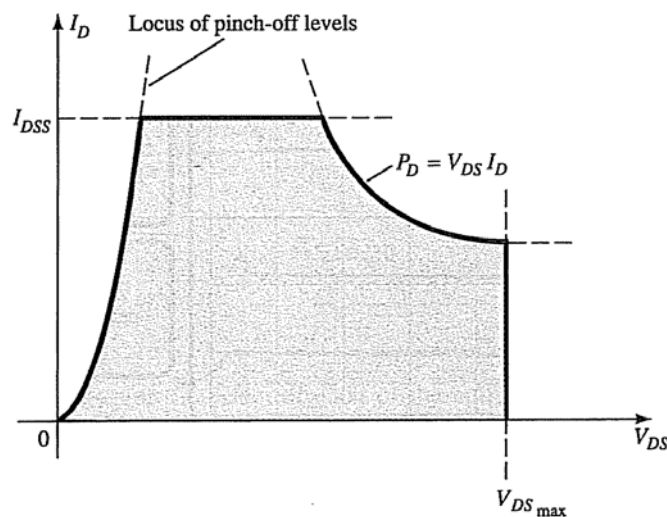
مهمترین از اطلاعات ارائه شده در برگه مشخصات فنی عبارتند از:

مقادیر حداکثری: شامل حداکثر ولتاژ بین پایه‌های مشخص، حداکثر جریانها و حداکثر توان تلفاتی بر روی قطعه. در مورد حداکثر مقادیر ولتاژ، V_{GSR} حداکثر ولتاژ معکوس V_{GS} است (که در برخی برگه‌های مشخصات فنی با BV_{DSS} نمایش داده می‌شود که بیانگر ولتاژ شکست در حالتی است که درین و سورس اتصال کوتاه شده باشند). جریان گیت معمولاً صفر است اما اگر اتصال گیت- سورس در بایاس مستقیم قرار داده شود $I_{G_{max}}$ حداکثر جریان عبوری مجاز از آن است که برای این قطعه برابر 10 mA است. در مورد حداکثر توان تلفاتی رابطه زیر برقرار است که مشابه رابطه ترانزیستور دوقطبی است

$$P_D = V_{DS} I_D \quad (۵-۶)$$

مشخصات الکتریکی: مهمترین مشخصات الکتریکی ولتاژ پینچ (V_P) برای حالت "قطع" و جریان I_{DSS} برای حالت "روشن" است. در این مثال $V_P = V_{GS(off)}$ در محدوده 5 V - تا 6 V - و جریان I_{DSS} در محدوده 1 mA تا 5 mA است.

محدوده کار JFET برای ناحیه جریان ثابت (مشابه ناحیه فعال برای ترانزیستور دوقطبی) مطابق شکل ۶-۱۵، محدوده‌ای است که با مرزهای ناحیه اهمی، حداکثر جریان درین، حداکثر توان تلفاتی و حداکثر ولتاژ درین- سورس مشخص می‌گردد.



شکل ۶-۱۵: محدوده کار ترانزیستور اثر میدانی

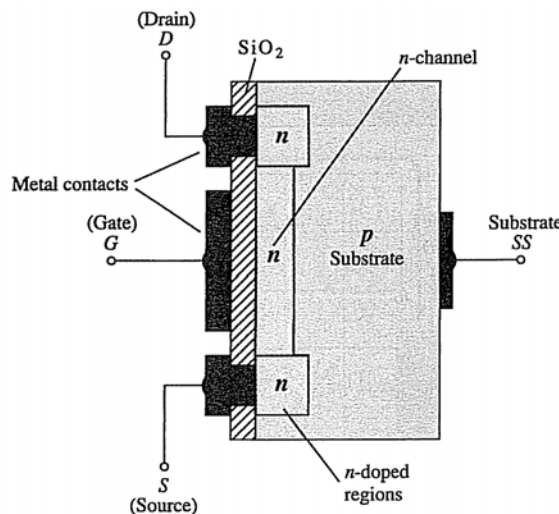
بخش مهم دیگر مشخصات فنی مربوط به حالت کار سیگنال کوچک است که در فصول بعدی کتاب مورد بحث قرار می‌گیرد.

ترانزیستور MOSFET نوع تخلیه‌ای

با توجه به تفاوت نحوه عملکرد دو نوع MOSFET تخلیه‌ای و افزایشی، نحوه عملکرد آنها به صورت جداگانه توضیح داده می‌شود. در این بخش عملکرد MOSFET تخلیه‌ای بیان می‌گردد. مشخصه این نوع MOSFET مشابه عملکرد JFET در ناحیه بین قطع و اشباع در I_{DSS} است و علاوه بر آن دارای این ویژگی است که مشخصه آن در پلاریته مخالف V_{GS} نیز گسترش می‌یابد.

ساختار پایه

ساختار پایه MOSFET تخلیه‌ای n-کانال در شکل ۶-۱۶ نمایش داده شده است. چنانچه در شکل مشاهده می‌گردد این نوع FET بر روی یک نیمه‌هادی سیلیکن نوع p که زیربنا (SS) نام دارد ساخته می‌شود (در برخی موارد پایه زیربنا مستقیماً به سورس اتصال یافته است). پایه‌های S و D به ترتیب سورس و درین هستند که با اتصال فلزی از درون اکسید به دو سر کانال اتصال یافته‌اند. پایه G که با اکسید سیلیکن از کانال بین سورس و درین جدا شده است با اتصال فلزی به اکسید، گیت را تشکیل می‌دهد. بنابراین هیچ اتصال الکتریکی مستقیمی بین پایه گیت و کانال در MOSFET نیست.

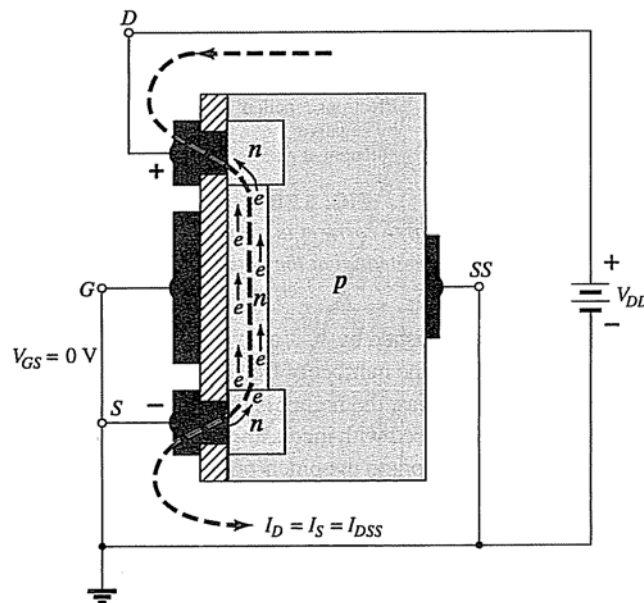


شکل ۶-۱۶: ساختار کلی MOSFET تخلیه‌ای n-کانال

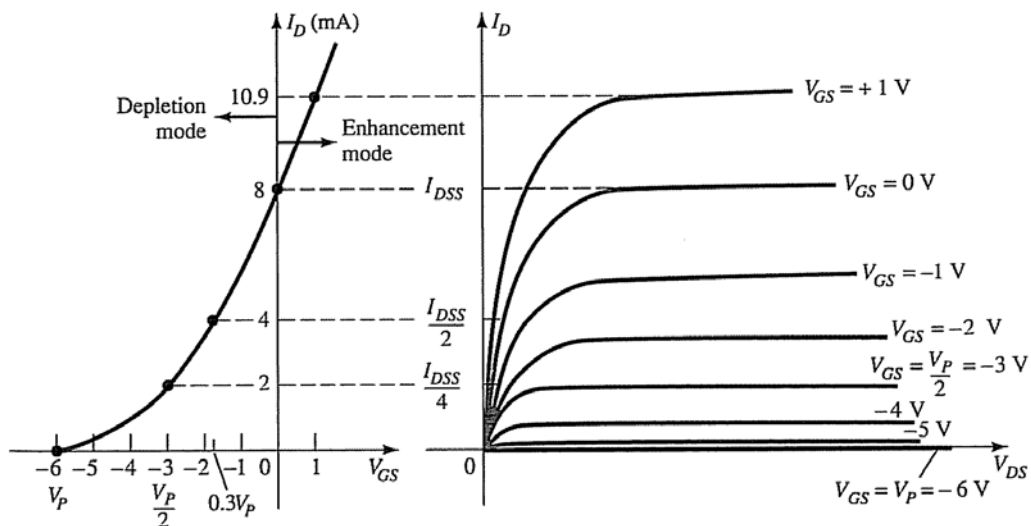
وجود لایه اکسید SiO_2 در ساختار MOSFET موجب امپدانس ورودی و خروجی زیاد آن می‌شود که ویژگی بسیار مطلوبی برای MOSFET محسوب می‌گردد. بنابراین در مورد MOSFET نیز برای مدار بایاس dc جریان گیت (I_G) صفر است. به دلیل وجود عایق (لایه اکسید) میان گیت و نیمه‌هادی در برخی موارد به این قطعه FET با گیت ایزوله یا IGFET نیز می‌گویند.

مشخصات و اصول عملکرد

در شکل ۶-۱۷ ولتاژ بین گیت و سورس و با اتصال آنها به یکدیگر 0 V ولت قرار داده شده و ولتاژ درین برابر ولتاژ مثبت V_{DD} است. در این حالت مشابه JFET جریانی حاصل از حرکت الکترون‌ها در داخل کانال n وجود می‌آید که این جریان با I_{DSS} نشان داده می‌شود (شکل ۶-۱۸).



شکل ۶-۱۷: MOSFET تخلیه‌ای n-کانال با $V_{GS} = 0\text{ V}$ و اعمال V_{DD}

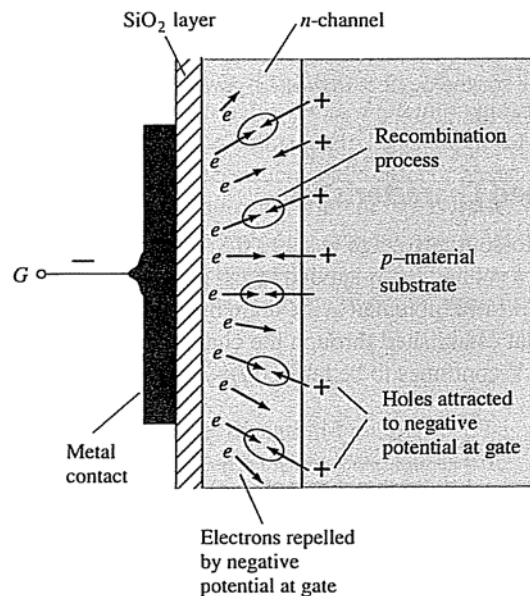


شکل ۶-۱۸: مشخصه انتقالی و درین برای یک MOSFET تخلیه‌ای n-کانال

با اعمال ولتاژ منفی به V_{GS} ، مثلاً -1 V ، وجود ولتاژ منفی بر روی پایه گیت موجب دور شدن الکترون آنها از لایه اکسید شده و راندن آنها به سمت زیربنای نوع p شده و حفره‌ها یعنی بارهای مخالف را از زیربنای p

PDF Eraser Free

جذب می‌کند (مطابق شکل ۶-۱۹). متناسب با دامنه ولتاژ منفی گیت نسبت به سورس، بخشی از الکترون‌های کانال با حفره‌های جذب شده از زیرینا ترکیب شده و در نتیجه با افزایش دامنه ولتاژ منفی V_{GS} جریان عبوری از کانال (I_D) کاهش می‌یابد (شکل ۶-۱۸) تا سطح ولتاژ V_P که موجب صفر شدن جریان کانال می‌گردد (شبیه JFET).



شکل ۶-۱۹: کاهش بارهای آزاد در کانال MOSFET تخلیه‌ای n-کانال بر اساس اعمال ولتاژ منفی به گیت

با اعمال ولتاژ مثبت به گیت نسبت به سورس، این ولتاژ موجب جذب الکترون (حامل‌های اقلیت) از زیرینا به داخل کانال و افزایش تعداد الکترون‌ها (جریان نشتی) و در نتیجه جریان عبوری از کانال افزایش می‌یابد. با زیادتر شدن ولتاژ مثبت V_{GS} جریان به صورت فزاینده‌ای افزایش پیدا می‌کند. با توجه به افزایش سریع جریان درین با زیادتر شدن ولتاژ گیت نسبت به سورس افزایش بیش از حد آن (مثلاً $V_{GS} = 4\text{ V}$ برای این MOSFET) می‌تواند موجب فراتر رفتن جریان درین از $I_{D_{max}}$ شده و ترانزیستور اثر میدانی آسیب ببیند.

با توجه به توضیحات فوق ولتاژ مثبت V_{GS} موجب افزایش حامل‌های آزاد (اکثریت) نسبت به حالت $V_{GS} = 0\text{ V}$ شده و بنابراین این ناحیه به نام ناحیه افزایشی موسوم است در حالی که ناحیه بین قطع و سطح اشباع I_{DSS} ، ناحیه تخلیه‌ای نامیده می‌شود.

مثال: مشخصه انتقالی MOSFET تخلیه‌ای n-کانال با $I_{DSS} = 10\text{ mA}$ و $V_P = -4\text{ V}$ را ترسیم کنید.

می‌دانیم.

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

PDF Eraser Free

$$V_{GS} = 0 \text{ V}, \quad I_D = I_{DSS} = 10 \text{ mA}$$

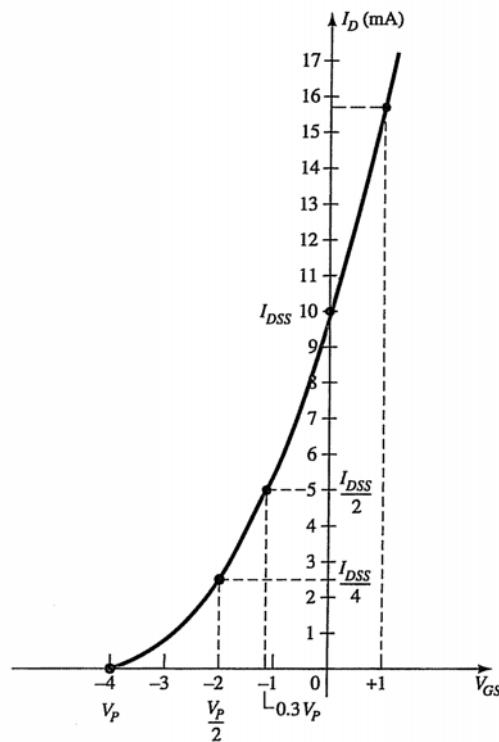
$$V_{GS} = V_P = -4 \text{ V}, \quad I_D = 0 \text{ mA}$$

$$V_{GS} = \frac{V_P}{2} = \frac{-4 \text{ V}}{2} = -2 \text{ V}, \quad I_D = \frac{I_{DSS}}{4} = \frac{10 \text{ mA}}{4} = 2.5 \text{ mA}$$

$$I_D = \frac{I_{DSS}}{2} = \frac{10 \text{ mA}}{2} = 5 \text{ mA}, \quad V_{GS} = 0.3V_P = 0.3(-4 \text{ V}) = -1.2 \text{ V}$$

$$V_{GS} = 1 \text{ V}, \quad I_D = (10 \text{ mA}) \left(1 - \frac{1}{-4}\right)^2 = (10 \text{ mA})(1 - 0.25)^2 = (10 \text{ mA})(1.5625) \cong 15.63 \text{ mA}$$

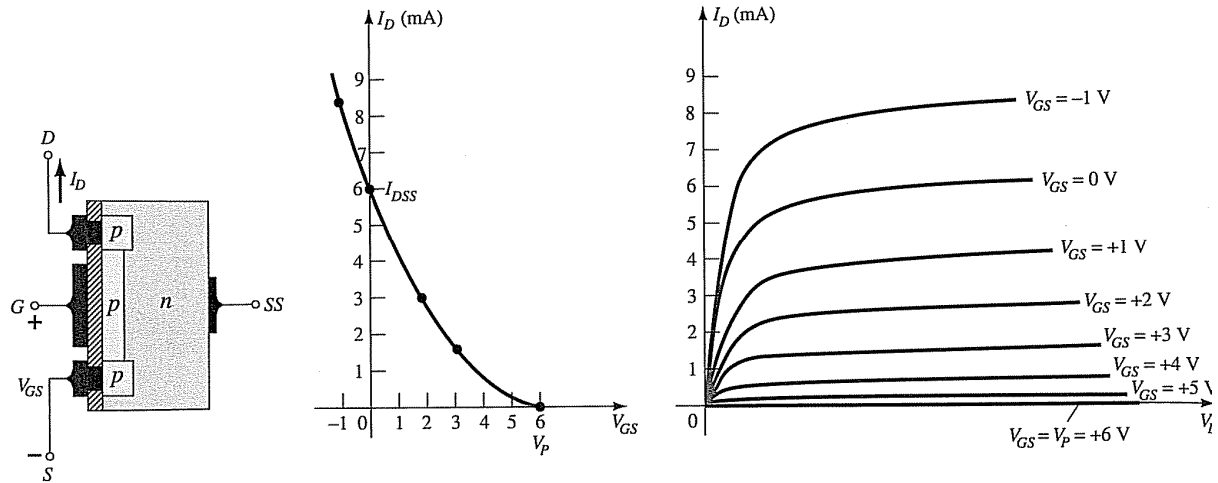
شکل ۱۶-۲۰ مشخصه انتقالی را برای این مثال نمایش می‌دهد.



شکل ۲۰-۶: مشخصه انتقالی MOSFET تخلیه‌ای n-کانال موضوع مثال

MOSFET تخلیه‌ای p-کانال

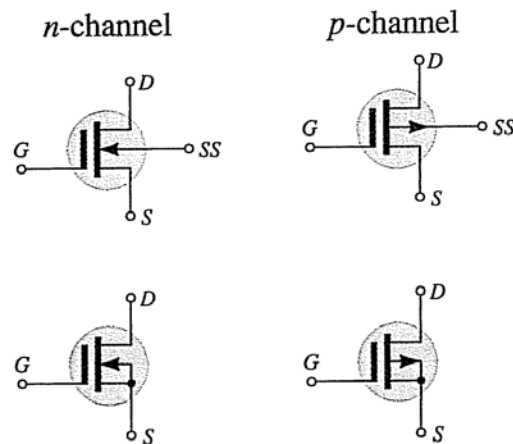
ساختار این MOSFET درست معکوس نوع n-کانال است و پلاریته ولتاژها و جهت جریان‌ها نیز معکوس می‌باشد، مشخصه V_{DS} مشابه شکل ۶-۱۸ است با این تفاوت که ولتاژ V_{DS} مقادیر منفی دارد اما I_D مثبت است (چون جهت جریان تعریف شده برای آن معکوس است) و V_{GS} نیز پلاریته معکوس دارد. شکل ۶-۲۱ ساختار یک MOSFET تخلیه‌ای p-کانال را همراه با مشخصه‌های مهم آن نمایش می‌دهد.



شکل ۶-۲۱: ساختار MOSFET تخلیه‌ای p-کانال و مشخصه‌های مهم آن

نماد و برگه مشخصات فنی

شکل ۶-۲۲ نماد MOSFET‌های تخلیه‌ای n-کانال و p-کانال را نمایش می‌دهد که در آن فاصله بین گیت و کانال DS مبین لایه اکسید است. تفاوت میان نمادهای پایینی و بالایی مربوط به انواع MOSFET‌های تخلیه‌ای است که در آنها زیربنا به سورس اتصال دارد.



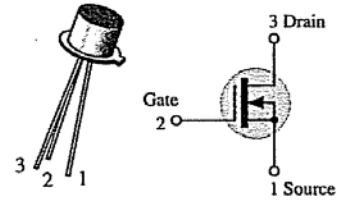
شکل ۶-۲۲: نماد MOSFET‌های تخلیه‌ای n-کانال و p-کانال

در شکل ۶-۲۳ برگه مشخصات فنی یک MOSFET تخلیه‌ای ارائه شده که بسیار شبیه مشخصات فنی JFET است، اما از آنجا که در این نوع ترانزیستور اثر میدانی I_D می‌تواند از I_{DSS} فراتر رود، مقدار دیگری نیز برای جریان I_D جهت مقادیر مثبت V_{GS} (برای نوع n-کانال) ارائه شده است. در این شکل جریان $I_{D(on)} = 9 \text{ mA}$ برای $V_{GS} = 3.5 \text{ V}$ و $V_{DS} = 10 \text{ V}$ داده شده است.

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain-Source Voltage 2N3797	V_{DS}	20	Vdc
Gate-Source Voltage	V_{GS}	± 10	Vdc
Drain Current	I_D	20	mAdc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	200 1.14	mW mW/°C
Junction Temperature Range	T_J	+175	°C
Storage Channel Temperature Range	T_{stg}	-65 to +200	°C

2N3797

CASE 22-03, STYLE 2
TO-18 (TO-206AA)MOSFETs
LOW POWER AUDIO
N-CHANNEL - DEPLETIONELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

OFF CHARACTERISTICS

Drain Source Breakdown Voltage ($V_{GS} = -7.0\text{ V}$, $I_D = 5.0\ \mu\text{A}$) 2N3797	$V_{(BR)DSX}$	20	25	-	Vdc
Gate Reverse Current (1) ($V_{GS} = -10\text{ V}$, $V_{DS} = 0$) ($V_{GS} = -10\text{ V}$, $V_{DS} = 0$, $T_A = 150^\circ\text{C}$)	I_{GSS}	-	-	1.0 200	pAdc
Gate Source Cutoff Voltage ($I_D = 2.0\ \mu\text{A}$, $V_{DS} = 10\text{ V}$) 2N3797	$V_{GS(off)}$	-	-5.0	-7.0	Vdc
Drain-Gate Reverse Current (1) ($V_{DG} = 10\text{ V}$, $I_S = 0$)	I_{DGO}	-	-	1.0	pAdc

ON CHARACTERISTICS

Zero-Gate-Voltage Drain Current ($V_{DS} = 10\text{ V}$, $V_{GS} = 0$) 2N3797	I_{DSS}	2.0	2.9	6.0	mAdc
On-State Drain Current ($V_{DS} = 10\text{ V}$, $V_{GS} = +3.5\text{ V}$) 2N3797	$I_{D(on)}$	9.0	14	18	mAdc

SMALL-SIGNAL CHARACTERISTICS

Forward Transfer Admittance ($V_{DS} = 10\text{ V}$, $V_{GS} = 0$, $f = 1.0\text{ kHz}$) 2N3797	$ Y_{fs} $	1500	2300	3000	μmhos
($V_{DS} = 10\text{ V}$, $V_{GS} = 0$, $f = 1.0\text{ MHz}$) 2N3797		1500	-	-	
Output Admittance ($I_{DS} = 10\text{ V}$, $V_{GS} = 0$, $f = 1.0\text{ kHz}$) 2N3797	$ Y_{os} $	-	27	60	μmhos
Input Capacitance ($V_{DS} = 10\text{ V}$, $V_{GS} = 0$, $f = 1.0\text{ MHz}$) 2N3797	C_{iss}	-	6.0	8.0	pF
Reverse Transfer Capacitance ($V_{DS} = 10\text{ V}$, $V_{GS} = 0$, $f = 1.0\text{ MHz}$)	C_{rss}	-	0.5	0.8	pF

FUNCTIONAL CHARACTERISTICS

Noise Figure ($V_{DS} = 10\text{ V}$, $V_{GS} = 0$, $f = 1.0\text{ kHz}$, $R_S = 3\text{ megohms}$)	NF	-	3.8	-	dB
---	----	---	-----	---	----

(1) This value of current includes both the FET leakage current as well as the leakage current associated with the test socket and fixture when measured under best attainable conditions.

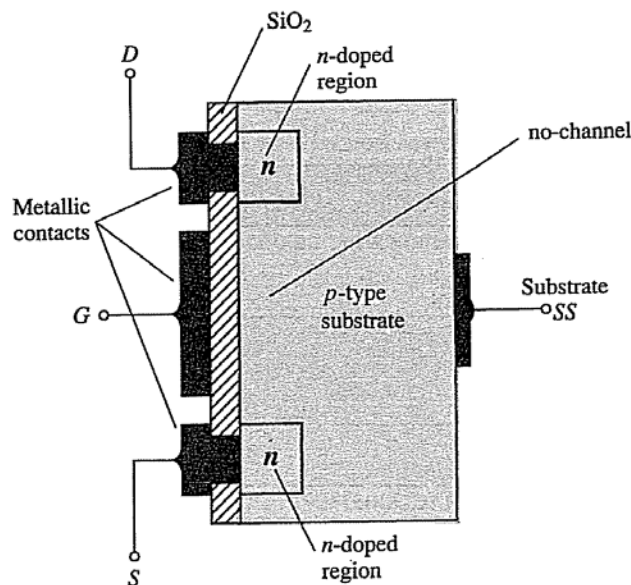
شکل ۶-۲۳: برگه مشخصات فنی MOSFET تخلیه‌ای n-کانال

ترانزیستور MOSFET نوع افزایشی

هر چند MOSFET نوع تخلیه‌ای و افزایشی به لحاظ ساختار و عملکرد تشابهاتی با یکدیگر دارند اما مشخصه MOSFET افزایشی با MOSFET تخلیه‌ای و سایر قطعاتی که پیش از این با آنها آشنا شدیم متفاوت است. در MOSFET افزایشی منحنی انتقالی توسط معادله شاکی تعریف نمی‌شود و جریان درین تا وقتی ولتاژ بین گیت و سورس به دامنه مشخصی نرسد در حالت قطع خواهد بود ($I_D = 0 \text{ mA}$). در MOSFET افزایشی n-کانال کنترل جریان با اعمال ولتاژ مثبت بین گیت و سورس انجام می‌شود نه با اعمال ولتاژ منفی همانند آنچه در مورد JFET n-کانال و MOSFET تخلیه‌ای n-کانال گفته شد.

ساختار پایه

ساختار کلی MOSFET افزایشی n-کانال در شکل ۶-۲۴ نمایش داده شده است. همان‌گونه که در شکل دیده می‌شود بر روی یک قطعه سیلیکن نوع p، دو قسمت با ناخالصی نوع n قرار گرفته‌اند که مجزای از یکدیگرند. اتصال الکتریکی به زیربنای نوع p با SS نمایش داده شده است و اتصال‌های الکتریکی درین و سورس (D و S) نیز همانند MOSFET تخلیه‌ای با عبور از داخل اکسید سیلیکن به نیمه‌هادی نوع n متصل گردیده‌اند. همانند حالت قبل اتصال فلز به سطح اکسید سیلیکن نیز پایه گیت (G) را شکل می‌دهد. به لحاظ ساختاری MOSFET افزایشی شبیه MOSFET تخلیه‌ای است با این تفاوت که در این ترانزیستور در حالت عادی کانالی بین سورس و درین وجود ندارد.

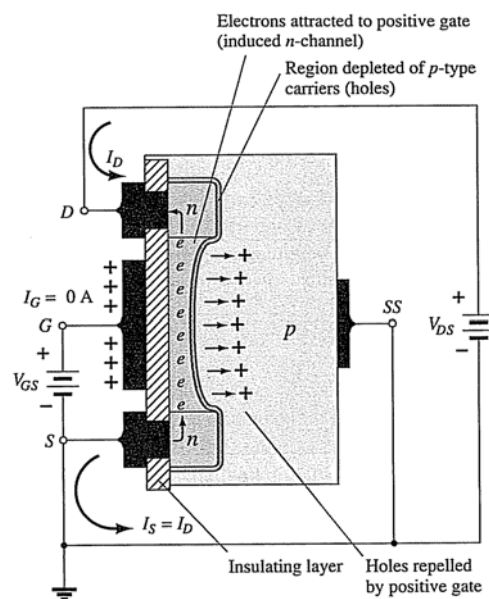


شکل ۶-۲۴: ساختار کلی MOSFET افزایشی n-کانال

مشخصات و اصول عملکرد

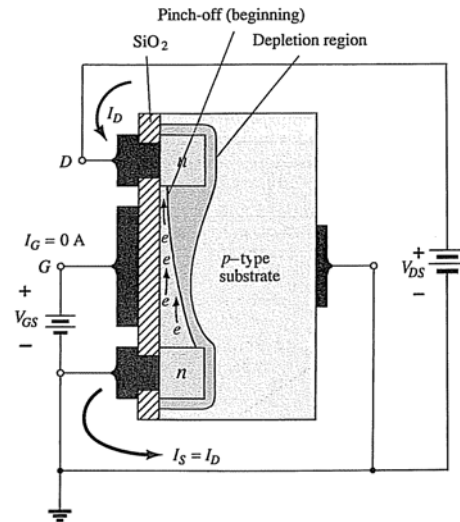
اگر ولتاژ 0 V به V_{GS} وصل گردد و ولتاژ مثبتی بین درین و سورس برقرار شود، بر خلاف MOSFET تخلیه‌ای به دلیل عدم وجود کانال نوع n (که دارای حامل‌های آزاد قابل ملاحظه‌ای باشد) همچنان 0 mA باقی می‌ماند، درست بر خلاف MOSFET تخلیه‌ای و JFET که جریان برابر $I_D = I_{DSS}$ است.

در شکل ۶-۲۵ هر دو ولتاژ V_{GS} و V_{DS} مثبت هستند. ولتاژ مثبت بر روی گیت موجب عقب راندن حفره‌ها در داخل زیربنا شده و ناحیه نزدیک اکسید از حامل‌های اکثریت (حفره‌ها) تخلیه شده و فقط حامل‌های اقلیت (الکترون‌ها) جذب این ناحیه شده و بدین ترتیب به صورت یک کانال دارای الکترون میان مناطق درین و سورس شکل می‌گیرد، با افزایش ولتاژ گیت میزان الکترون به حدی می‌رسد که جریان قابل توجهی بین درین و سورس برقرار می‌شود. سطح ولتاژی که منجر به برقراری این جریان قابل توجه می‌شود به ولتاژ آستانه معروف است و با V_T نمایش داده می‌شود. در برگه مشخصات فنی MOSFET این ولتاژ با $V_{GS(Th)}$ نمایش داده می‌شود ولی ما در ادامه بحث همچنان از V_T استفاده خواهیم کرد.



شکل ۶-۲۵: شکل‌گیری کانال در MOSFET افزایشی n-کانال

هر دو نوع MOSFET افزایشی و تخلیه‌ای دارای ناحیه افزایشی هستند، اما عنوان افزایشی فقط برای MOSFET نوع دوم استفاده می‌شود چون تنها ناحیه کنترلی جریان درین است. با افزایش V_{GS} از سطح ولتاژ آستانه چگالی بارهای آزاد (الکترون‌ها) افزایش یافته و جریان درین افزایش می‌یابد. اگر ولتاژ V_{GS} را ثابت نگه داریم، با افزایش ولتاژ V_{DS} جریان به حد اشباعی می‌رسد که برای JFET و MOSFET تخلیه‌ای مشاهده می‌شود. ثابت باقی ماندن جریان V_{DS} به دلیل حالت پینچ است که در نزدیکی درین مطابق اتفاق می‌افتد (شکل ۶-۲۶). با توجه به این شکل می‌توان نوشت

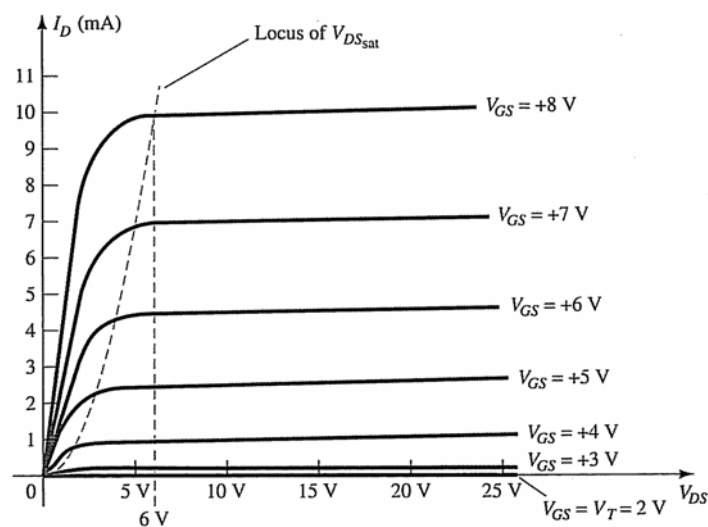


شکل ۶-۲۶: تغییر در کانال و ناحیه تخلیه با ثابت ماندن V_{GS} و افزایش V_{DS}

$$V_{DG} = V_{DS} - V_{GS} \quad (۶-۶)$$

اگر V_{GS} را در ولتاژی مثلاً ۸ V ثابت نگه داریم و V_{DS} را از ۲ V به ۵ V افزایش دهیم آنگاه از ۶ V به ۳ V کاهش می‌یابد. این کاهش ولتاژ گیت به درین نیروی جذب حامل‌های آزاد (الکترون‌ها) را کاهش داده و در نتیجه عرض مؤثر کانال در این منطقه کاهش می‌یابد، در نهایت کانال دارای عرض بسیار باریک شده و حالت پینچ اتفاق می‌افتد و جریان ثابت می‌ماند (جریان اشباع). مشخصه درین در شکل ۶-۲۷ نمایش داده شده که در آن V_{DS} اشباع با ولتاژ V_{GS} اعمالی مرتبط است.

$$V_{DG_{Sat}} = V_{GS} - V_T \quad (۶-۷)$$



شکل ۶-۲۷: مشخصه درین MOSFET افزایشی n-کانال با $V_T = 2$ V و افزایش $k = 0.278 \times 10^{-3} \text{ A/V}^2$

PDF Eraser Free

در این شکل ملاحظه می‌شود که به ازاء ولتاژ V_{GS} کمتر از $V_T = 2\text{ V}$ جریان درین صفر است و وقتی $V_{GS} = 8\text{ V}$ شود جریان 0 mA به 10 mA افزایش می‌یابد. برای مقادیر $V_{GS} > V_T$ می‌توان از رابطه غیرخطی زیر استفاده کرد

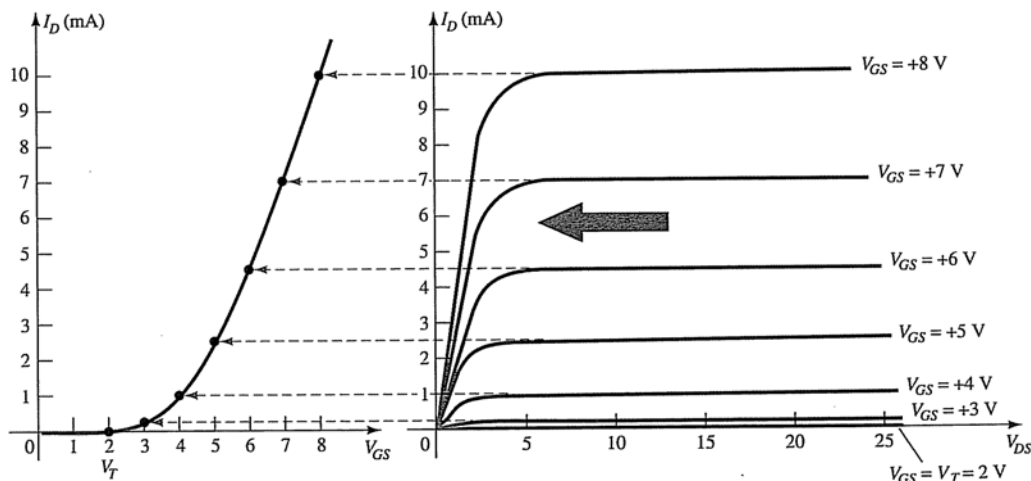
$$I_D = k (V_{GS} - V_T)^2 \quad (۶-۸)$$

در این رابطه k ضریب ثابتی است که از رابطه زیر محاسبه می‌شود

$$k = \frac{I_{D(\text{on})}}{(V_{GS(\text{on})} - V_T)^2} \quad (۶-۹)$$

که در آن $V_{GS(\text{on})}$ و $I_{D(\text{on})}$ ولتاژ گیت-سورس و جریان درین در بالاترین منحنی مشخصه درین است.

در شکل ۶-۲۸ نحوه ترسیم مشخصه‌های انتقالی از روی مشخصه درین نمایش داده شده است.

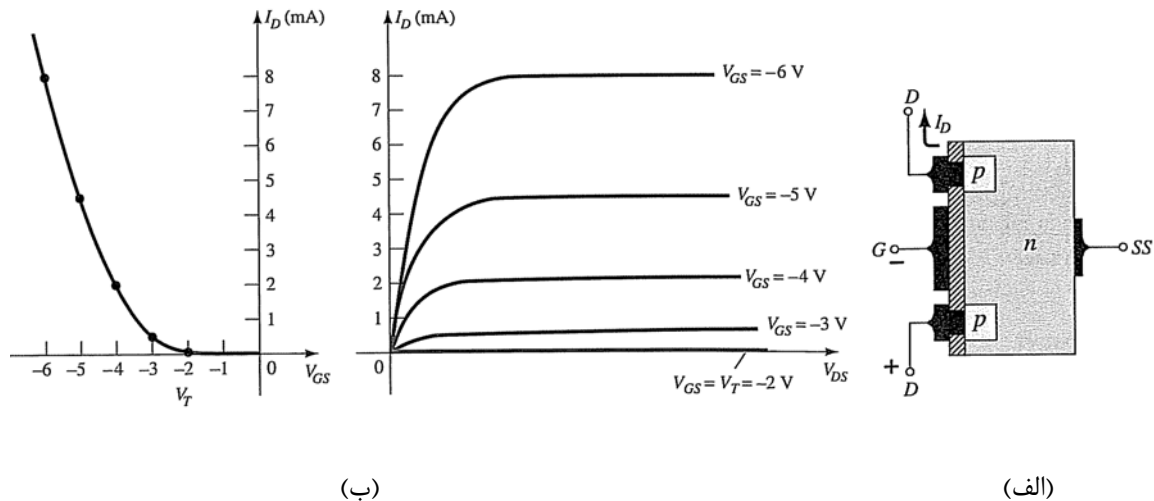


شکل ۶-۲۸: ترسیم مشخصه انتقالی MOSFET افزایشی n-کانال از روی مشخصه درین

MOSFET افزایشی p-کانال

ساختار MOSFET افزایشی p-کانال درست معکوس شکل ۶-۲۶ و مطابق شکل ۶-۲۹ الف می‌باشد. در این حالت زیربنا از نیمه‌هادی نوع n است و سورس از نیمه‌هادی نوع p. پایه‌های این MOSFET به همان صورت است MOSFET افزایشی n-کانال است با این تفاوت که پلاریته ولتاژها و جهت جریان‌ها معکوس است. مشخصه درین شبیه حالت قبل است با این تفاوت که برای MOSFET افزایشی p-کانال با افزایش دامنه منفی ولتاژ گیت-سورس (V_{GS}) جریان درین افزایش می‌یابد (شکل ۶-۲۹ الف). مشخصه انتقالی این MOSFET نیز قرینه آینه‌ای مشخصه MOSFET افزایشی n-کانال است. به عبارت دیگر وقتی دامنه منفی ولتاژ V_{GS} بیش از دامنه V_T شود جریان I_D از مقدار بسیار کم شروع به افزایش می‌کند و هر چه ولتاژ V_{GS} منفی‌تر گردد جریان درین نیز افزایش می‌یابد.

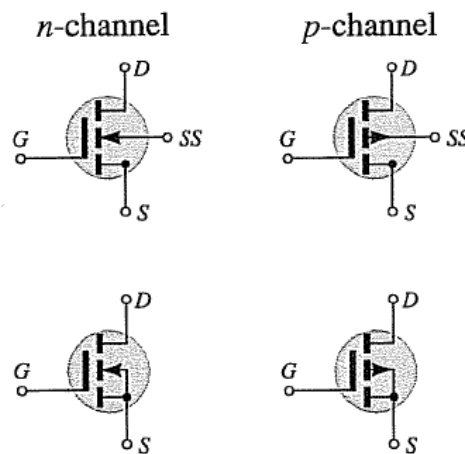
PDF Eraser Free



شکل ۶-۲۹: ترسیم مشخصه انتقالی MOSFET افزایشی n-کانال از روی مشخصه درین

نماد و برگه مشخصات فنی

در شکل ۶-۳۰ نماد MOSFETهای افزایشی n-کانال و p-کانال به نمایش درآمده است. خط چین بین درین و سورس مبین آن است که در حالت بدون ولتاژ بایاس مناسب کانالی بین این دو پایه وجود ندارد.



شکل ۶-۳۰: نماد MOSFETهای افزایشی n-کانال و p-کانال

برگه مشخصات فنی یک MOSFET افزایشی n-کانال در شکل ۶-۳۱ نشان داده شده است. این MOSFET دارای حداکثر جریان 30 mA dc است. در حالت قطع جریان I_{DSS} برابر 10 nA (در $V_{DS} = 10\text{ V}$ و $V_{GS} = 0\text{ V}$) است. در حالی که برای MOSFET تخلیه‌ای این جریان حدود میلی‌آمپر است. ولتاژ آستانه $V_{GS(Th)}$ در محدوده 1 V تا 5 V است. برای $V_{GS} = 10\text{ V}$ ، $I_D = 3\text{ mA}$ است.

جابجایی MOSFET

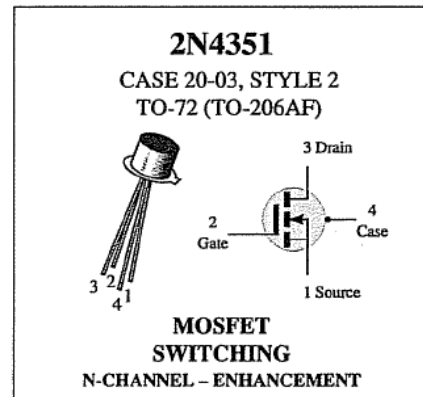
هر چند لایه نازک اکسید سیلیکن در MOSFET موجب امپدانس ورودی زیاد این نوع ترانزیستور نسبت به

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain-Source Voltage	V_{DS}	25	Vdc
Drain-Gate Voltage	V_{DG}	30	Vdc
Gate-Source Voltage*	V_{GS}	30	Vdc
Drain Current	I_D	30	mAdc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	300 1.7	mW mW/°C
Junction Temperature Range	T_J	175	°C
Storage Temperature Range	T_{stg}	-65 to +175	°C

* Transient potentials of ± 75 Volt will not cause gate-oxide failure.ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit	
OFF CHARACTERISTICS					
Drain-Source Breakdown Voltage ($I_D = 10 \mu\text{A}$, $V_{GS} = 0$)	$V_{(BR)DSX}$	25	-	Vdc	
Zero-Gate-Voltage Drain Current ($V_{DS} = 10 \text{V}$, $V_{GS} = 0$) $T_A = 25^\circ\text{C}$ $T_A = 150^\circ\text{C}$	I_{DSS}	-	10 10	nAdc μAdc	
Gate Reverse Current ($V_{GS} = \pm 15 \text{Vdc}$, $V_{DS} = 0$)	I_{GSS}	-	± 10	pAdc	
ON CHARACTERISTICS					
Gate Threshold Voltage ($V_{DS} = 10 \text{V}$, $I_D = 10 \mu\text{A}$)	$V_{GS(Th)}$	1.0	5	Vdc	
Drain-Source On-Voltage ($I_D = 2.0 \text{mA}$, $V_{GS} = 10\text{V}$)	$V_{DS(on)}$	-	1.0	V	
On-State Drain Current ($V_{GS} = 10 \text{V}$, $V_{DS} = 10 \text{V}$)	$I_{D(on)}$	3.0	-	mAdc	
SMALL-SIGNAL CHARACTERISTICS					
Forward Transfer Admittance ($V_{DS} = 10 \text{V}$, $I_D = 2.0 \text{mA}$, $f = 1.0 \text{kHz}$)	$ y_{fs} $	1000	-	μmho	
Input Capacitance ($V_{DS} = 10 \text{V}$, $V_{GS} = 0$, $f = 140 \text{kHz}$)	C_{iss}	-	5.0	pF	
Reverse Transfer Capacitance ($V_{DS} = 0$, $V_{GS} = 0$, $f = 140 \text{kHz}$)	C_{rss}	-	1.3	pF	
Drain-Substrate Capacitance ($V_{D(SUB)} = 10 \text{V}$, $f = 140 \text{kHz}$)	$C_{d(sub)}$	-	5.0	pF	
Drain-Source Resistance ($V_{GS} = 10 \text{V}$, $I_D = 0$, $f = 1.0 \text{kHz}$)	$r_{ds(on)}$	-	300	ohms	
SWITCHING CHARACTERISTICS					
Turn-On Delay (Fig. 5)	$I_D = 2.0 \text{mAdc}$, $V_{DS} = 10 \text{Vdc}$, ($V_{GS} = 10 \text{Vdc}$) (See Figure 9; Times Circuit Determined)	t_{d1}	-	45	ns
Rise Time (Fig. 6)		t_r	-	65	ns
Turn-Off Delay (Fig. 7)		t_{d2}	-	60	ns
Fall Time (Fig. 8)		t_f	-	100	ns



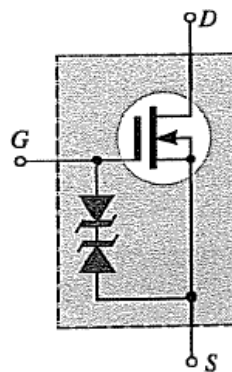
شکل ۶-۳۱: برگه مشخصات فنی MOSFET افزایشی n-کانال

ترانزیستور BJT و JFET می‌شود. اما این لایه اکسید به صورت خازنی بسیار کم ظرفیت رفتار می‌کند، بنابراین حتی انتقال بار الکتریکی نسبتاً کمی بر روی آن (مثلاً با لمس پایه‌ها توسط دست) می‌تواند موجب ایجاد ولتاژ زیاد بر روی اتصال گیت-سورس و سوختن MOSFET شود. از این جهت برای جلوگیری از این مشکل معمولاً بر روی سه پایه MOSFET حلقه‌های فلزی قرار می‌دهند که آنها را موقتاً اتصال کوتاه کند و بعد از مونتاژ MOSFET بر روی مدار چاپی حلقه را باز می‌کنند.

PDF Eraser Free

همچنین سعی می‌کنند همواره MOSFETها را با گرفتن بدنه آنها حمل کنند نه با گرفتن پایه‌های آن. همچنین وارد کردن MOSFET به مدار دارای ولتاژ و یا خارج کردن آن در این حالت می‌تواند موجب تغییرات سریع ولتاژ یا جریان شود که این امر نیز می‌تواند بسیار برای MOSFET مخرب باشد.

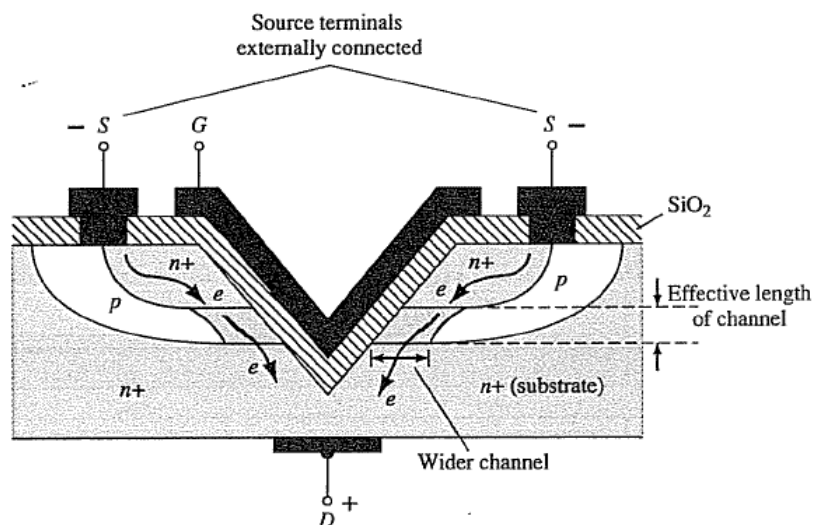
برای کاهش چنین خطرهایی معمولاً در هنگام ساخت MOSFET دو زنر پشت به پشت از داخل قطعه به شکل ۶-۳۲ بین گیت و سورس قرار می‌گیرد که باعث حفاظت آن می‌شود. هر چند این اقدام امپدانس ورودی مدار را کاهش می‌کند اما هنوز برای بسیاری از کاربردها این امپدانس به اندازه کافی بزرگ است.



شکل ۶-۳۲: MOSFET دارای حفاظت زنری

VMOS

برای افزایش توان MOSFET برای جریان‌ها و قدرت‌های بالاتر از FETهای فلز-اکسید-سیلیکن عمودی (VMOS) استفاده می‌شود که ساختار آن در شکل ۶-۳۳ نمایش داده شده است. در این ساختار عرض کانال می‌تواند بسیار بیشتر و طول آن بسیار کمتر از MOSFETهای مسطح باشد، لذا هم مقاومت حالت روشن آن کاهش می‌یابد و هم جریان و قدرت آن می‌تواند بسیار زیادتر باشد.



شکل ۶-۳۳: ساختار VMOS

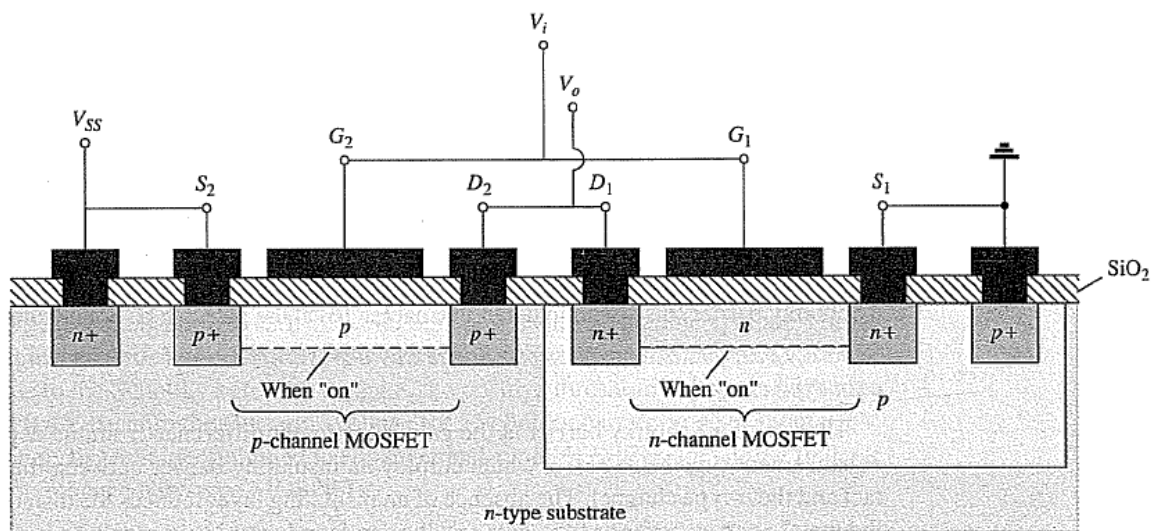
PDF Eraser Free

در حالت کلی می‌توان مشخصه‌های زیر را برای VMOS برشمرد:

- در مقایسه با MOSFET، VMOS FETها دارای مقاومت کانال کاهش یافته و جریان و قدرت نامی بیشتری می‌دهد.
- VMOS FETها دارای ضریب حرارتی مثبت هستند، لذا با افزایش حرارت مقاومت کانال افزایش یافته و جریان مدار کمتر می‌شود که این امر به پایداری نقطه کار آن کمک می‌کند.
- کاهش بار ذخیره شده بر روی گیت VMOS FETها باعث زمان سوئیچینگ سریع آنها نسبت به MOSFETها شده و این زمان در حدود نصف زمان سوئیچینگ ترانزیستور دوقطبی است.

CMOS

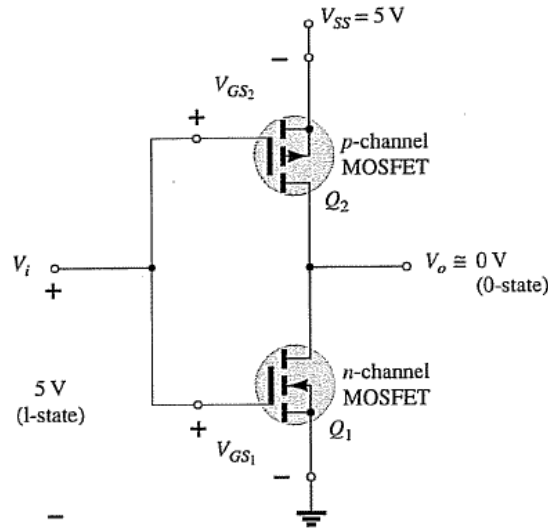
یکی از مدارهای بسیار کارآمد در کاربردهای دیجیتال را می‌توان با ساختاری متشکل از یک زوج MOSFET n-کانال و p-کانال مطابق شکل ۳۴-۶ ایجاد کرد. این ترکیب MOSFET مکمل (CMOS) نامیده می‌شود.



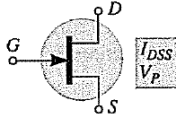
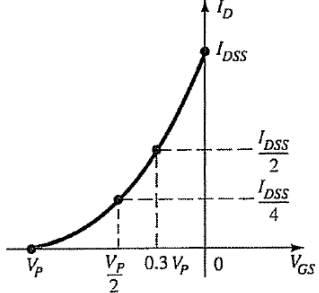
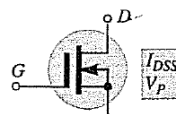
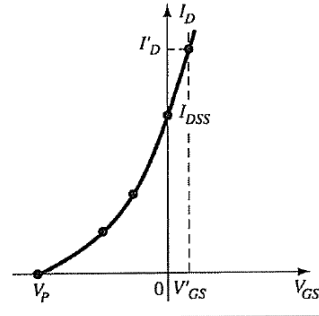
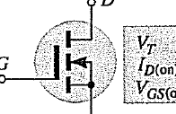
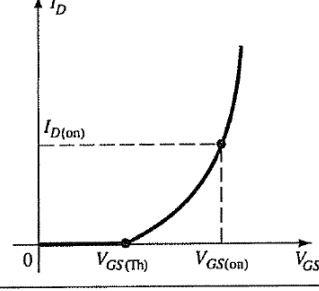
شکل ۳۴-۶: مدار CMOS با اتصالات مدار شکل ۳۵-۶

مدار نمادین این ساختار برای یک معکوس کننده منطقی در شکل ۳۵-۶ ترسیم شده است. در این شکل اگر ورودی V_i برابر 5 V باشد ترانزیستور Q_1 روشن و Q_2 خاموش می‌گردد لذا ولتاژ خروجی (V_o) صفر ولت خواهد بود. در مقابل وقتی V_i برابر 0 V گردد، Q_2 روشن و Q_1 خاموش می‌شود و ولتاژ خروجی پنج ولت خواهد بود.

شکل ۳۶-۶ مقایسه‌ای از انواع ترانزیستورهای FET را نمایش می‌دهد.



شکل ۶-۳۵: مدار معکوس کننده CMOS

Type	Symbol and Basic Relationships	Transfer Curve	Input Resistance and Capacitance
JFET (n-channel)	$I_G = 0 \text{ A}, I_D = I_S$  $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$		$R_i > 100 \text{ M}\Omega$ $C_i: (1 - 10) \text{ pF}$
MOSFET depletion type (n-channel)	$I_G = 0 \text{ A}, I_D = I_S$  $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$		$R_i > 10^{10} \Omega$ $C_i: (1 - 10) \text{ pF}$
MOSFET enhancement type (n-channel)	$I_G = 0 \text{ A}, I_D = I_S$  $I_D = k (V_{GS} - V_{GS(Th)})^2$ $k = \frac{I_{D(on)}}{(V_{GS(on)} - V_{GS(Th)})^2}$		$R_i > 10^{10} \Omega$ $C_i: (1 - 10) \text{ pF}$

شکل ۶-۳۶: مقایسه انواع ترانزیستورهای FET

فصل ۷: بایاس FET

در فصل ۴ بایاس ترانزیستور مطرح شد. در آن بخش دیدیم که محاسبات برای ترانزیستور دوقطبی سیلیکن بر اساس معادلات تقریبی $V_{BE} = 0.7\text{ V}$ ، $I_C = \beta I_B$ و $I_C \cong I_E$ قابل انجام بود و در ناحیه فعال رابطه بین I_C و I_B خطی در نظر گرفته می‌شد. اما در مورد FET رابطه بین ورودی و خروجی به دلیل وجود توان ۲ در معادلات شاکی غیر خطی است. رابطه خطی در ترانزیستور منجر به ترسیم خط مستقیم بر روی منحنی مشخصه ترانزیستور می‌گردد. اما در مورد FET ارتباط غیر خطی بین I_D و V_{GS} محاسبات را پیچیده خواهد کرد. از این روی هر چند حل گرافیکی دقت کمتری دارد اما به دلیل سرعت بیشتر کاربرد مناسبی دارد.

همان گونه که در فصل قبل ذکر شد، متغیر ورودی کنترل کننده ترانزیستور دو قطبی جریان است در صورتی که این متغیر برای ترانزیستور اثر میدانی ولتاژ است. البته در هر دو مورد پارامتر خروجی کنترل شونده جریان خروجی است. معادلات قابل استفاده در تحلیل DC مدارهای ترانزیستور اثر میدانی عبارتند از:

$$I_G \cong 0\text{ A}$$

$$I_D = I_S$$

برای FET، MOSFET تخلیه‌ای و MESFET تخلیه‌ای، رابطه شاکی ارتباط میان متغیرهای ورودی و خروجی را تعیین می‌کند

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

در حالی که برای MOSFET افزایشی و MESFET افزایشی، رابطه زیر برقرار است

$$I_D = k (V_{GS} - V_T)^2$$

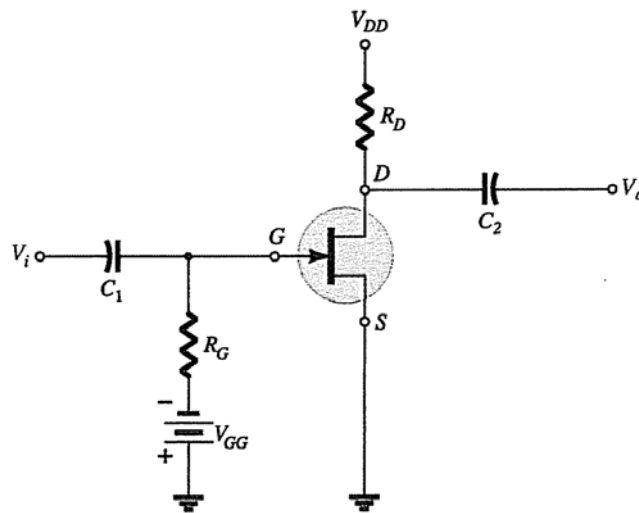
باید به خاطر داشت که رابطه فوق برای ترانزیستور اثر میدانی در ناحیه فعال یا ناحیه جریان ثابت قرار بگیرد صادق است و شبکه پیرامونی آن تأثیری بر این معادلات نداشته و فقط در تعیین ولتاژها و جریان‌ها نقش

PDF Eraser Free

دارند. در واقع تحلیل DC مدار بایاس عبارت است از حل هم‌زمان معادلات مربوط به BJT یا FET و شبکه پیرامونی، که این حل می‌تواند به صورت محاسباتی یا ترسیمی باشد. در ادامه مطلب به ترتیب به مدارهای مختلف بایاس JFET، MOSFET تخلیه‌ای و MOSFET افزایشی می‌پردازیم.

مدار بایاس ثابت

ساده‌ترین روش بایاس، مدار بایاس ثابت است که برای یک FET n-کانال در شکل ۷-۱ نمایش داده شده است. تحلیل این مدار را می‌توان به طور مستقیم با روش محاسباتی یا ترسیمی انجام داد که در مورد هر دو این روش‌ها توضیح داده می‌شود.



شکل ۷-۱: مدار بایاس ثابت برای یک ترانزیستور اثر میدانی n-کانال

با بررسی مدار شکل ۷-۱ و یادآوری این نکته که خازن‌ها در حالت DC مدار باز هستند، برای حالت DC خواهیم داشت

$$I_G \cong 0 \text{ A}$$

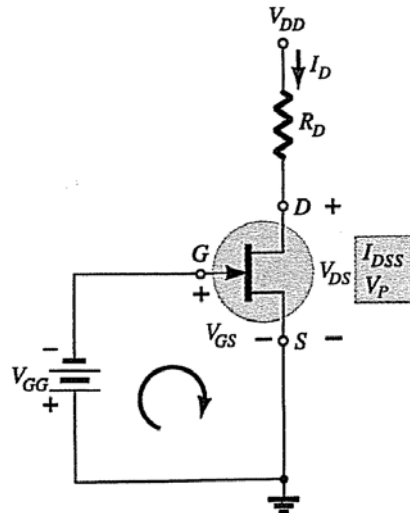
$$V_{R_G} = I_G R_G = (0 \text{ A}) R_G = 0 \text{ V}$$

با توجه به افت ولتاژ صفر ولت بر روی مقاومت R_G می‌توان شکل ۷-۱ مدار آن را به صورت اتصال کوتاه در نظر گرفت بنابراین مدار به صورت شکل ۷-۲ ساده می‌شود

$$-V_{GG} - V_{GS} = 0$$

$$V_{GS} = -V_{GG}$$

از آنجا که V_{GG} ولتاژ DC ثابت می‌باشد دامنه V_{GS} ثابت است و در نتیجه به آن مدار بایاس ثابت می‌گویند

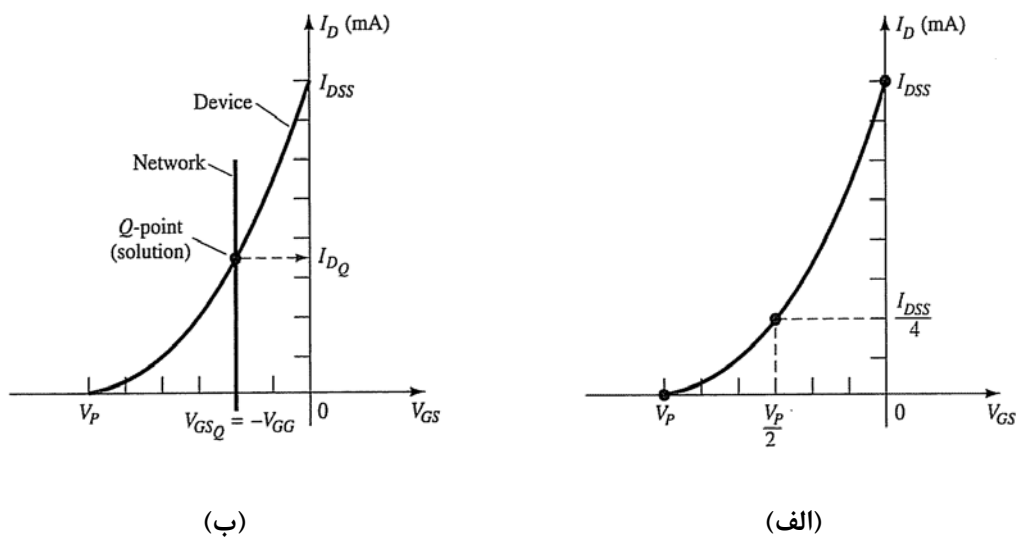


شکل ۷-۲: مدار بایاس ثابت ساده شده شکل ۷-۱ در حالت DC

جریان درین به سادگی از رابطه شاکی قابل محاسبه است

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

با روش ترسیمی نیز می‌توان به تحلیل این مدار پرداخت. شکل ۷-۳ الف و ب نحوه ترسیم معادله شاکی و پیدا کردن پاسخ را نمایش می‌دهد. در شکل ۷-۳ ب خط $V_{GS} = -V_{GG}$ بر روی منحنی رابطه شاکی ترسیم شده است. محل تلاقی خط و منحنی، نقطه کار مدار خواهد بود.



شکل ۷-۳: حل ترسیمی مدار بایاس ثابت شکل ۷-۱

برای خروجی داریم

$$V_{DS} + I_D R_D - V_{DD} = 0$$

PDF Eraser Free

$$V_{DS} = V_{DD} - I_D R_D$$

می‌دانیم

$$V_S = 0$$

$$V_{DS} = V_D - V_S$$

$$V_D = V_{DS} + V_S = V_{DS} + 0 \text{ V}$$

$$V_D = V_{DS}$$

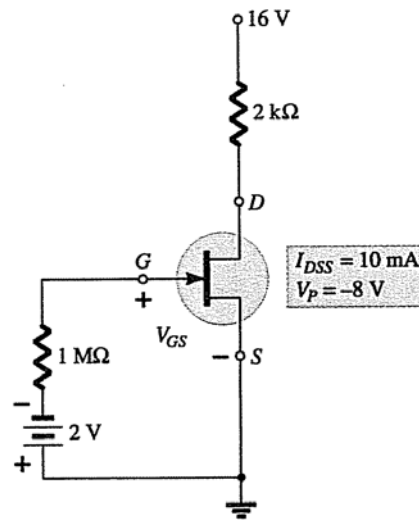
$$V_{GS} = V_G - V_S$$

$$V_G = V_{GS} + V_S = V_{GS} + 0 \text{ V}$$

$$V_G = V_{GS}$$

مشکل این مدار نیاز به دو منبع تغذیه است لذا کاربرد بسیار محدودی دارد.

مثال: پارامترهای V_{GS_Q} ، I_{D_Q} ، V_{DS} ، V_D ، V_G ، V_S را در مدار شکل ۷-۴ محاسبه کنید.



شکل ۷-۴: مثالی از مدار بایاس ثابت

روش محاسباتی:

$$V_{GS} = -V_{GG} = -2 \text{ V}$$

$$\begin{aligned} I_{DQ} &= I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 = 10 \text{ mA} \left(1 - \frac{-2 \text{ V}}{-8 \text{ V}} \right)^2 \\ &= 10 \text{ mA} (1 - 0.25)^2 = 10 \text{ mA} (0.75)^2 \\ &= 5.625 \text{ mA} \end{aligned}$$

PDF Eraser Free

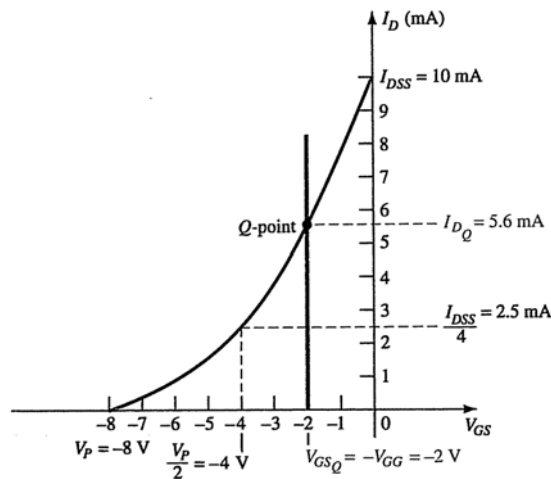
$$V_{DS} = V_{DD} - I_D R_D = 16 \text{ V} - (5.625 \text{ mA})(2 \text{ k}\Omega) \\ = 16 \text{ V} - 11.25 \text{ V} = 4.75 \text{ V}$$

$$V_D = V_{DS} = 4.75 \text{ V}$$

$$V_{GS} = -V_{GG} = -2 \text{ V}$$

$$V_S = 0 \text{ V}$$

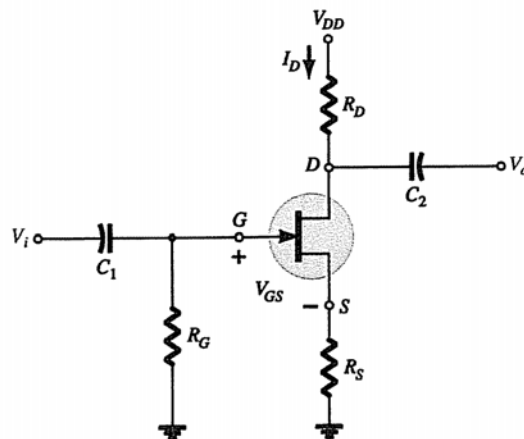
روش ترسیمی:



شکل ۷-۵: روش ترسیمی حل شکل مثال ۷-۴

مدار خود بایاس

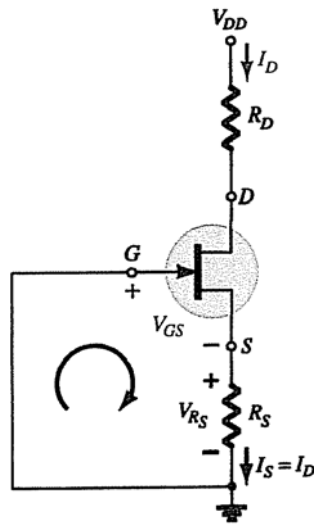
در مدار خود بایاس تنها نیاز به یک منبع تغذیه داریم، این مدار بایاس در شکل ۷-۶ نمایش داده شده است. در واقع همان طور که خواهیم دید در این مدار ولتاژ V_{GS} از طریق قرار گرفتن مقاومت R_S در مدار تأمین می‌گردد.



شکل ۷-۶: مدار خود بایاس برای یک ترانزیستور اثر میدانی n-کانال

PDF Eraser Free

با توجه به $I_G \cong 0 \text{ A}$ مدار خود بایاس در حالت DC به صورت شکل ۷-۷ در می‌آید. جریان عبوری از مقاومت R_S یعنی I_S است لذا



شکل ۷-۷: مدار خود بایاس ساده شده شکل ۶-۷ در حالت DC

$$I_S = I_D$$

$$V_{R_S} = I_D R_S$$

$$-V_{GS} - V_{R_S} = 0$$

$$V_{GS} = -V_{R_S}$$

$$V_{GS} = -I_D R_S$$

در واقع در مدار خود بایاس V_{GS} تابعی از جریان خروجی (I_D) است و بر خلاف مدار بایاس ثابت مقدار آن ثابت نیست. معادله فوق را همراه با معادله شاکی می‌توان به یکی از دو روش محاسباتی یا ترسیمی حل کرد

$$\begin{aligned} I_D &= I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \\ &= I_{DSS} \left(1 - \frac{-I_D R_S}{V_P} \right)^2 \end{aligned}$$

$$I_D = I_{DSS} \left(1 + \frac{I_D R_S}{V_P} \right)^2$$

می‌توان شکل کلی معادله را به صورت زیر نمایش داد

PDF Eraser Free

$$I_D^2 + K_1 I_D + K_2 = 0$$

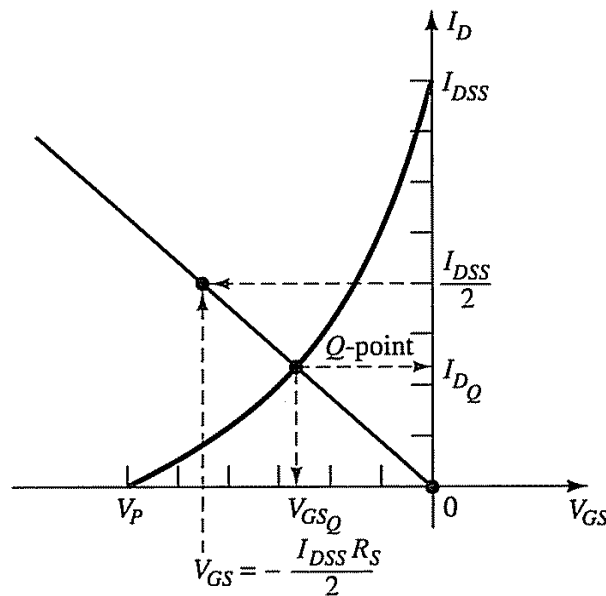
که به صورت معادله درجه دو است و قابل حل می‌باشد.

برای حل ترسیمی نیاز به ترسیم خط $V_{GS} = -I_D R_S$ بر روی منحنی شاکی داریم که یک سر آن بر روی نقطه $V_{GS} = 0$ و I_D است. برای پیدا کردن نقطه دیگر خط مثلاً می‌توانیم به ازاء جریان I_D مساوی $I_{DSS} / 2$ را بدست آوریم

$$I_D = I_{DSS} / 2$$

$$V_{GS} = -I_D R_S = -\frac{I_{DSS} R_S}{2}$$

با ترسیم این خط بر روی منحنی مطابق شکل ۷-۸ نقطه کار را بدست آورده و سایر مقادیر را محاسبه می‌کنیم



شکل ۷-۸: حل ترسیمی مدار خود بایاس شکل ۶-۷ در حالت DC

$$V_{R_S} + V_{D_S} + V_{R_D} - V_{D_D} = 0$$

$$V_{D_S} = -V_{D_D} - V_{R_S} + V_{R_D} = V_{D_D} - I_S R_S - I_D R_D$$

$$I_D = I_S \Rightarrow V_{D_S} = V_{D_D} - I_D (R_S + R_D)$$

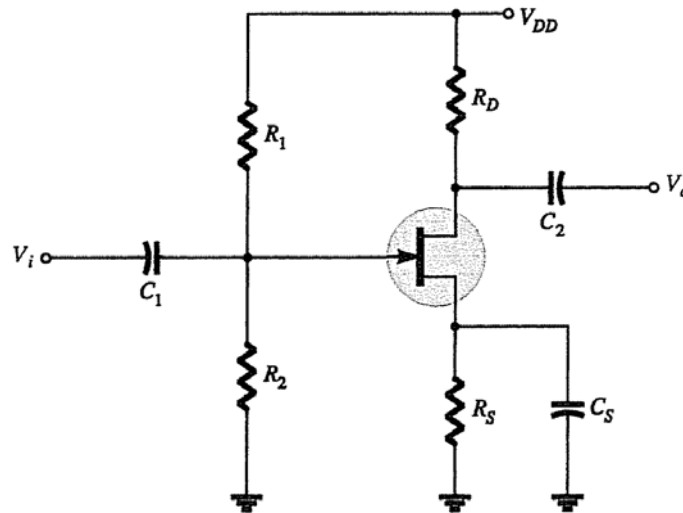
$$V_S = I_D R_S$$

$$V_G = 0 \text{ V}$$

$$V_D = V_{D_S} + V_S = V_{D_D} - V_{R_D}$$

مدار بایاس مقسم ولتاژ

همان ترکیب کلی که در مدار بایاس ولتاژ ترانزیستور دو قطبی استفاده می‌شود می‌تواند برای بایاس ترانزیستور اثر میدانی نیز مورد استفاده قرار گیرد. هر چند ساختار دو مدار شبیه یکدیگر است اما تحلیل DC آنها کاملاً متفاوت می‌باشد. مدار بایاس مقسم ولتاژ برای FET n-کانال در شکل ۷-۹ ترسیم شده است.



شکل ۷-۹: مدار بایاس مقسم ولتاژ برای FET n-کانال

با توجه به صفر بودن جریان گیت، ولتاژ گیت تنها توسط تقسیم ولتاژ با مقاومت‌های مقسم ولتاژ (R_1) و (R_2) و ولتاژ تغذیه (V_{DD}) تعیین می‌شود

$$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$$

بنابراین می‌توان نوشت

$$V_G - V_{GS} - V_{R_S} = 0$$

$$V_{GS} = V_G - V_{R_S}$$

با جایگزینی $V_{R_S} = I_S R_S = I_D R_S$ خواهیم داشت

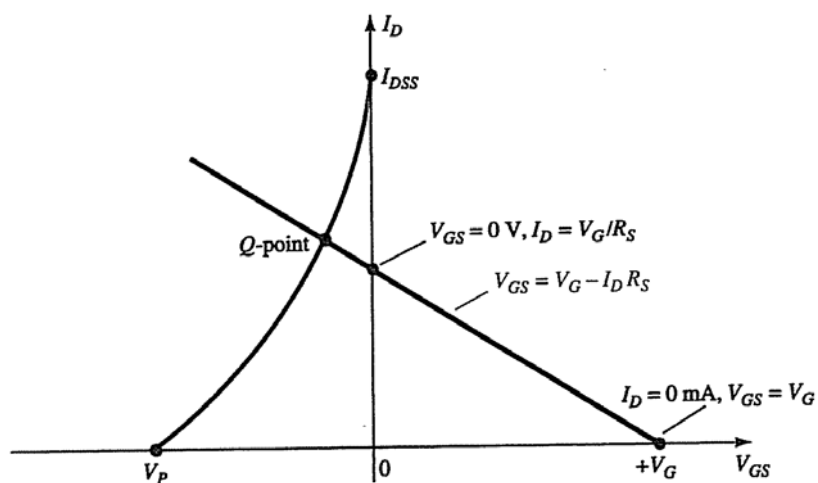
$$V_{GS} = V_G - I_D R_S$$

مجدداً با استفاده از معادله فوق و منحنی معادله شاکی می‌توان به روش ترسیمی نقطه کار را مطابق شکل ۷-۱۰ بدست آورد. خط مستقیم را با داشتن دو نقطه به ازاء $I_D = 0 \text{ mA}$ و $V_G = 0 \text{ V}$ رسم کرد.

$$I_D = 0 \text{ mA}$$

PDF Eraser Free

$$\begin{aligned} V_{GS} &= V_G - I_D R_S \\ &= V_G - (0 \text{ mA}) R_S \end{aligned}$$



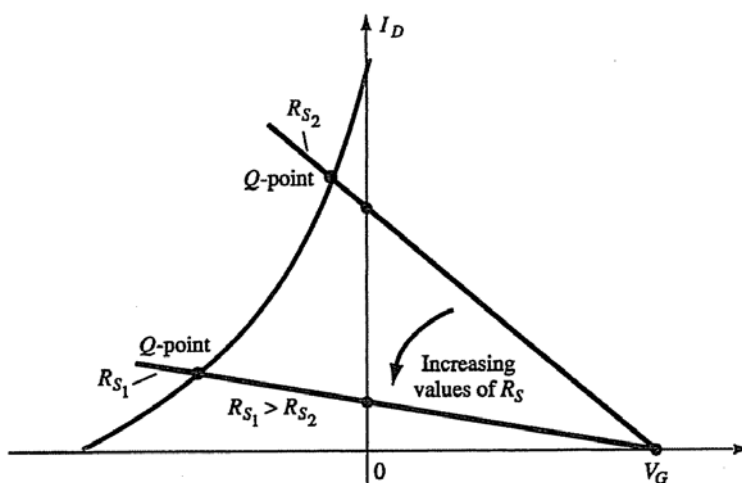
شکل ۷-۱۰: حل ترسیمی مدار بایاس مقسم ولتاژ برای n-FET کانال

$$V_{GS} = V_G \Big|_{I_D = 0 \text{ mA}}$$

$$\begin{aligned} V_{GS} &= V_G - I_D R_S \\ 0 \text{ V} &= V_G - I_D R_S \end{aligned}$$

$$I_D = \frac{V_G}{R_S} \Big|_{V_{GS} = 0 \text{ V}}$$

به خاطر داشته باشید با افزایش R_S در هنگامی که مقاومت‌های مقسم ثابت باشند شیب خط کاهش یافته و نقطه کار مطابق شکل ۷-۱۱ به سمت جریان درین کمتر و V_{GS} منفی‌تر (برای n-FET کانال) متمایل می‌گردد.



شکل ۷-۱۱: تأثیر تغییر مقاومت در تغییر نقطه کار مدار بایاس مقسم ولتاژ برای n-FET کانال

PDF Eraser Free

با داشتن V_{GS_o} و I_{D_o} سایر مقادیر را می‌توان محاسبه کرد

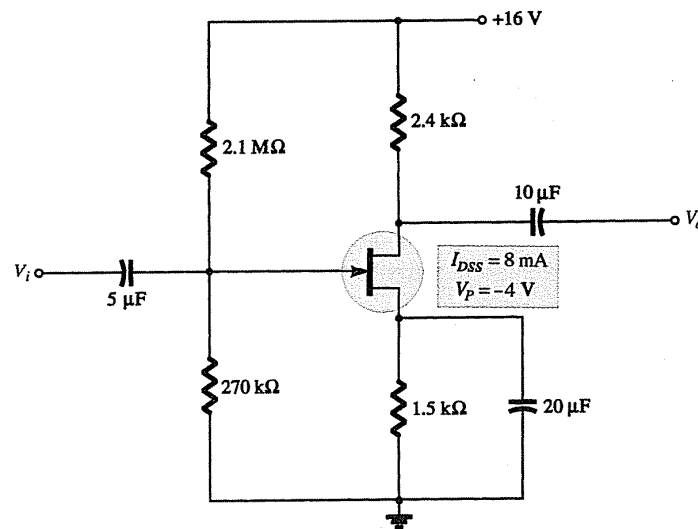
$$V_{DS} = V_{DD} - I_D(R_D + R_S)$$

$$V_D = V_{DD} - I_D R_D$$

$$V_S = I_D R_S$$

$$I_{R_1} = I_{R_2} = \frac{V_{DD}}{R_1 + R_2}$$

مثال: برای مدار شکل ۷-۱۲ مقادیر V_{DG} ، V_{DS} ، V_S ، V_D ، V_{GS_o} ، I_{D_o} را محاسبه کنید.



شکل ۷-۱۲: مثالی از مدار بایاس مقسم ولتاژ برای FET n-کانال

حل: برای رسم مشخصه انتقالی اگر $I_D = I_{DSS} / 4 = 8 \text{ mA} / 4 = 2 \text{ mA}$ باشد آنگاه $V_{GS} = V_P / 2 = -4 \text{ V} / 2 = -2 \text{ V}$ منحنی معادل شاکلی مطابق شکل ۷-۱۳ خواهد بود

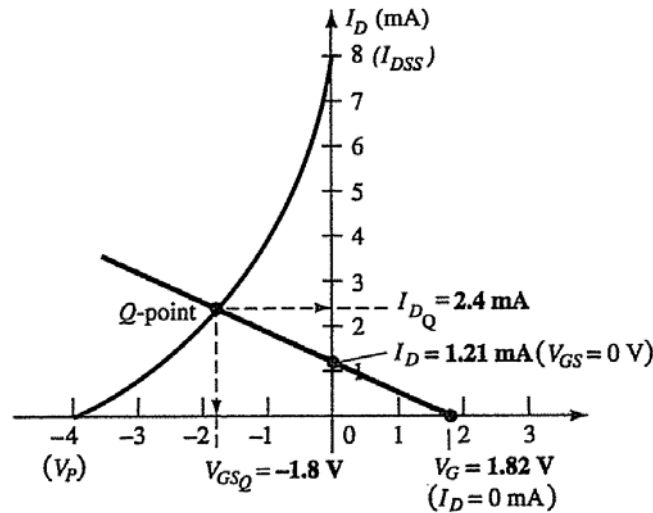
$$\begin{aligned} V_G &= \frac{R_2 V_{DD}}{R_1 + R_2} \\ &= \frac{(0.27 \text{ M}\Omega)(16 \text{ V})}{2.1 \text{ M}\Omega + 0.27 \text{ M}\Omega} \\ &= 1.82 \text{ V} \end{aligned}$$

$$\begin{aligned} V_{GS} &= V_G - I_D R_S \\ &= 1.82 \text{ V} - I_D (1.5 \text{ k}\Omega) \end{aligned}$$

$$I_D = 0 \text{ mA} \Rightarrow V_{GS} = +1.82 \text{ V}$$

$$V_{GS} = 0 \text{ V} \Rightarrow I_D = \frac{1.82 \text{ V}}{1.5 \text{ k}\Omega} = 1.21 \text{ mA}$$

PDF Eraser Free



شکل ۷-۱۳: حل ترسیمی مدار بایاس مقسم ولتاژ موضوع مثال

مشخصات نقطه کار از محل تلاقی خط و منحنی برابر خواهد بود با

$$I_{D_Q} = 2.4 \text{ mA}$$

$$V_{GS_Q} = -1.8 \text{ V}$$

حال می‌توان سایر مقادیر خواسته شده را محاسبه کرد

$$\begin{aligned} V_D &= V_{DD} - I_D R_D \\ &= 16 \text{ V} - (2.4 \text{ mA})(2.4 \text{ k}\Omega) \\ &= 10.24 \text{ V} \end{aligned}$$

$$\begin{aligned} V_S &= I_D R_S = (2.4 \text{ mA})(1.5 \text{ k}\Omega) \\ &= 3.6 \text{ V} \end{aligned}$$

$$\begin{aligned} V_D &= V_{DD} - I_D (R_D + R_S) \\ &= 16 \text{ V} - (2.4 \text{ mA})(2.4 \text{ k}\Omega + 1.5 \text{ k}\Omega) \\ &= 6.64 \text{ V} \end{aligned}$$

$$\begin{aligned} V_D &= V_D - V_S = 10.24 \text{ V} - 3.6 \text{ V} \\ &= 6.64 \text{ V} \end{aligned}$$

یا

$$\begin{aligned} V_{DG} &= V_D - V_G = 10.24 \text{ V} - 1.82 \text{ V} \\ &= 8.42 \text{ V} \end{aligned}$$

MOSFET تخلیه‌ای

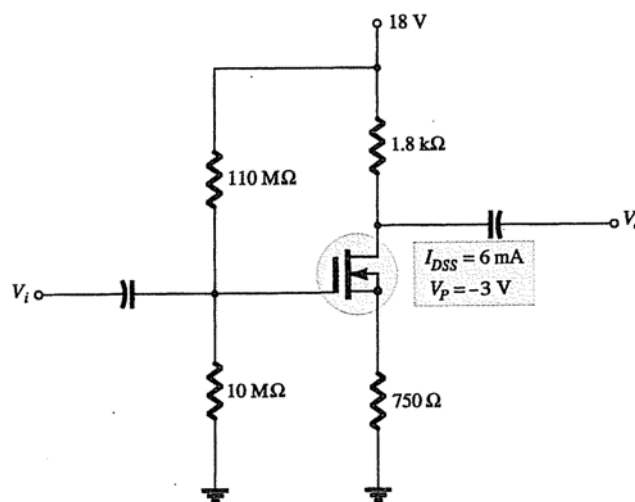
تشابه عملکرد JFET و MOSFET تخلیه‌ای و منحنی انتقالی آنها امکان تحلیل DC مشابه آنچه برای JFET ذکر شد را برای MOSFET تخلیه‌ای نیز می‌دهد. تفاوت اولیه بین آنها مربوط به این موضوع است که در

PDF Eraser Free

MOSFET تخلیه‌ای نقاط کار می‌تواند در محدوده V_{GS} مثبت نیز باشد (برای نوع n-کانال) و سطح I_D می‌تواند از مقدار I_{DSS} فراتر رود.

با توجه به موضوع فوق تنها بخش توضیح داده نشده نحوه ترسیم معادله شاکی برای مقادیر مثبت V_{GS} است. سؤال این است که محدوده مقادیر V_{GS} مثبت و I_D بزرگتر از I_{DSS} تا چه حد باشد؟ برای اکثر موارد این محدوده توسط پارامترهای MOSFET و خط بایاس حاصل از شبکه پیرامونی آن مشخص می‌گردد. این موضوع با ذکر مثال‌هایی نشان داده می‌شود.

مثال: برای MOSFET تخلیه‌ای n-کانال شکل ۷-۱۴ مطلوب است محاسبه I_{D_0} ، V_{GS_0} و V_{DS} .

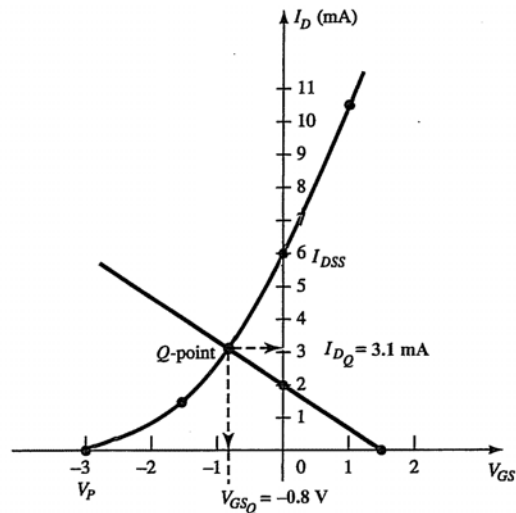


شکل ۷-۱۴: مثالی از مدار بایاس مقسم ولتاژ برای MOSFET تخلیه‌ای n-کانال

حل: برای رسم مشخصه انتقالی، یک نقطه با $I_D = I_{DSS} / 4 = 6 \text{ mA} / 4 = 1.5 \text{ mA}$ و $V_{GS} = V_P / 2 = -3 \text{ V} / 2 = -1.5 \text{ V}$ در نظر گرفتن V_P و این نکته که منحنی معادل شاکی در V_{GS} مثبت سریعتر افزایش می‌یابد، نقطه دیگر برای $V_{GS} = +1 \text{ V}$ تعریف می‌گردد. با جایگزینی در معادله شاکی خواهیم داشت

$$\begin{aligned} I_D &= I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \\ &= 6 \text{ mA} \left(1 - \frac{+1 \text{ V}}{-3 \text{ V}} \right)^2 = 6 \text{ mA} \left(1 - \frac{+1}{-3} \right)^2 = 6 \text{ mA} (1.778)^2 \\ &= 10.67 \text{ mA} \end{aligned}$$

پس از ترسیم منحنی مذکور مطابق شکل ۷-۱۵ خواهد بود



شکل ۷-۱۵: حل ترسیمی مدار شکل ۷-۱۴

حال می‌توان نوشت

$$V_G = \frac{R_2 V_{DD}}{R_1 + R_2} = \frac{(10 \text{ M}\Omega)(18 \text{ V})}{10 \text{ M}\Omega + 110 \text{ M}\Omega} = 1.5 \text{ V}$$

$$V_{GS} = V_G - I_D R_S = 1.5 \text{ V} - I_D (750 \Omega)$$

$$I_D = 0 \text{ mA} \Rightarrow V_{GS} = V_G = +1.5 \text{ V}$$

$$V_{GS} = 0 \text{ V} \Rightarrow I_D = \frac{V_G}{R_S} = \frac{1.5 \text{ V}}{750 \Omega} = 2 \text{ mA}$$

با رسم خط بایاس نقطه کار بدست می‌آید

$$I_{D_Q} = 3.1 \text{ mA}$$

$$V_{GS_Q} = -0.8 \text{ V}$$

$$\begin{aligned} V_{DS} &= V_{DD} - I_D (R_D + R_S) \\ &= 18 \text{ V} - (3.1 \text{ mA})(1.8 \text{ k}\Omega + 750 \Omega) \\ &\cong 10.1 \text{ V} \end{aligned}$$

مثال: برای $R_S = 150 \Omega$ مثال قبل را تکرار نمایید.

حل: منحنی همانند حالت قبل است و تنها رابطه خط بایاس تغییر می‌کند (شکل ۷-۱۶)

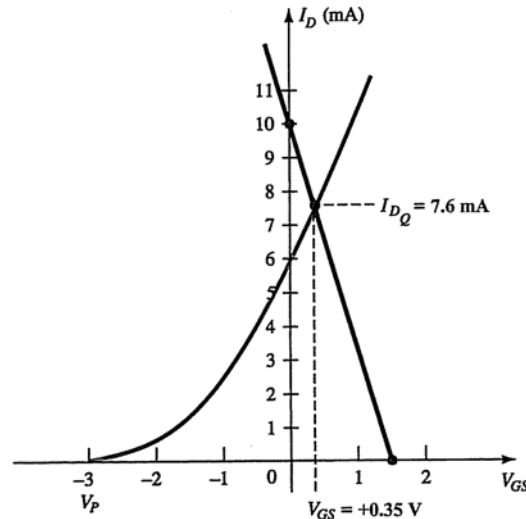
$$V_{GS} = V_G - I_D R_S = 1.5 \text{ V} - I_D (150 \Omega)$$

$$I_D = 0 \text{ mA} \Rightarrow V_{GS} = V_G = +1.5 \text{ V}$$

PDF Eraser Free

$$V_{GS} = 0 \text{ V} \Rightarrow I_D = \frac{V_G}{R_S} = \frac{1.5 \text{ V}}{150 \Omega} = 10 \text{ mA}$$

مجدداً با رسم خط بایاس نقطه کار بدست می‌آید



شکل ۷-۱۶: حل ترسیمی مدار شکل ۷-۱۴ با $R_S = 150 \Omega$

$$I_{D_Q} = 7.6 \text{ mA}$$

$$V_{GS_Q} = +0.35 \text{ V}$$

$$\begin{aligned} V_{DS} &= V_{DD} - I_D (R_D + R_S) \\ &= 18 \text{ V} - (3.1 \text{ mA})(1.8 \text{ k}\Omega + 150 \Omega) \\ &= 3.18 \text{ V} \end{aligned}$$

MOSFET افزایشی

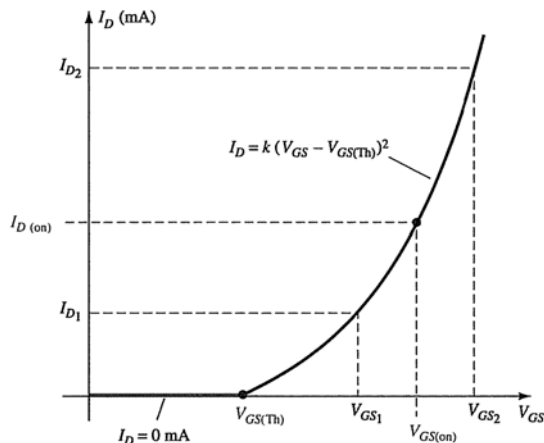
مشخصات MOSFET افزایشی کاملاً با مشخصات متناظر در JFET و MOSFET تخلیه‌ای متفاوت است، در نتیجه حل ترسیمی آن نیز متفاوت خواهد بود. بخاطر دارید که برای MOSFET افزایشی n-کانال در ولتاژهای گیت-سورس کمتر از $V_{GS(Th)}$ جریان درین همان گونه که در شکل ۷-۱۷ نمایش داده شده است صفر می‌باشد. برای ولتاژهای V_{GS} بیشتر از $V_{GS(Th)}$ ، جریان درین از رابطه زیر محاسبه می‌شود

$$I_D = k (V_{GS} - V_{GS(Th)})^2$$

برگه مشخصات فنی معمولاً ولتاژ آستانه و جریان $I_{D(On)}$ و ولتاژ گیت-سورس یعنی $V_{GS(On)}$ را ارائه می‌دهد. بنابراین با داشتن این مقادیر، برای ترسیم منحنی تنها نیاز به مقدار پارامتر k داریم. با جایگزینی $I_{D(On)}$ و $V_{GS(On)}$ در معادله فوق داریم

$$I_{D(On)} = k (V_{GS(On)} - V_{GS(Th)})^2$$

PDF Eraser Free



شکل ۷-۱۷: منحنی مشخصه MOSFET افزایشی n-کانال

$$k = \frac{I_{D(On)}}{(V_{GS(On)} - V_{GS(Th)})^2}$$

برگه مشخصات فنی معمولاً ولتاژ آستانه و جریان $I_{D(On)}$ و ولتاژ گیت-سورس یعنی $V_{GS(On)}$ را ارائه می‌دهد. بنابراین با داشتن این مقادیر، برای ترسیم منحنی تنها نیاز به مقدار پارامتر k داریم. با جایگزینی $I_{D(On)}$ و $V_{GS(On)}$ در معادله فوق داریم

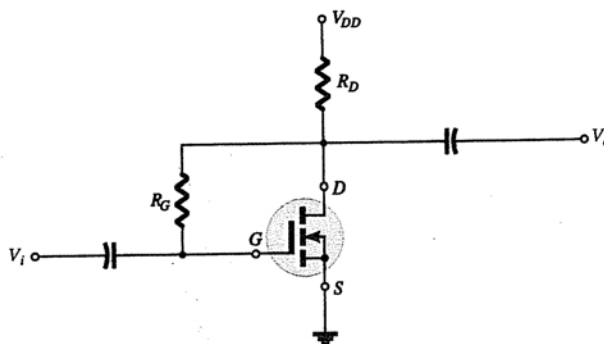
$$I_{D(On)} = k (V_{GS(On)} - V_{GS(Th)})^2$$

$$k = \frac{I_{D(On)}}{(V_{GS(On)} - V_{GS(Th)})^2}$$

با محاسبه k حال می‌توان منحنی مشخصه را ترسیم کرد.

مدار بایاس فیدبک

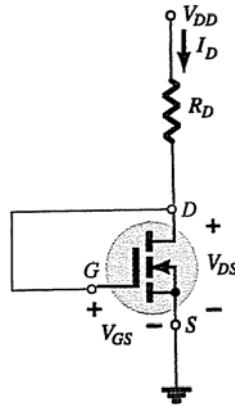
یکی از شیوه‌های رایج برای بایاس MOSFET افزایشی مدار بایاس فیدبک ۷-۱۸ است.



شکل ۷-۱۸: مدار بایاس فیدبک MOSFET افزایشی

PDF Eraser Free

در این مدار مقاومت R_G ولتاژی را به گیت می‌آورد که بیش از ولتاژ آستانه است و ترانزیستور در حالت هدایت قرار می‌گیرد. با توجه به صفر بودن جریان گیت ($I_G = 0 \text{ mA}$) ولتاژ دو سر مقاومت R_G صفر ($V_{R_G} = 0 \text{ V}$) است. مدار معادل DC را می‌توان در شکل ۷-۱۹ مشاهده کرد.



شکل ۷-۱۹: مدار معادل DC مدار بایاس فیذبک MOSFET افزایشی

حال با توجه به این مدار می‌توان نوشت

$$V_D = V_G \Rightarrow V_{DS} = V_{GS}$$

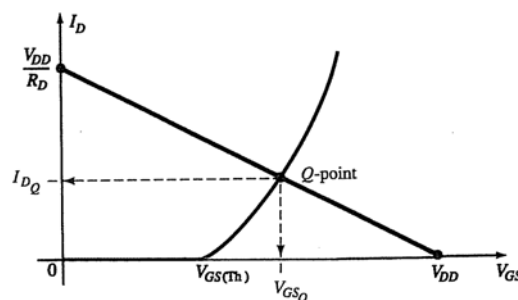
$$V_{DS} = V_{DD} - I_D R_D$$

$$V_{GS} = V_{DD} - I_D R_D$$

با عنایت به مشخص بودن مقادیر V_{DD} و R_D در این معادله نیز همچون معادله مشخصه MOSFET افزایشی I_D و V_{GS} با یکدیگر ارتباط دارند. برای ترسیم خط فوق با یکدیگر باید دو نقطه را مشخص کنیم

$$I_D = 0 \text{ mA} \Rightarrow V_{GS} = V_{DD} \Big|_{I_D = 0 \text{ mA}}, \quad V_{GS} = 0 \text{ V} \Rightarrow I_D = \frac{V_{DD}}{R_D} \Big|_{V_{GS} = 0 \text{ V}}$$

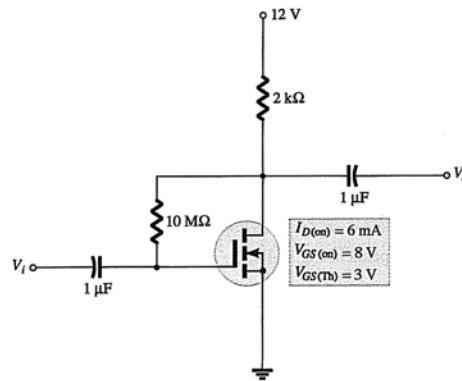
حال با ترسیم این خط بر روی منحنی و یافتن محل تلاقی آنها، مشخصات نقطه کار بدست می‌آید (شکل ۷-۲۰).



شکل ۷-۲۰: تعیین نقطه کار مدار شکل ۷-۱۸

PDF Eraser Free

مثال: مقادیر I_{D_o} و V_{DS_o} را برای مدار مشخصه MOSFET افزایشی شکل ۷-۲۱ محاسبه کنید.



شکل ۷-۲۱: مدار مثال

حل: ترسیم مشخصه انتقالی

$$k = \frac{I_{D(On)}}{(V_{GS(On)} - V_{GS(Th)})^2} = \frac{6 \text{ mA}}{(8 \text{ V} - 3 \text{ V})^2} = \frac{6 \times 10^{-3}}{25} \text{ A} / \text{V}^2$$

$$= 0.24 \times 10^{-3} \text{ A} / \text{V}^2$$

برای $V_{GS} = 6 \text{ V}$ (بین ۳ و ۸ ولت)

$$I_D = 0.24 \times 10^{-3} (6 \text{ V} - 3 \text{ V})^2 = 0.24 \times 10^{-3} (9)$$

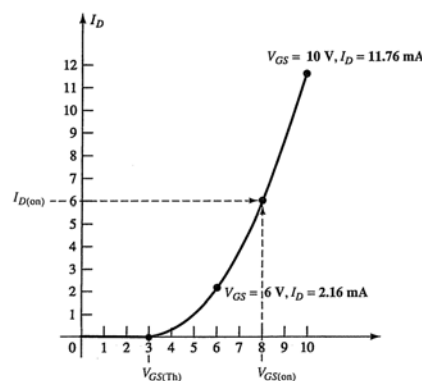
$$= 2.16 \text{ mA}$$

برای $V_{GS} = 10 \text{ V}$ (بیش از $V_{GS(Th)}$)

$$I_D = 0.24 \times 10^{-3} (10 \text{ V} - 3 \text{ V})^2 = 0.24 \times 10^{-3} (49)$$

$$= 11.76 \text{ mA}$$

با داشتن این این نقاط می توان منحنی را مطابق شکل ۷-۲۲ ترسیم کرد



شکل ۷-۲۲: ترسیم منحنی انتقالی MOSFET شکل ۷-۲۱

PDF Eraser Free

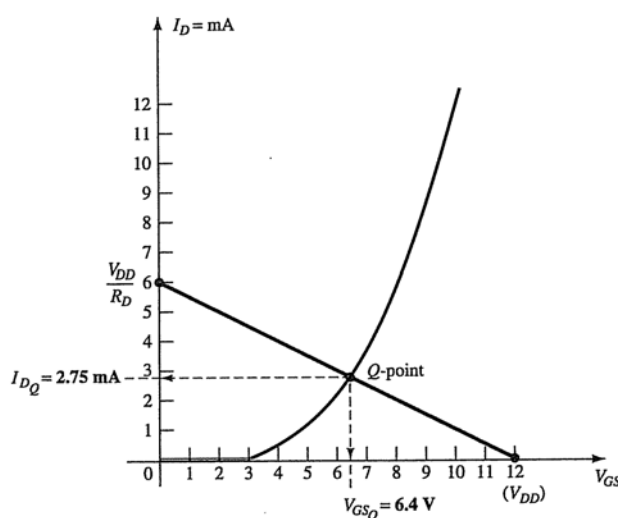
برای شبکه مقاومتی داریم

$$\begin{aligned} V_{GS} &= V_{DD} - I_D R_D \\ &= 12 \text{ V} - I_D (2 \text{ k}\Omega) \end{aligned}$$

$$I_D = 0 \text{ mA} \Rightarrow V_{GS} = V_{DD} = 12 \text{ V} \Big|_{I_D = 0 \text{ mA}}$$

$$V_{GS} = 0 \text{ V} \Rightarrow I_D = \frac{V_{DD}}{R_D} = \frac{12 \text{ V}}{2 \text{ k}\Omega} = 6 \text{ mA} \Big|_{V_{GS} = 0 \text{ V}}$$

با ترسیم خط بر روی منحنی و یافتن نقطه تلاقی، مشخصات نقطه کار بدست می‌آید



شکل ۷-۲۳: تعیین نقطه کار مدار شکل ۷-۲۱

$$I_{D_Q} = 2.75 \text{ mA}$$

$$V_{GS_Q} = 6.4 \text{ V}$$

$$V_{DS_Q} = V_{GS_Q} = 6.4 \text{ V}$$

مدار بایاس مقسم ولتاژ

دومین مدار بایاس رایج MOSFET افزایشی، مدار مقسم ولتاژ شکل ۷-۲۴ است. با توجه به آنکه

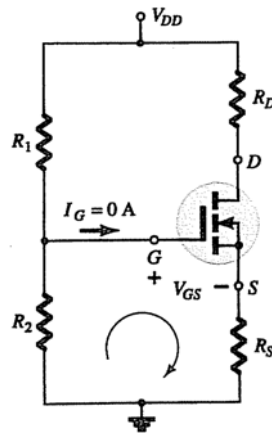
$$I_G = 0 \text{ mA} \text{ می‌باشد بنابراین می‌توان نوشت}$$

$$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$$

با در نظر گرفتن حلقه پایین مدار می‌توان نوشت

PDF Eraser Free

$$+V_G - V_{GS} - V_{R_S} = 0$$



شکل ۷-۲۴: مدار بایاس مقسم ولتاژ برای MOSFET افزایشی

$$V_{GS} = V_G - V_{R_S} = V_G - I_D R_S$$

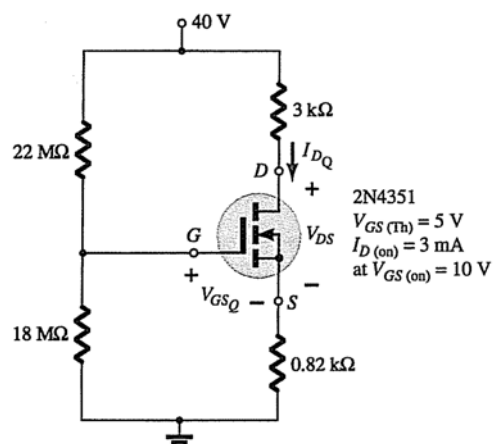
برای مدار خروجی داریم

$$V_{R_S} + V_{DS} + V_{R_D} - V_{DD} = 0$$

$$V_{DS} = V_{DD} - V_{R_S} - V_{R_D} = V_{DD} - I_D (R_S + R_D)$$

مجدداً می‌توان با ترسیم منحنی مشخصه و معادله خط فوق از محل تلاقی آنها مشخصات نقطه کار و سپس سایر پارامترها را محاسبه کرد.

مثال: در مدار شکل ۷-۲۵ مقادیر V_{GS_Q} و V_{DS_Q} را محاسبه نمایید.



شکل ۷-۲۵: مدار مثال

PDF Eraser Free

$$V_G = \frac{R_2 V_{DD}}{R_1 + R_2} = \frac{(18 \text{ M}\Omega)(40 \text{ V})}{22 \text{ M}\Omega + 18 \text{ M}\Omega} = 18 \text{ V}$$

$$V_{GS} = V_G - I_D R_S = 18 \text{ V} - I_D (0.82 \text{ k}\Omega)$$

$$I_{D_Q} = 2.75 \text{ mA}$$

$$V_{DS_Q} = V_{GS_Q} = 6.4 \text{ V}$$

$$I_D = 0 \text{ mA} \Rightarrow V_{GS} = 18 \text{ V} - (0 \text{ mA})(0.82 \text{ k}\Omega) = 18 \text{ V}$$

$$V_{GS} = 0 \text{ V} \Rightarrow 0 = 18 \text{ V} - I_D (0.82 \text{ k}\Omega)$$

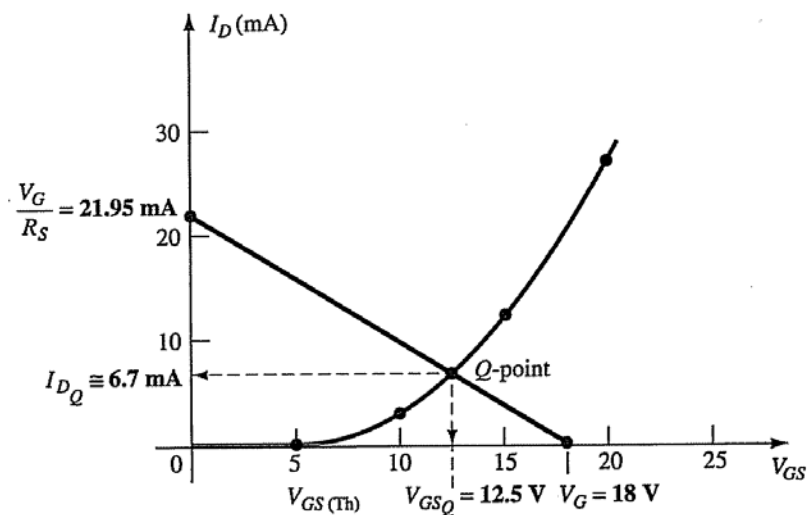
$$V_{GS} = \frac{18 \text{ V}}{0.82 \text{ k}\Omega} = 21.95 \text{ mA}$$

$$V_{GS(\text{Th})} = 5 \text{ V}, \quad I_{D(\text{On})} = 3 \text{ mA}, \quad V_{GS(\text{On})} = 10 \text{ V}$$

$$k = \frac{I_{D(\text{On})}}{(V_{GS(\text{On})} - V_{GS(\text{Th})})^2} = \frac{3 \text{ mA}}{(10 \text{ V} - 5 \text{ V})^2} = 0.12 \times 10^3 \text{ A/V}^2$$

$$I_D = k (V_{GS} - V_{GS(\text{Th})})^2 = 0.12 \times 10^3 (V_{GS} - 5 \text{ V})^2$$

با ترسیم خط و منحنی انتقالی مطابق شکل ۷-۲۶ و یافتن نقطه تلاقی می‌توان نوشت



شکل ۷-۲۶: تعیین نقطه کار مدار شکل ۷-۲۴

$$I_{D_Q} \cong 6.7 \text{ mA}$$

$$V_{GS_Q} = 12.5 \text{ V}$$

PDF Eraser Free

$$\begin{aligned}
 V_{DS} &= V_{DD} - I_D (R_S + R_D) \\
 &= 40 \text{ V} - (6.7 \text{ mA})(0.82 \text{ k}\Omega + 3.0 \text{ k}\Omega) \\
 &= 40 \text{ V} - 25.6 \text{ V} \\
 &= 14.4 \text{ V}
 \end{aligned}$$

جدول خلاصه

اطلاعات مربوط به مدارهای بایاس مختلف در JFETها و MOSFETهای تخلیه‌ای و افزایشی در جدول ۷-۱ خلاصه شده است

طراحی مدار بایاس

در طراحی مدار بایاس انواع FETها معمولاً مشخصات ترانزیستور اثر میدانی در اختیار است و طراح با در نظر گرفتن نقطه کاری مشخص به محاسبه و طراحی مقادیر ولتاژ تغذیه و مقاومت‌های مدار می‌پردازد. برای مثال در مدار خود بایاس با داشتن I_D و V_{GS} نقطه کاری می‌توان R_S را به صورت مستقیم از رابطه $V_{GS_0} = -I_{D_0} R_S$ بدست آورد. سپس با در نظر گرفتن ولتاژ تغذیه مورد نظر (V_{DD}) ، R_D نیز به سادگی از رابطه $R_D = (V_{DD} - V_{D_0}) / I_{D_0}$ قابل محاسبه است. البته در عمل مقادیر محاسبه شده با مقادیر استاندارد موجود تفاوت دارد و در نتیجه نقطه کاری جابجا می‌شود که معمولاً مشکلی ایجاد نمی‌کند.

به طور معمول برای طراحی مناسب نباید نقطه کاری نزدیک به جریان اشباع (I_{DSS}) یا ناحیه قطع (V_P) انتخاب شود و بهتر است از مقادیر V_{GS_0} نزدیک به $V_P / 2$ و I_{D_0} نزدیک به $I_{DSS} / 2$ استفاده کرد. بدیهی است که در طراحی نباید I_D و V_{DS} به مقادیر حداکثر آنها در برگه مشخصات فنی FET خیلی نزدیک باشد. در مرحله بعد با در نظر گرفتن مقدار مناسب ولتاژ تغذیه و با داشتن جریانها و ولتاژها می‌توان مقادیر مقاومت‌ها را محاسبه کرد.

مثال: برای مدار شکل ۷-۲۷ با در نظر گرفتن I_{D_0} و V_{D_0} داده شده، مقادیر مقاومت‌های R_D و R_S را محاسبه نمایید.

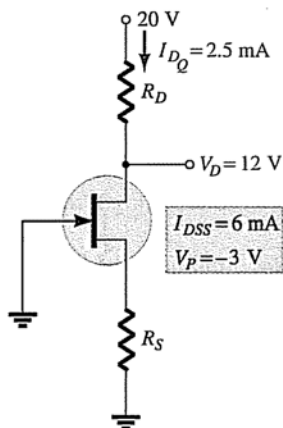
$$\begin{aligned}
 R_D &= \frac{V_{R_D}}{I_{D_0}} = \frac{V_{DD} - V_{D_0}}{I_{D_0}} = \\
 &= \frac{20 \text{ V} - 12 \text{ V}}{2.5 \text{ mA}} = \frac{8 \text{ V}}{2.5 \text{ mA}} = 3.2 \text{ k}\Omega
 \end{aligned}$$

با ترسیم منحنی و یافتن نقطه کاری از روی جریان I_{D_0} (شکل ۷-۲۸) خواهیم داشت

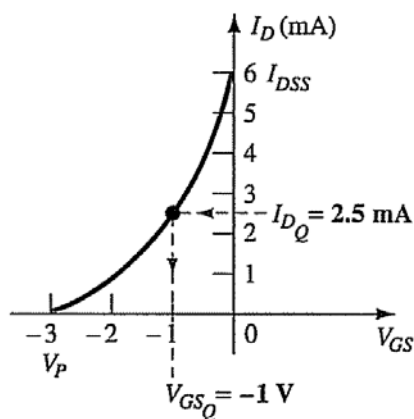
PDF Eraser Free

جدول ۷-۱: اطلاعات مدارهای بایاس JFET ها و MOSFET های تخلیه‌ای و افزایشی

Type	Configuration	Pertinent Equations	Graphical Solution
JFET Fixed-bias		$V_{GSQ} = -V_{GG}$ $V_{DS} = V_{DD} - I_D R_D$	
JFET Self-bias		$V_{GS} = -I_D R_S$ $V_{DS} = V_{DD} - I_D (R_D + R_S)$	
JFET Voltage-divider bias		$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$ $V_{GS} = V_G - I_D R_S$ $V_{DS} = V_{DD} - I_D (R_D + R_S)$	
JFET Common-gate		$V_{GS} = V_{SS} - I_D R_S$ $V_{DS} = V_{DD} + V_{SS} - I_D (R_D + R_S)$	
JFET ($V_{GSQ} = 0\text{ V}$)		$V_{GSQ} = 0\text{ V}$ $I_{DQ} = I_{DSS}$	
JFET ($R_D = 0\ \Omega$)		$V_{GS} = -I_D R_S$ $V_D = V_{DD}$ $V_S = I_D R_S$ $V_{DS} = V_{DD} - I_S R_S$	
Depletion-type MOSFET Fixed-bias (and MESFETs)		$V_{GSQ} = +V_{GG}$ $V_{DS} = V_{DD} - I_D R_D$	
Depletion-type MOSFET Voltage-divider bias (and MESFETs)		$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$ $V_{GS} = V_G - I_S R_S$ $V_{DS} = V_{DD} - I_D (R_D + R_S)$	
Enhancement type MOSFET Feedback configuration (and MESFETs)		$V_{GS} = V_{DS}$ $V_{GS} = V_{DD} - I_D R_D$	
Enhancement type MOSFET Voltage-divider bias (and MESFETs)		$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$ $V_{GS} = V_G - I_D R_S$	



شکل ۷-۲۷: مدار مثال



شکل ۷-۲۸: منحنی انتقالی و نقطه کار مدار شکل ۷-۲۷

$$V_{GS_Q} = -1 \text{ V}$$

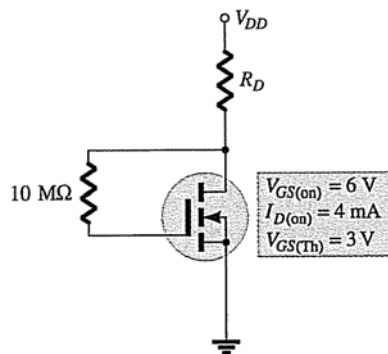
$$V_{GS_Q} = -I_{D_Q} R_S \Rightarrow R_S = \frac{-V_{GS_Q}}{I_{D_Q}} = \frac{-(-1 \text{ V})}{2.5 \text{ mA}} = 0.4 \text{ k}\Omega$$

نزدیکترین مقادیر استاندارد مقاومت موجود عبارتند از

$$R_D = 3.2 \text{ k}\Omega \Rightarrow R_D = 3.3 \text{ k}\Omega$$

$$R_S = 0.4 \text{ k}\Omega \Rightarrow R_S = 390 \Omega$$

مثال: برای مقادیر I_D و V_D برابر $I_D = I_{D(\text{On})}$ و $V_{DS} = V_{DD} / 2$ در شکل ۷-۲۹ مقادیر R_D و V_{DD} را محاسبه کنید



شکل ۷-۲۹: مدار مثال

حل:

$$I_D = I_{D(\text{On})} = 4 \text{ mA}, \quad V_{GS} = V_{GS(\text{On})} = 6 \text{ V}$$

$$V_{DS} = V_{GS} = \frac{1}{2} V_{DD}$$

$$6 \text{ V} = \frac{1}{2} V_{DD} \Rightarrow V_{DD} = 12 \text{ V}$$

$$R_D = \frac{V_{R_D}}{I_D} = \frac{V_{DD} - V_{DS}}{I_D} = \frac{V_{DD} - \frac{1}{2} V_{DD}}{I_D} = \frac{\frac{1}{2} V_{DD}}{I_D}$$

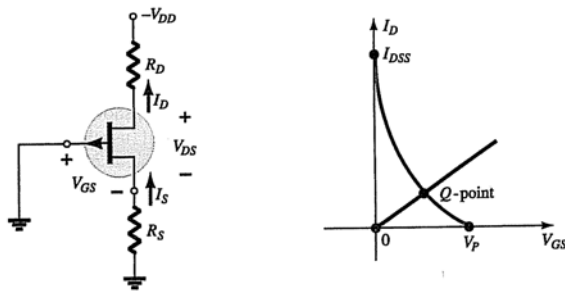
$$R_D = \frac{6 \text{ V}}{4 \text{ mA}} = 1.5 \text{ k}\Omega$$

FET های p-کانال

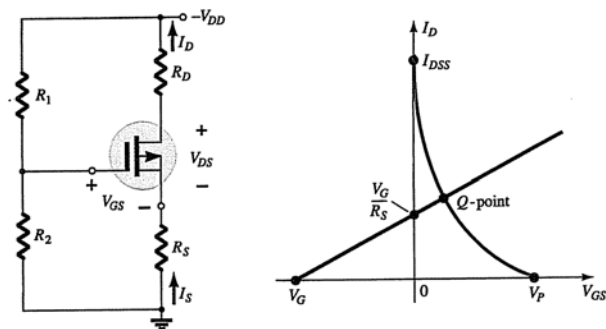
تمام توضیحات ارائه شده تا این بخش مربوط به تحلیل FET های n-کانال بود. برای FET های p-کانال منحنی‌های انتقالی قرینه آینه‌ای نوع n-کانال است. جهت جریان‌ها معکوس می‌شود و پلاریته ولتاژها نیز معکوس می‌گردد. شکل ۷-۳۰ مدارهای بایاس را برای ترانزیستورهای اثر میدانی p-کانال نمایش می‌دهد. البته در تحلیل این مدارات می‌توان موقتاً FET را به نوع n-کانال تغییر داد و پلاریته ولتاژ تغذیه و جهت جریان‌ها را نیز معکوس کرد و به انجام محاسبات پرداخت و در نهایت با معکوس نمودن آنها نتیجه واقعی را برای p-کانال بدست آورد. برای آشنایی بیشتر مثالی را بررسی می‌کنیم.

مثال: مقادیر I_{D_Q} ، V_{GS_Q} و V_{DS} را برای شکل ۷-۳۱ بدست آورید.

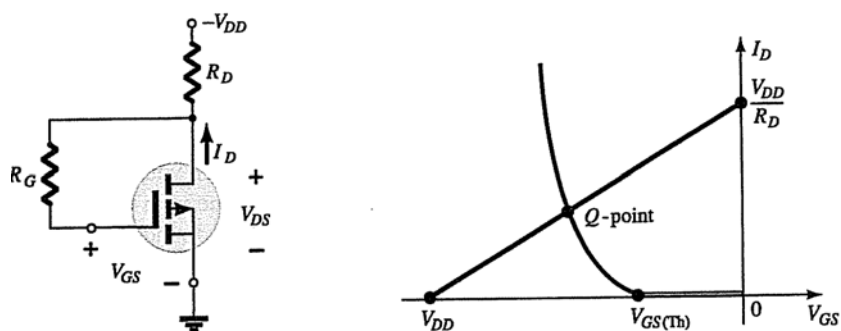
$$V_G = \frac{R_2 V_{DD}}{R_1 + R_2} = \frac{(20 \text{ k}\Omega)(-20 \text{ V})}{20 \text{ k}\Omega + 68 \text{ k}\Omega} = -4.55 \text{ V}$$



(الف)



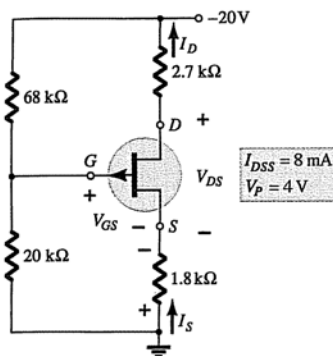
(ب)



(ج)

شکل ۷-۳۰: مدارهای بایاس FET های p-کانال (الف) JFET، (ب) MOSFET تخلیه‌ای و

(ج) MOSFET افزایشی



شکل ۷-۳۱: مدار مثال

PDF Eraser Free

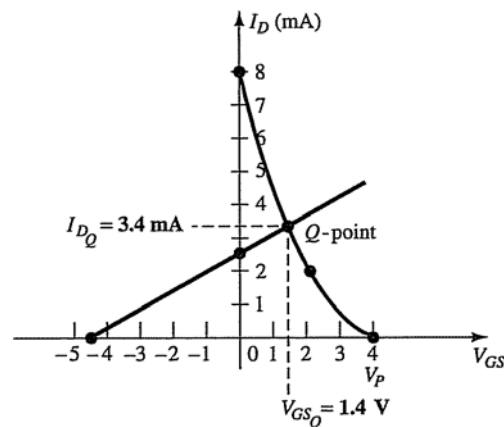
$$V_G - V_{GS} + I_D R_S = 0$$

$$V_{GS} = V_G + I_D R_S$$

$$I_D = 0 \text{ mA} \Rightarrow V_{GS} = V_G = -4.55 \text{ V}$$

$$V_{GS} = 0 \text{ V} \Rightarrow I_D = -\frac{V_G}{R_S} = \frac{-4.55 \text{ V}}{1.8 \text{ k}\Omega} = 2.53 \text{ mA}$$

با ترسیم خط بر روی منحنی مطابق شکل ۷-۳۲ داریم



شکل ۷-۳۲: یافتن نقطه کار برای مدار شکل ۷-۳۱

$$I_{D_Q} = 3.4 \text{ mA}$$

$$V_{GS_Q} = 1.4 \text{ V}$$

$$-I_D R_S + V_{DS} - I_D R_D + V_{DD} = 0$$

$$\begin{aligned} V_{DS} &= -V_{DD} + I_D (R_D + R_S) \\ &= -20 \text{ V} + (3.4 \text{ mA})(2.4 \text{ k}\Omega + 1.8 \text{ k}\Omega) \\ &= -20 \text{ V} + 15.3 \text{ V} \\ &= -4.7 \text{ V} \end{aligned}$$

منحنی عمومی بایاس JFET

در حل مدار بایاس FET معمولاً نیاز به ترسیم منحنی انتقالی داریم که برای هر مورد بستگی به مقادیر I_{DSS} و V_P دارد. برای ساده‌تر شدن کار می‌توان این منحنی‌ها را به صورت نرمالیزه رسم کرد. شکل ۷-۳۳ برای JFET و MOSFET تخلیه‌ای n-کانال (V_{GS} منفی) نشان داده شده است. توجه داشته باشید که مقیاس محور افقی بر حسب $V_{GS}/|V_P|$ و مقیاس محور عمودی بر حسب I_D/I_{DSS} است. دو محور عمودی سمت راست یعنی m و M نیاز به توضیح دارند. از m می‌توان برای یافتن حل مدار بایاس ثابت

PDF Eraser Free

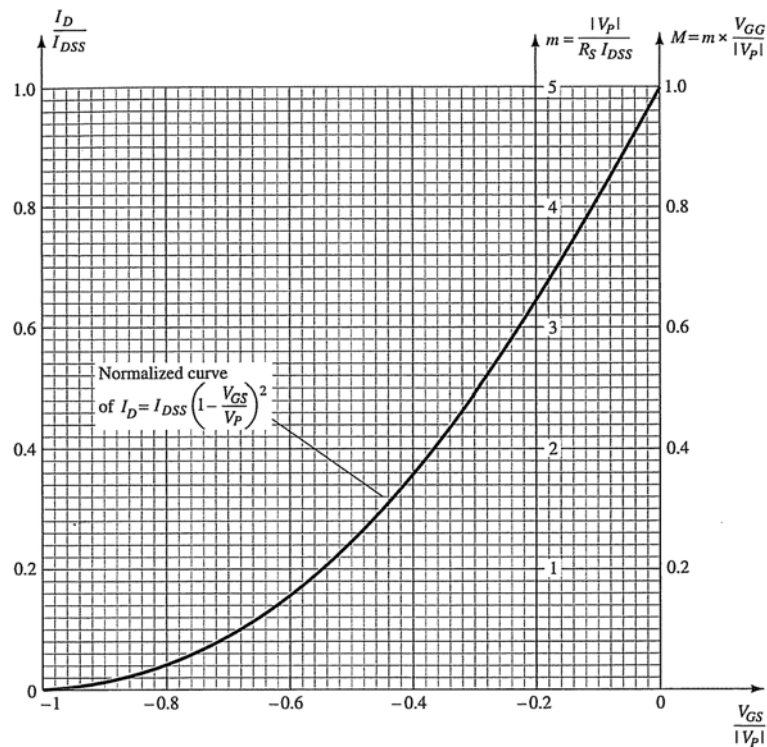
استفاده کرد. همچنین مقیاس m و M برای استفاده در ترکیب مدار بایاس مقسم ولتاژ کاربرد دارند. پارامترهای m و M به صورت زیر قابل محاسبه هستند

$$m = \frac{|V_P|}{I_{DSS} R_S}$$

$$M = \frac{m V_G}{|V_P|}$$

که در آن V_G برابر است با

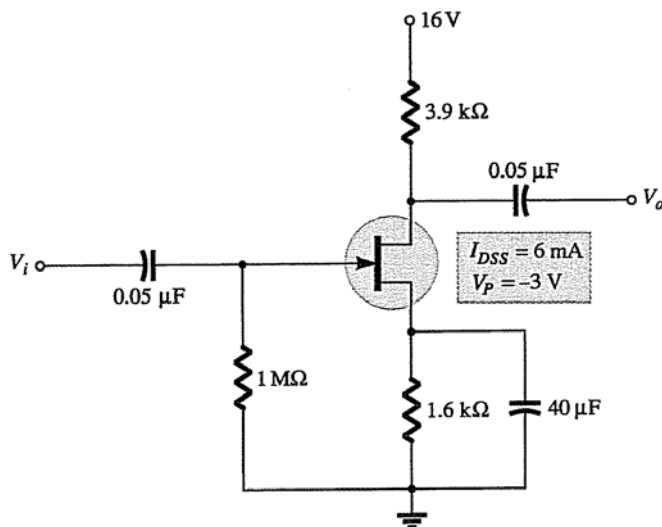
$$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$$



شکل ۳-۳: منحنی عمومی بایاس JFET

حسن استفاده از این روش عدم نیاز به ترسیم منحنی انتقالی برای هر مسئله به صورت جداگانه، ترسیم ساده‌تر خط بایاس و محاسبات کمتر است. باتسلط بر این روش تحلیل می‌تواند ساده‌تر شده و نتیجه با دقت مناسبی به دست آید.

مثال: مشخصات نقطه کار (I_D و V_{GS}) را برای مدار شکل ۷-۳۴ به دست آورید

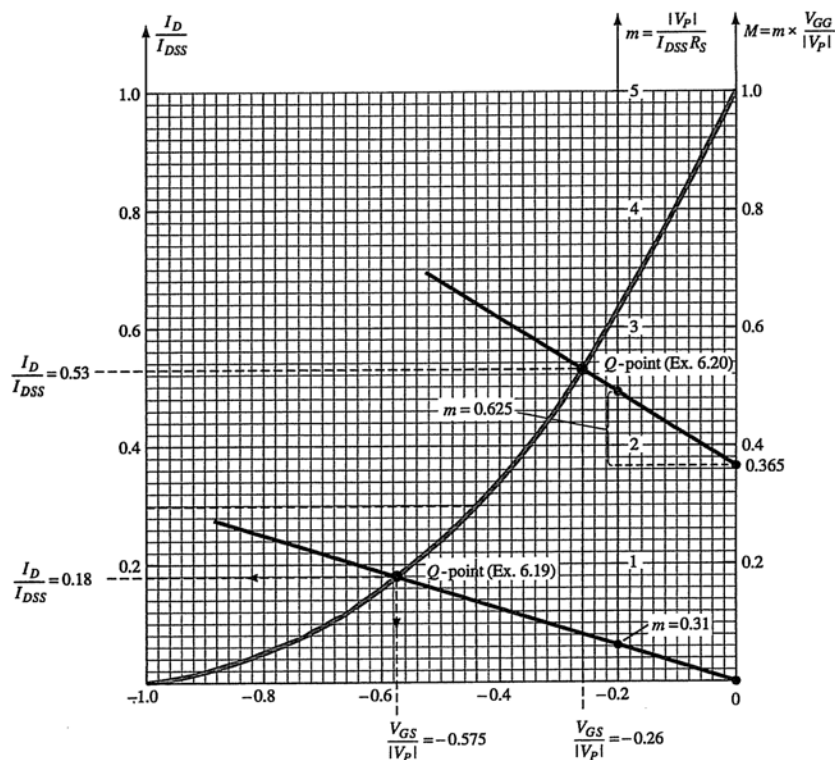


شکل ۳-۳۴: مدار مثال

حل:

$$m = \frac{|V_P|}{I_{DSS} R_S} = \frac{|-3 \text{ V}|}{(6 \text{ mA})(1.6 \text{ k}\Omega)} = 0.31$$

خط بایاس مدار خود بایاس که توسط R_S تعریف می‌شود به صورت خط مستقیمی که از نقاط مرکز محوره‌های مختصات و $m = 0.31$ می‌گذرد در شکل ۷-۳۵ رسم شده است.



شکل ۳-۳۵: یافتن نقطه کار مدار شکل ۷-۳۴

PDF Eraser Free

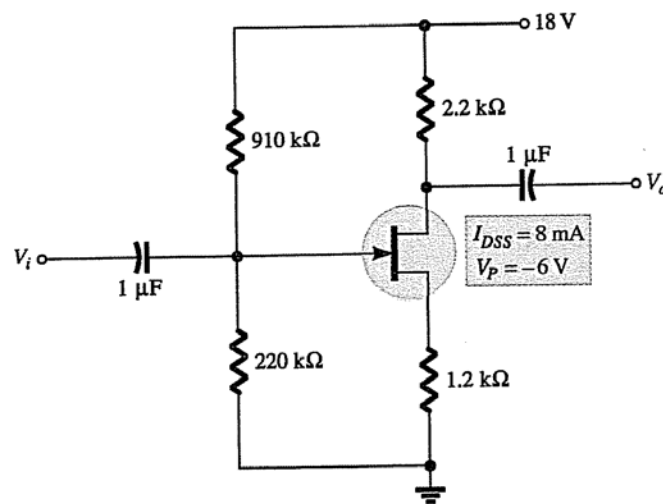
مشخصات نقطه کار Q حاصل عبارت است از:

$$\frac{I_D}{I_{DSS}} = 0.18, \quad \frac{V_{GS}}{|V_P|} = -0.575$$

$$I_D = 0.18 I_{DSS} = 0.18(6 \text{ mA}) = 1.08 \text{ mA}$$

$$V_{GS} = -0.575 |V_P| = -0.575 | -3 \text{ V} | = -1.73 \text{ V}$$

مثال: مقادیر I_D و V_{GS} را برای مدار شکل ۳۶-۷ به دست آورید



شکل ۳-۳۷: مدار مثال

حل:

$$m = \frac{|V_P|}{I_{DSS} R_S} = \frac{|-6 \text{ V}|}{(8 \text{ mA})(1.2 \text{ k}\Omega)} = 0.625$$

$$V_G = \frac{R_2 V_{DD}}{R_1 + R_2} = \frac{(220 \text{ k}\Omega)(18 \text{ V})}{(910 \text{ k}\Omega) + (220 \text{ k}\Omega)} = 3.5 \text{ V}$$

$$M = \frac{m V_G}{|V_P|} = \frac{0.625(3.5 \text{ V})}{|6 \text{ V}|} = 0.365$$

با داشتن m و M می‌توان خط بایاس را مطابق شکل ۳۵-۷ رسم کرد. اگر چه I_{DSS} و V_P در این مثال با مثال قبل متفاوت هستند اما از همان منحنی استفاده می‌گردد. برای این کار ابتدا مقدار M روی منحنی عمودی مشخص می‌شود این نقطه اول خط بایاس است، سپس خط افقی از این نقطه رسم شده تا محور

PDF Eraser Free

عمودی m را قطع نماید. از نقطه محل تلاقی به میزان m محاسبه شده جابجا گردیده تا نقطه دوم خط بایاس حاصل شود، با داشتن این دو نقطه خط بایاس ترسیم می‌گردد تا منحنی را قطع کرده و نقطه کار ترانزیستور اثر میدانی به دست آید

$$\frac{I_D}{I_{DSS}} = 0.53, \quad \frac{V_{GS}}{|V_P|} = -0.26$$

$$I_D = 0.53I_{DSS} = 0.53(8 \text{ mA}) = 4.24 \text{ mA}$$

$$V_{GS} = -0.26|V_P| = -0.26|-6 \text{ V}| = -1.56 \text{ V}$$

تقویت کننده‌های قدرت

Power Amplifier

زمان اجرا: ۱۲ ساعت آموزشی

هدف کلی: بررسی مدارهای تقویت کننده قدرت ساده، کامپلی منتاری، زوج دارلینگتون و مجتمع

هدف‌های رفتاری: پس از پایان این فصل از فراگیرنده انتظار می‌رود که:

- | | |
|---|--|
| ۱۰- استفاده از زوج دارلینگتون برای افزایش قدرت را از روی مدار تحلیل کند. | ۱- تقویت کننده قدرت را شرح دهد. |
| ۱۱- مدار تقویت کننده پوش پول با طبقه راه انداز را تحلیل کند. | ۲- مشخصات عمومی تقویت کننده قدرت را نام ببرد. |
| ۱۲- مدار تقویت کننده کلاس C را شرح دهد. | ۳- کلاس‌های مختلف تقویت کننده قدرت را با استفاده از منحنی‌های مشخصه ورودی و خروجی ترانزیستور، توضیح دهد. |
| ۱۳- تقویت کننده کلاس D را شرح دهد. | ۴- تقویت کننده قدرت کلاس A با کوپلاژ خازنی و ترانسفورماتوری را توضیح دهد. |
| ۱۴- راندمان تقویت کننده‌های قدرت را باهم مقایسه کند. | ۵- ضریب شایستگی را توضیح دهد. |
| ۱۵- چگونگی پایداری حرارتی در تقویت کننده قدرت را شرح دهد. | ۶- راندمان تقویت کننده کلاس A با کوپلاژ خازنی را محاسبه کند. |
| ۱۶- مشخصه گرمایی ترانزیستور قدرت و رابطه آن را با توان تلف شده تعریف کند. | ۷- تقویت کننده پوش پول ترانسفورماتوری کلاس B را شرح دهد. |
| ۱۷- مقاومت حرارتی رادیاتور را محاسبه کند. | ۸- مدار تقویت کننده پوش پول بدون ترانسفورماتور را تحلیل کند. |
| ۱۸- نمونه‌ای از آی‌سی تقویت کننده صوت را معرفی کند. | ۹- روش‌های مختلف قرار دادن پوش پول مکمل در کلاس AB را از روی مدار آن تحلیل کند. |
| ۱۹- به سؤالات الگوی پرسش پاسخ دهد. | |

پیش‌گفتار

را تقویت می‌کنند. در واقع تقویت ولتاژ یا جریان همان تقویت توان است. ولی منظور ما از تقویت کننده توان یا تقویت کننده قدرت، تقویت کننده‌ای است که بتواند توان قابل ملاحظه‌ای را

همه تقویت کننده‌هایی را که تاکنون بررسی کرده‌ایم، در اصل، تقویت کننده توان هستند زیرا آن‌ها، ولتاژ، جریان یا هر دو

درصد بیان می‌کنند و آن را با η نشان می‌دهند.

$$\eta = \frac{\text{توان ac منتقل شده به بار}}{\text{توان dc گرفته شده از منبع تغذیه}} \times 100\%$$

۲-۲-۵ پخش گرمای ایجاد شده در تقویت کننده :

چون حرارت ایجاد شده در پیوند ترانزیستورهای قدرت زیاد است، باید با نصب آن‌ها روی صفحات فلزی گرماگیر (Heat sink) که ساختمانی رادیاتور مانند دارند، گرمای ایجاد شده را به خارج منتقل کنند. در تقویت کننده‌های پر قدرت اگر از گرماگیر مناسب استفاده نشود، ترانزیستورها به سرعت صدمه می‌بینند و می‌سوزند. حرارت ایجاد شده در پیوند، متناسب با توان تلف شده در ترانزیستور است. توان تقریبی تلف شده در یک ترانزیستور امیتر مشترک از رابطه زیر به دست می‌آید.

$$P_C = V_{CE} \cdot I_C$$

در هیچ شرایطی نباید مقدار P_C از حداکثر توان مجاز ترانزیستور تجاوز کند. حداکثر توان مجاز که توسط کارخانه سازنده ترانزیستور تعیین می‌شود را با نماد P_{Cmax} نشان می‌دهند. می‌توانیم معادله P_C را در تلفات ماکزیم به صورت زیر بنویسیم :

$$V_{CE} \cdot I_C = P_{Cmax} = \text{یک مقدار ثابت}$$

با توجه به معادله فوق چون P_{Cmax} ثابت است باید به این مسئله توجه کرد که اگر V_{CE} افزایش یابد، حداکثر مقدار I_C کاهش می‌یابد و برعکس، با افزایش I_C از حداکثر مقدار مجاز V_{CE} کاسته می‌شود.

هر قدر از تلفات ترانزیستور کاسته شود، بازده آن افزایش می‌یابد. برای کاهش تلفات ترانزیستور، باید جریان حالت سکون آن، یعنی جریانی که در غیاب سیگنال ورودی از آن می‌گذرد را کم کنیم.

با کاهش زمان روشن بودن ترانزیستور نیز تلفات آن کاهش

به بار منتقل کند.

چنانچه قدرت خروجی تقویت کننده‌ای بیش تر از چند ده میلی‌وات باشد، آن را تقویت کننده توان می‌نامند. تقویت کننده‌های قدرت برای انتقال حداکثر توان باید دارای ولتاژ و جریان خروجی با دامنه زیاد باشند. لذا تقویت کننده‌های قدرت در رده تقویت کننده‌های سیگنال بزرگ (Large Signal) به شمار می‌آیند. از آنجا که در این حالت تغییرات جریان کلکتور در مقایسه با جریان نقطه کار نسبتاً زیاد است، مشخصات ترانزیستور تقویت کننده قدرت، مانند β و g_m با جریان خروجی تغییر می‌کنند. معمولاً در طبقات قدرت تغییر شکل (اعوجاج) در شکل موج زیاد و قابل ملاحظه است، لذا باید با به کارگیری روش‌های مختلف این تغییر شکل موج را به حداقل کاهش داد.

تقویت کننده‌های قدرت معمولاً در طبقه انتهایی یک دستگاه تقویت کننده صوتی قرار می‌گیرند، بهره تقویت ولتاژ این تقویت کننده‌ها در حدود واحد (یک) و بهره جریان آن‌ها زیاد است.

۱-۵ مشخصات عمومی تقویت کننده‌های قدرت

به طور خلاصه تقویت کننده‌های قدرت باید دارای مشخصات عمومی به شرح زیر باشند :

الف) تغییر شکل موج یا اعوجاج کم

ب) امپدانس خروجی کم

پ) بهره جریان زیاد

ت) راندمان بالا

ث) مشخصه فرکانسی خوب

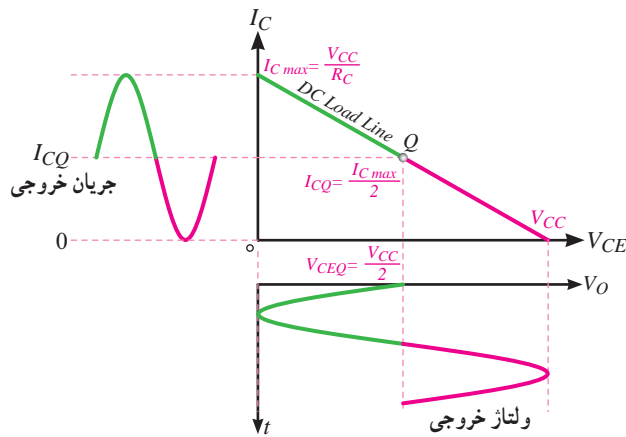
۲-۵ عوامل مهم در تقویت کننده‌های قدرت

دو عامل مهم زیر را در تقویت کننده‌های قدرت باید مورد توجه قرار دهیم :

۱-۲-۵ بازده تقویت کننده (Efficiency) :

تقویت کننده از نسبت توان ac منتقل شده به بار به کل توان dc گرفته شده از منبع تغذیه به دست می‌آید. معمولاً بازده را بر حسب

حداکثر تغییرات جریان کلکتور و حداکثر تغییرات ولتاژ کلکتور امیتر به صورت شکل ۵-۳ درمی آید.



شکل ۵-۳- مختصات نقطه کار DC در کلاس A و چگونگی تغییرات I_C و V_{CE} روی خط بار

۵-۳-۱- محاسبه راندمان تقویت کننده کلاس A:

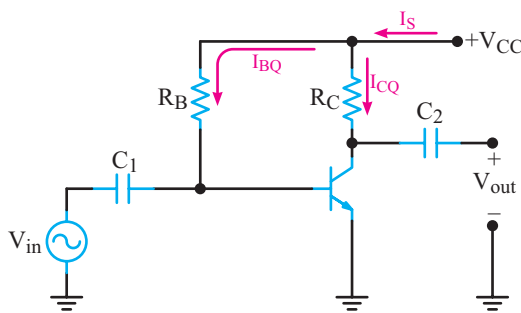
برای محاسبه راندمان، باید توان dc گرفته شده از منبع تغذیه و توان ac منتقل شده به بار را محاسبه کنیم.

مقدار متوسط توانی که تقویت کننده از منبع تغذیه می گیرد

برابر است با:

$$P_{dc} = V_{CC} I_S$$

با توجه به شکل ۵-۴ مقدار I_S برابر با $I_{CQ} + I_{BQ}$ است.



شکل ۵-۴- یک نمونه تقویت کننده کلاس A

به جای I_S مساوی آن را در رابطه توان قرار می دهیم.

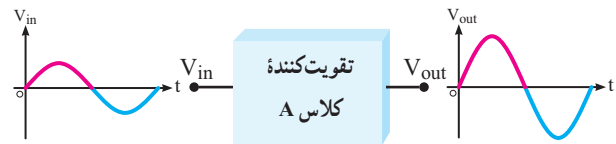
$$P_{dc} = V_{CC} (I_{CQ} + I_{BQ})$$

$$P_{dc} = V_{CC} I_{CQ} + V_{CC} I_{BQ}$$

۵-۳-۲- تقویت کننده کلاس A

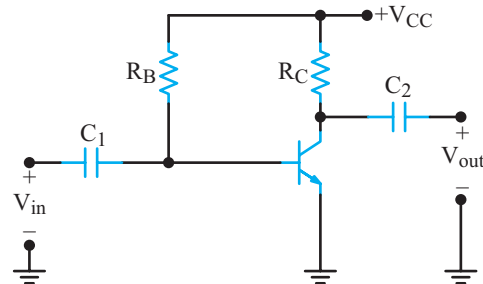
برحسب این که یک تقویت کننده در چه کسری از یک پریود کامل (T) سیگنال ac ورودی فعال باشد، آن را در یکی از رده های (کلاس های) A، AB، B یا C جای می دهند.

به تقویت کننده هایی که تمام موج ورودی را به طور کامل عبور می دهند، تقویت کننده های کلاس A می گویند. یک تقویت کننده کلاس A همواره در ناحیه فعال کار می کند. معمولاً همه تقویت کننده های صوتی در کلاس A کار می کنند مگر در مواردی خاص که در دنباله همین فصل به بیان آن می پردازیم. در شکل ۵-۱ بلوک دیاگرام یک تقویت کننده کلاس A و شکل موج ورودی و خروجی آن نشان داده شده است.



شکل ۵-۱- موج ورودی و خروجی تقویت کننده کلاس A

در شکل ۵-۲، یک تقویت کننده کلاس A نشان داده شده است. برای آن که در خروجی حداکثر دامنه ولتاژ و حداکثر دامنه جریان را داشته باشیم، باید ترانزیستور را طوری بایاس کنیم که جریان حالت سکون آن برابر با نصف مقدار ماکزیمم (یعنی $I_{CQ} = \frac{1}{2} I_{Cmax}$) و ولتاژ حالت سکون آن نیز نصف مقدار ماکزیمم (یعنی $V_{CEQ} = \frac{1}{2} V_{CC}$) شود.



شکل ۵-۲- مدار تقویت کننده کلاس A

با توجه به شرایط بیان شده، در صورت اعمال سیگنال متناوب. ریت کننده کلاس A، اگر از $V_{CE(sat)}$ صرف نظر کنیم،

$$I_{rms} = \frac{I_m}{\sqrt{2}} = \frac{1}{\sqrt{2}} \left(\frac{V_{CC}}{2R_C} \right) = \frac{V_{CC}}{2\sqrt{2}R_C}$$

مقادیر V_{rms} و I_{rms} را در رابطه توان می گذاریم و P_L را

محاسبه می کنیم.

$$P_L = I_{rms} \cdot V_{rms} = \frac{V_{CC}}{2\sqrt{2}R_C} \times \frac{V_{CC}}{2\sqrt{2}}$$

$$P_L = \frac{V_{CC}^2}{8R_C}$$

با جایگزینی مقادیر P_{ac} و P_L در رابطه بازده مقدار η را

محاسبه می کنیم.

$$\eta = \frac{P_L}{P_{dc}} \times 100\%$$

$$\eta = \frac{\frac{V_{CC}^2}{8R_C}}{\frac{V_{CC}^2}{2R_C}} \times 100\% = 25\%$$

$$\eta = 25\%$$

با توجه به این که در مدارهای عملی معمولاً دامنه ولتاژ و دامنه جریان (V_{rms} و I_{rms}) کم تر از مقادیر آرمانی گفته شده است بازده تقویت کننده نیز از ۲۵ درصد کم تر می شود.

۲-۳-۵- ضریب شایستگی (Figure of merit):

برای تقویت کننده های قدرت، ضریب شایستگی به صورت نسبت حداکثر توان تلف شده در ترانزیستور به حداکثر توان ac انتقالی به بار تعریف می شود. برای تقویت کننده امیتر مشترک شکل ۲-۵ حداکثر توان تلف شده که در ترانزیستور به صورت گرما تلف می شود برابر است با:

$$P_{Cmax} = V_{CEQ} \cdot I_{CQ}$$

$$P_{Cmax} = \frac{V_{CC}}{2} \times \frac{V_{CC}}{2R} = \frac{V_{CC}^2}{4R_C}$$

با توجه به اینکه توان ماکزیمم ac انتقالی به بار برابر است با:

$$P_{L(ac)max} = \frac{V_{CC}^2}{8R_C}$$

چون I_{BQ} خیلی کوچک تر از I_{CQ} است لذا می توانیم از توان تلف شده $V_{CC} \cdot I_{BQ}$ صرف نظر کنیم بنابراین رابطه به صورت زیر درمی آید.

$$P_{dc} = V_{CC} I_{CQ}$$

به شکل ۳-۵ توجه کنید.

مقدار I_{CQ} ، میانگین تغییرات جریان کلکتور و برابر با $\frac{I_{Cmax}}{2}$ است. با توجه به خط بار، به جای I_{Cmax} مقدار $\frac{V_{CC}}{R_C}$ را قرار می دهیم و I_{CQ} را به دست می آوریم.

$$I_{CQ} = \frac{I_{Cmax}}{2} = \frac{\frac{V_{CC}}{R_C}}{2} = \frac{V_{CC}}{2R_C}$$

در رابطه توان (P_{dc}) مقدار I_{CQ} را جایگزین می کنیم.

$$P_{dc} = V_{CC} \times \frac{V_{CC}}{2R_C} = \frac{V_{CC}^2}{2R_C}$$

$$P_{dc} = \frac{V_{CC}^2}{2R_C} \text{ مقدار توان DC دریافتی از منبع تغذیه}$$

توان ac منتقل شده به بار از حاصل ضرب جریان مؤثر خروجی در ولتاژ مؤثر خروجی به دست می آید:

$$P_L = (I_{Lrms}) (V_{Lrms})$$

همان طور که از شکل ۳-۵ ملاحظه می شود، نقطه کار ترانزیستور درست در وسط خط بار dc تنظیم شده است. بنابراین مقدار پیک تا پیک ولتاژ ac برابر با V_{CC} و دامنه پیک برابر با $V_m = \frac{V_{CC}}{2}$ می شود. هم چنین حداکثر دامنه جریان ac برابر با $\frac{I_{Cmax}}{2}$ است. به جای I_{Cmax} مقدار معادل آن یعنی $\frac{V_{CC}}{R_C}$ را قرار می دهیم و I_m را به دست می آوریم.

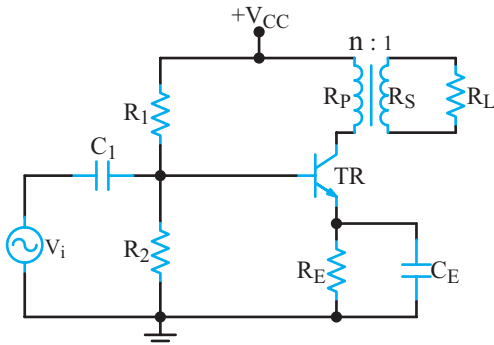
$$I_m = \frac{I_{Cmax}}{2} = \frac{\frac{V_{CC}}{R_C}}{2} = \frac{V_{CC}}{2R_C}$$

می دانیم $V_{rms} = \frac{V_m}{\sqrt{2}}$ است پس می توانیم بنویسیم:

$$V_{rms} = \frac{V_m}{\sqrt{2}} = \frac{1}{\sqrt{2}} \left(\frac{V_{CC}}{2} \right) = \frac{V_{CC}}{2\sqrt{2}}$$

برای محاسبه I_{rms} نیز به همین ترتیب عمل می کنیم.

برای افزایش راندمان می‌توانیم از مدار شکل ۵-۵ استفاده کنیم. در این مدار، ترانسفورماتور را ایده‌آل فرض می‌کنیم.



شکل ۵-۵- تقویت‌کننده کلاس A با کوپلاژ ترانسفورماتوری

توان DC متوسطی که از منبع تغذیه گرفته می‌شود برابر

است با:

$$P_{dc} = V_{CC} I_{CQ}$$

بخشی از این توان به بار منتقل می‌شود و بخش دیگر در تقویت‌کننده به صورت حرارت تلف می‌شود. در محاسبات از تلفات مقاومت‌های تقسیم‌کننده ولتاژ R_1 ، R_2 و بیس ترانزیستور صرف‌نظر می‌کنیم. در اغلب موارد چون مقاومت اهمی سیم‌پیچ اولیه ترانسفورماتور و هم‌چنین مقدار مقاومت فیدبک امیتر (R_E) خیلی کم است، می‌توانیم تلفات این دو جزء را نیز نادیده بگیریم. بدین ترتیب، تلفات تقویت‌کننده فقط به تلفات پیوند کلکتور منحصر می‌شود. پس می‌توانیم بنویسیم:

$$P_{dc} = P_L + P_C$$

در این معادله، P_L توان منتقل شده به بار و P_C توان تلف شده در پیوند کلکتور است. با استفاده از روابط ریاضی می‌توان اثبات کرد که در حالت ایده‌آل بازده این تقویت‌کننده برابر ۵۰ درصد است. در عمل بازده این تقویت‌کننده از ۴۰ درصد تجاوز نمی‌کند. چرا؟

معمولاً مقدار R_E خیلی کوچک است؛ به طوری که روی

آن بیش از یک ولت افت ولتاژ به وجود نمی‌آید.

مقاومتی که از دو سر اولیه ترانسفورماتور دیده می‌شود،

ضریب شایستگی را بر اساس مقادیر بالا محاسبه می‌کنیم.

$$\frac{P_{Cmax}}{(P_{Lac})_{max}} = \frac{V_{CC}^2}{4R_C} = \frac{V_{CC}^2}{8R_C}$$

عدد شایستگی نشان می‌دهد که تلفات حرارتی ترانزیستور دو برابر توان منتقل شده به بار است؛ مثلاً به ازای یک وات توان منتقل شده به بار، دو وات قدرت در ترانزیستور تلف می‌شود.

توجه داشته باشید که ترانزیستور نباید وارد منطقه اشباع یا قطع شود. به همین دلیل، باید دامنه نوسانات ولتاژ کمی کم‌تر

از $\frac{V_{CC}}{2}$ و دامنه نوسانات جریان نیز کمی کم‌تر از $\frac{I_{Cmax}}{2}$ باشد.

در صورتی که محاسبات بالا را برای تقویت‌کننده‌های بیس مشترک و کلکتور مشترک در کلاس A تکرار کنیم، به نتایج به دست آمده برای حالت امیتر مشترک می‌رسیم. هم‌چنین می‌توان نشان داد که اگر تقویت‌کننده کلاس A در حالت کلکتور مشترک به کار رود، نسبت به دو حالت دیگر، دارای اعوجاج بسیار کم‌تری در خروجی خواهد بود.

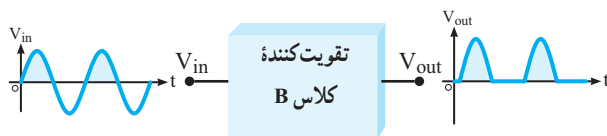
تمرین کلاسی: در یک تقویت‌کننده کلاس A با کوپلاژ RC، اگر توان مؤثر رسیده به بار ۱۰ وات باشد، تلفات حرارتی ترانزیستور چه قدر است؟

هنگام تدریس مباحث این فصل، قسمت‌هایی را که امکان پذیر است با نرم‌افزار مولتی‌سیم به نمایش درآوردید و از هنرجویان بخواهید که عمل شبیه‌سازی را در خارج از ساعات درسی و در منزل اجرا نمایند و نتایج را به کلاس ارائه دهند. برای این منظور از کتاب آزمایشگاه مجازی جلد دوم می‌توانید استفاده کنید.

۳-۲-۵- تقویت‌کننده کلاس A با کوپلاژ ترانسفورماتوری: چون مدار شکل ۵-۴ بازده کمی دارد،

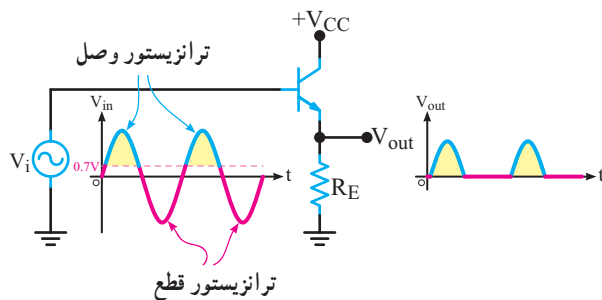
است. اگر ترانزیستور را در ناحیه قطع بایاس کنیم، هنگامی که سیگنال وجود ندارد، از کلکتور ترانزیستور جریانی نمی‌گذرد یعنی $I_Q = 0$ می‌شود بنابراین توان تلف شده در حالت بی‌کاری (سکون) برابر صفر می‌شود.

به این ترتیب می‌توانیم بازده تقویت‌کننده را به $78/5$ درصد افزایش دهیم. در این حالت ترانزیستور فقط برای نیمی از یک سیکل سیگنال ورودی هدایت می‌کند. در اصطلاح می‌گوییم تقویت‌کننده در کلاس B قرار دارد. بلوک دیاگرام تقویت‌کننده کلاس B و شکل موج ورودی و خروجی آن را در شکل ۵-۷ نشان داده‌ایم.



شکل ۵-۷. بلوک دیاگرام تقویت‌کننده کلاس B و شکل موج ورودی و خروجی آن

با اعمال سیگنال متناوب به ورودی تقویت‌کننده، ترانزیستور از ناحیه قطع خارج می‌شود و در ناحیه خطی (فعال) کار می‌کند. یک نمونه تقویت‌کننده کلاس B که دارای آرایش کلکتور مشترک است را همراه با شکل موج ورودی و خروجی آن در شکل ۵-۸ مشاهده می‌کنید.



برابر است با

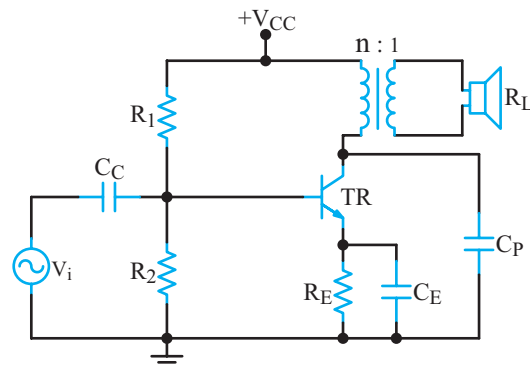
$$R_P = \frac{\Delta V_{CQ}}{\Delta I_C} = \frac{2V_{CQ}}{2I_{CQ}} = \frac{V_{CQ}}{I_{CQ}}$$

و نسبت دور ترانسفورماتور از رابطه زیر به دست می‌آید.

$$n = \sqrt{\frac{R_P}{R_S}} = \sqrt{\frac{R_P}{R_L}}$$

در این معادله، R_S مقاومت ثانویه ترانسفورماتور و R_L مقاومت بار است که با هم برابرند. در تقویت‌کننده‌های صوتی، باری که به خروجی مدار وصل می‌شود عموماً یک بلندگوست. بلندگو در فرکانس‌های بالا از خود خاصیت سلفی زیادی نشان می‌دهد. این امر موجب افزایش مقدار R_L می‌شود. لذا تطبیق امپدانس تقویت‌کننده به هم می‌خورد و ممکن است ترانزیستور آسیب ببیند.

برای پیشگیری از آسیب دیدن ترانزیستور، می‌توان کلکتور آن را با یک خازن جبران‌کننده به ظرفیت چند نانو فاراد مطابق شکل ۵-۶ به زمین وصل کرد.

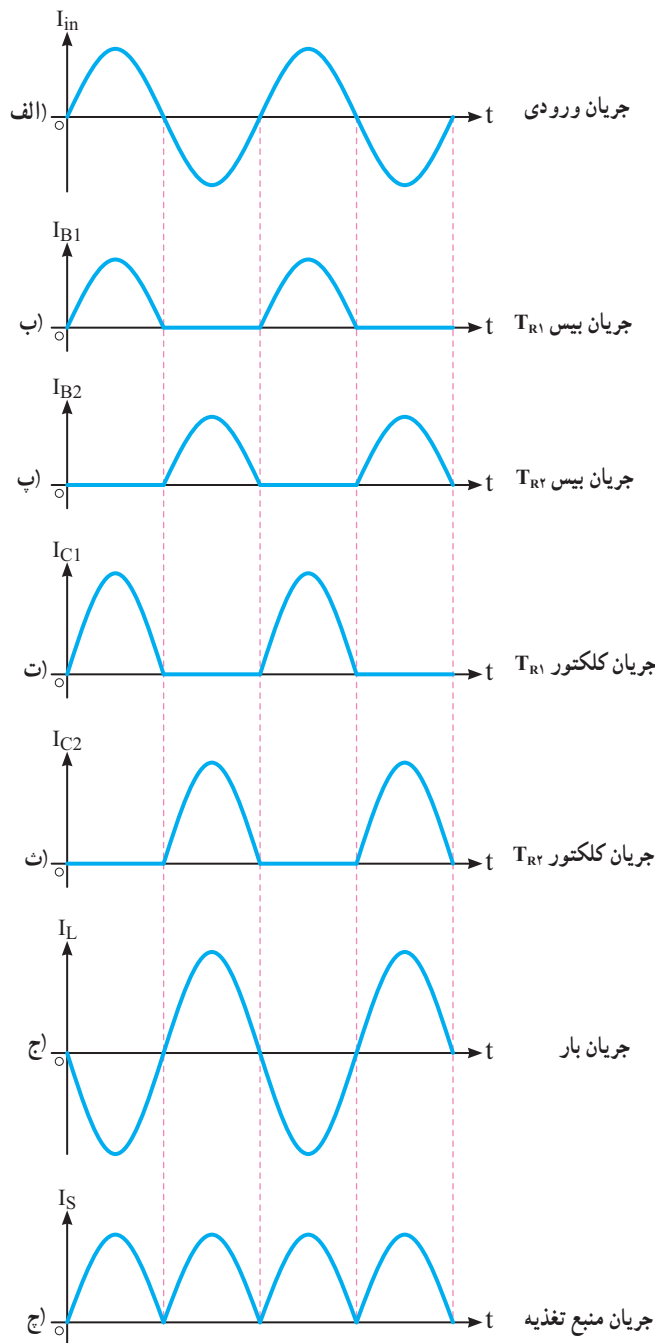


شکل ۵-۶. تقویت‌کننده کلاس A با خازن جبران‌کننده (C_P)

۵-۴- تقویت‌کننده کلاس B

دیدیم که بازده تقویت‌کننده‌های کلاس A به علت تلفات زیادی که دارد بسیار کم است و از 50° درصد تجاوز نمی‌کند. تلفات زیاد توان در این تقویت‌کننده‌ها در اثر برقراری دائمی جریان کلکتور به وجود می‌آید، زیرا توانی که از منبع تغذیه کشیده می‌شود، همواره ثابت و مستقل از بار و برابر با $P_{dc} = V_{CC}I_{CQ}$

بر کلاس B به سبب برقراری همواره سیگنال به چنین مداری «پوش پول» (push pull) می‌گویند.



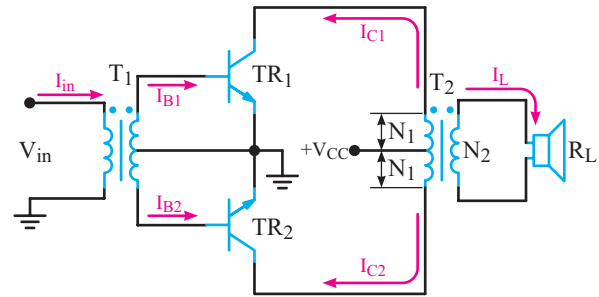
شکل ۵-۱- شکل موج جریان نقاط مختلف تقویت کننده پوش پول

۵-۴-۲ محاسبه راندمان مدار: جریانی که از منبع

تغذیه کشیده می شود، برابر با مجموع جریان های i_{c1} و i_{c2} است. این جریان یک سیگنال یک طرفه - مطابق شکل ۵-۱-ج - با مقدار متوسط $\frac{2I_{im}}{\pi}$ است. لذا توان داده شده توسط منبع تغذیه به مدار برابر است با:

۵-۴-۱- تقویت کننده «پوش - پول» ترانسفورماتوری: در شکل ۵-۹، مدار یک تقویت کننده پوش پول رسم شده است.

در این مدار در حالتی که سیگنال متناوب ورودی صفر است، ترانزیستورها در حالت خاموش ($I_{CQ1} = I_{CQ2} = 0$) قرار دارند و هیچ جریانی از منبع تغذیه کشیده نمی شود.

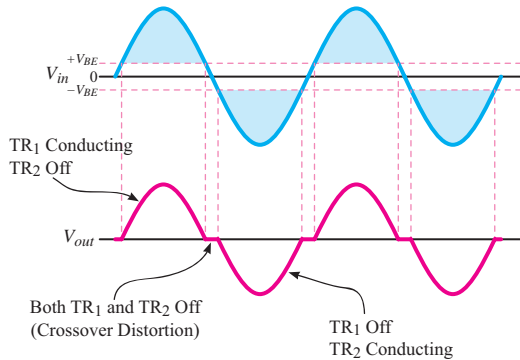


شکل ۵-۹- مدار تقویت کننده پوش پول کلاس B با کوپلاژ ترانسفورماتوری

اگر یک سیگنال متناوب به ورودی مدار بدهیم، این سیگنال به ثانویه ترانسفورماتور T_1 القاء می شود. چون سر وسط ترانسفورماتور T_1 به زمین (سیم مشترک) وصل شده است، موج های مربوط به دو سیم پیچ ثانویه ترانسفورماتور نسبت به سر وسط در فاز مخالف هم قرار می گیرند. لذا هنگامی که به بیس ترانزیستور TR_1 نیم سیکل مثبت می رسد ترانزیستور TR_1 را هادی می کند. در این حالت به بیس ترانزیستور TR_2 نیم سیکل منفی می رسد و TR_2 را در حالت قطع قرار می دهد.

در نیم سیکل بعدی به بیس ترانزیستور TR_1 نیم سیکل منفی و به بیس ترانزیستور TR_2 نیم سیکل مثبت می رسد و TR_1 را قطع و TR_2 را هادی می کند. هادی شدن هر ترانزیستور در بیس و کلکتور آن جریان I_B و I_C را برقرار می کند. در شکل ۵-۱-الف تا ج، شکل موج جریان ورودی (I_{in}) و جریان های بیس (I_{B1} و I_{B2}) و جریان های کلکتور ترانزیستورها (I_{C1} و I_{C2}) و جریان خط تغذیه (I_S) و بار (I_L) با حفظ رابطه زمانی رسم شده اند.

الف) چون هر دو ترانزیستور در ناحیه قطع بایاس شده‌اند، دیود بیس امیتر ترانزیستورها باید توسط سیگنال متناوب ورودی هادی شوند؛ لذا حدود 0.7° ولت از دامنه سیگنال ورودی برای بایاس بیس به کار می‌رود و تقویت نمی‌شود. عملاً در شکل موج خروجی تغییر شکل (اعوجاجی) مطابق شکل ۵-۱۱ به وجود می‌آید. این تغییر شکل را، اعوجاج تقاطعی (crossover distortion) می‌نامند.



شکل ۵-۱۱- اعوجاج تقاطعی در شکل موج خروجی

ب) اشکال دیگر مدار این است که در موقع فعال بودن ترانزیستورها، جریان زیادی را از منبع تغذیه می‌کشند؛ بنابراین، در ولتاژ تغذیه اقی متناسب با دامنه سیگنال خروجی به وجود می‌آید. این افت ولتاژ موجب به نوسان افتادن مدار می‌شود. برای برطرف کردن این اشکال‌ها باید ترانزیستورهای TR_1 و TR_2 را در آستانه هدایت بایاس کنیم.

۴-۴-۵- معایب تقویت‌کننده پوش پول ترانسفورماتوری: امروزه استفاده از مدار پوش پول با ترانسفورماتور تقریباً منسوخ شده است زیرا ترانسفورماتور جاگیر و سنگین است و روی پاسخ فرکانسی تقویت‌کننده اثر می‌گذارد و آن را از یکنواختی درمی‌آورد. در تقویت‌کننده با کوپلاژ ترانسفورماتوری، اگر در حال کار، بلندگو از مدار قطع شود، ولتاژ القایی خیلی زیادی روی کلکتور ترانزیستورها می‌افتد و به ترانزیستورهای خروجی آسیب می‌رساند. برای جلوگیری از سوختن ترانزیستورها، باید قبل از قطع شدن بلندگو ولوم صدا را تا آخر ببندیم یا به جای بلندگو یک مقاومت اهمی پُروت و برابر با امپدانس بلندگو قرار دهیم.

$$P_{dc} = V_{CC} \times \frac{I_m}{\pi}$$

چون هر یک از دو ترانزیستور به تناوب هدایت می‌کند، جریانی که از بار می‌گذرد به صورت یک سیگنال دوطرفه کامل و مطابق شکل ۵-۱۰- ج است. توانی که به بار منتقل می‌شود برابر است با:

$$P_L = I_{L(rms)} \cdot V_{L(rms)} = \frac{I_m}{\sqrt{2}} \times \frac{V_m}{\sqrt{2}} = \frac{1}{2} I_m V_m$$

I_m و V_m به ترتیب دامنه‌های ماکزیمم جریان و ولتاژ در طرف اولیه ترانسفورماتور تطبیق است. چون این ترانسفورماتور را بدون تلفات فرض کرده‌ایم به آسانی می‌توانیم بازده تقویت‌کننده را به دست آوریم.

$$\eta = \frac{P_L}{P_{dc}} = \frac{\frac{1}{2} V_m I_m}{\frac{2}{\pi} V_{cc} I_m} \times 100\% = \frac{\pi}{4} \times \frac{V_m}{V_{cc}} \times 100\%$$

حداکثر راندمان در شرایطی به دست می‌آید که $V_m = V_{CC}$ شود. در رابطه η به جای V_m مقدار V_{CC} را می‌گذاریم و راندمان را محاسبه می‌کنیم.

$$I_{max} = \frac{\pi}{4} \times 100\% = 78.5\%$$

در تقویت‌کننده پوش پول حداکثر توان تلف شده در هر ترانزیستور از رابطه $P_{cmax} = 0.2 P_L$ به دست می‌آید. با توجه به محاسبات بالا درمی‌یابیم که بازده تقویت‌کننده پوش پول بیش‌تر از بازده تقویت‌کننده کلاس A است. هم‌چنین برای انتقال یک قدرت مشخص به بار، ترانزیستورهای کم‌قدرت‌تری مورد نیاز است؛ مثلاً اگر بخواهیم ۱۰ وات توان را به باری برسانیم، به ترانزیستورهایی با قدرت $P_{cmax} = 2W$ نیاز داریم. درحالی که در تقویت‌کننده شکل ۵-۴ برای انتقال چنین توانی به بار، نیاز به ترانزیستوری با قدرت ۲۰W داریم.

ویژه هنرجویان علاقمند: رابطه $P_{cmax} = 0.2 P_L$ را اثبات کنید و نتایج آن را به کلاس ارائه دهید.

۳-۴-۵- معایب پوش پول کلاس B: مدار پوش پول کلاس B دو اشکال اساسی به شرح زیر دارد.

۵-۵- الگوی پرسش صحیح یا غلط

۵-۵-۱- هر تقویت کننده ای که ولتاژ یا جریان را تقویت کند، تقویت کننده قدرت نام دارد.

صحیح غلط

۵-۵-۲- تقویت کننده های قدرت در رده تقویت کننده های سیگنال بزرگ هستند.

صحیح غلط

کامل کردنی

۵-۵-۳- بازده تقویت کننده کلاس A با کوپلاژ خازنی حداکثر..... و با کوپلاژ ترانسفورماتوری..... است.

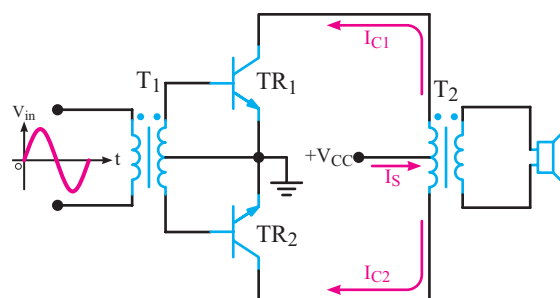
۵-۵-۴- اعوجاج تقاطعی در تقویت کننده پوش پول کلاس..... ایجاد می شود.

چهار گزینه ای

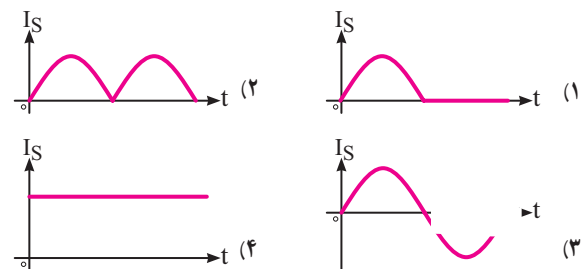
۵-۵-۵- در یک تقویت کننده، جریان دریافتی از خط تغذیه در حالت با سیگنال و بدون سیگنال AC ثابت است. کلاس کار تقویت کننده کدام است؟

A (۱) B (۲) C (۳) AB (۴)

۵-۵-۶- شکل سیگنال جریانی که از منبع تغذیه مدار ۵-۱۲ کشیده می شود کدام است؟



شکل ۵-۱۲



تشریحی

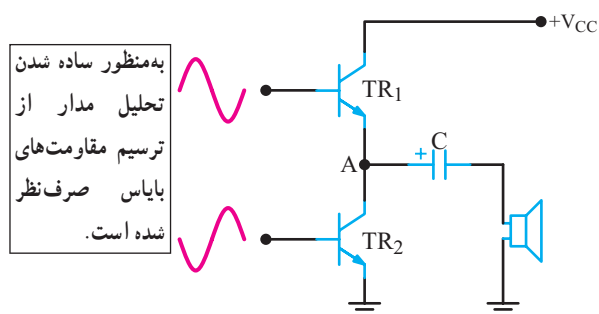
۵-۵-۷- مشخصات عمومی تقویت کننده های قدرت را نام ببرید.

۵-۵-۸- حداکثر بازده یک تقویت کننده قدرت با بار ترانسفورماتوری که در کلاس A کار می کند، چه قدر است؟

۵-۵-۹- در تقویت کننده های قدرت اعوجاج تقاطعی را شرح دهید.

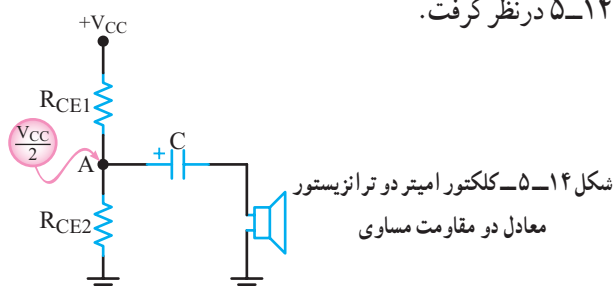
۵-۵-۱۰- ضریب شایستگی را تعریف کنید و عدد ضریب شایستگی را برای تقویت کننده کلاس A با کوپلاژ خازنی محاسبه کنید.

۵-۶- تقویت کننده پوش پول بدون ترانسفورماتور به دلایلی که بیان شد، در تقویت کننده پوش پول تا حد امکان از ترانسفورماتور استفاده نمی شود. در شکل ۵-۱۳ یک تقویت کننده پوش پول نشان داده شده است. در این تقویت کننده، خازن C جایگزین چوک بلندگو شده است.



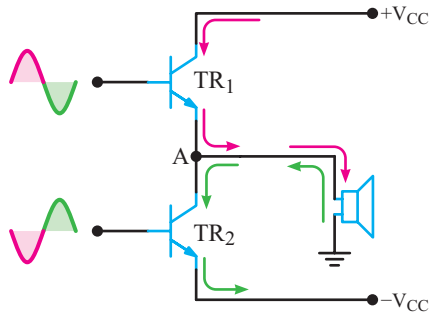
شکل ۵-۱۳- تقویت کننده با منبع تغذیه ساده

طرز کار مدار به این ترتیب است که در لحظه روشن شدن دستگاه صوتی، خازن C توسط ترانزیستور TR₁ به اندازه $\frac{V_{CC}}{2}$ شارژ می شود (یعنی $V_A = \frac{V_{CC}}{2}$). معادل مدار را قبل از اعمال سیگنال متناوب می توان مانند دو مقاومت مساوی مانند شکل ۵-۱۴ در نظر گرفت.



شکل ۵-۱۴- کلکتور امیتر دو ترانزیستور معادل دو مقاومت مساوی

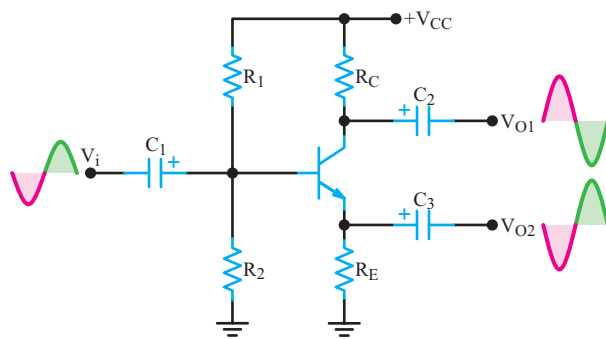
اگر به جای منبع تغذیه تکی، از یک منبع تغذیه دوتایی (دوبل) مطابق شکل ۵-۱۷ استفاده کنیم، در صورتی که نقطه کار ترانزیستورها را طوری تنظیم نماییم که ولتاژ نقطه A مساوی صفر شود، دیگر به خازن کوپلاژ نیازی نخواهیم داشت.



شکل ۵-۱۷ تقویت کننده با منبع تغذیه متقارن

۱-۶-۵ ایجاد دو سیگنال هم دامنه و با فاز مخالف توسط مدار جداکننده فاز (Phase Splitter):
وظیفه ترانسفورماتور سه سر ورودی در شکل ۵-۹ ایجاد دو سیگنال هم دامنه با اختلاف فاز 180° برای بیس ترانزیستورهای TR_1 و TR_2 است. به جای این ترانسفورماتور می توانیم مدار شکل ۵-۱۸ را جایگزین آن کنیم.

این مدار را مدار جداکننده فاز (Phase Splitter) می نامند.

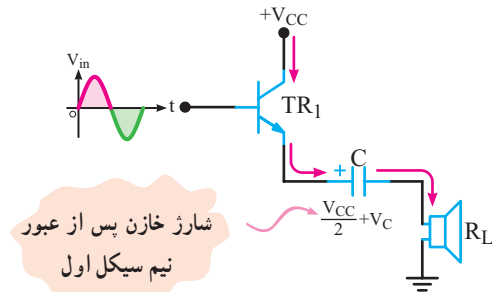


شکل ۵-۱۸ مدار جداکننده فاز

سیگنال V_{O1} با سیگنال ورودی 180° اختلاف فاز دارد. زیرا آرایش ترانزیستور در این حالت به صورت امیتر مشترک است. سیگنال V_{O2} با سیگنال ورودی هم فاز است، زیرا ترانزیستور در

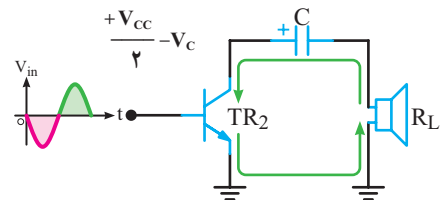
ولتاژ تغذیه V_{CC} بین دو مقاومت تقسیم می شود و خازن C به اندازه $\frac{V_{CC}}{2}$ شارژ می شود. فرض می کنیم در اولین نیم سیکل از سیگنال ورودی ترانزیستور TR_1 فعال می شود. در این حالت جریان از TR_1 عبور می کند و ولتاژ شارژ خازن را به اندازه $\frac{V_{CC}}{2} + V_C$ افزایش می دهد. جریان حاصل از سیگنال متناوب، از سیم پیچ بلندگو نیز می گذرد و در دو سر آن افت پتانسیلی متناسب با دامنه ولتاژ ورودی به وجود می آورد.

چون ظرفیت خازن کوپلاژ بلندگو زیاد است، در نیم پریرود هدایت ترانزیستور TR_1 شارژ آن افزایش چندانی نمی یابد. شکل ۵-۱۵ هدایت ترانزیستور و مسیر عبور جریان در نیم سیکلی که TR_1 هادی است را نشان می دهد.



شکل ۵-۱۵ مسیر عبور جریان وقتی TR_1 هادی است.

در نیم پریرود دوم سیگنال ورودی، ترانزیستور TR_2 خاموش و ترانزیستور TR_1 روشن می شود. در این حالت، چون منبع تغذیه از مدار کلکتور TR_2 قطع می شود، تغذیه این ترانزیستور از طریق دشارژ خازن C انجام می گیرد؛ یعنی، جریان از جوشن مثبت خازن به طرف کلکتور TR_2 جاری می شود و از امیتر این ترانزیستور به سر پایین سیم پیچ بلندگو می رسد. به این ترتیب در دو سر سیم پیچ بلندگو ولتاژی متناسب با ولتاژ ورودی افت می کند. شکل ۵-۱۶ مسیر جریان را در لحظه هدایت TR_2 نشان می دهد.



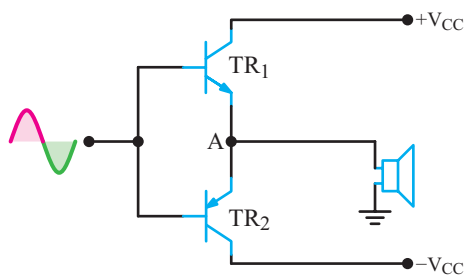
شکل ۵-۱۶ مسیر عبور جریان در نیم سیکلی که TR_2 هادی است.

در تقویت کننده با ترانزیستورهای مکمل، چون هر دو ترانزیستور به صورت کلکتور مشترک عمل می کنند، مشخصات یکسانی دارند. لذا سیگنال خروجی کاملاً متقارن است. در این مدار به طبقه جداکننده فاز هم نیازی نیست.

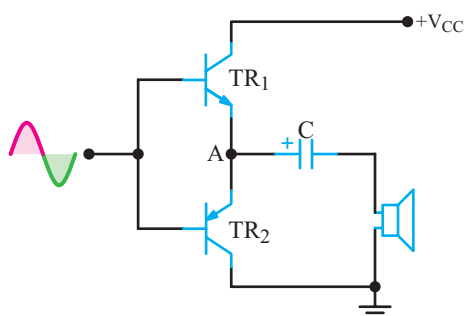
در شکل ۵-۲۰ یک تقویت کننده مکمل با منبع تغذیه متقارن و در شکل ۵-۲۱، همین مدار با منبع تغذیه معمولی نشان داده شده است.

در صورتی که از منبع تغذیه با سر وسط استفاده شود، به خازن کوپلاژ بلندگو نیازی نیست. در این مدار، هر دو ترانزیستور به صورت کلکتور مشترک قرار گرفته اند و بنابراین، امپدانس خروجی کمی دارند. لذا می توان بلندگو را مستقیماً به خروجی ترانزیستورها وصل کرد.

این مدار مانند مدار شکل ۵-۲۰ در کلاس B کار می کند.



شکل ۵-۲۰ تقویت کننده با منبع تغذیه متقارن

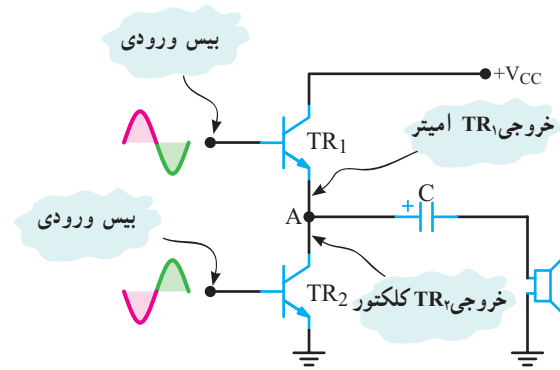


شکل ۵-۲۱ تقویت کننده با منبع تغذیه ساده

چون در حالت عادی ولتاژ روی پایه بیس ترانزیستورها برابر صفر است، با ظاهر شدن سیگنال ورودی، هدایت ترانزیستور بلافاصله شروع نمی شود. لذا سیگنال خروجی دارای اعوجاج تقاطعی است. برای برطرف کردن این عیب باید ترانزیستورها

این حالت به صورت آرایش کلکتور مشترک به کار رفته است. با توجه به اینکه $i_c \approx i_e$ است، اگر R_E را مساوی R_C در نظر بگیریم، دامنه سیگنال های خروجی V_{O1} و V_{O2} تقریباً با هم برابر می شوند.

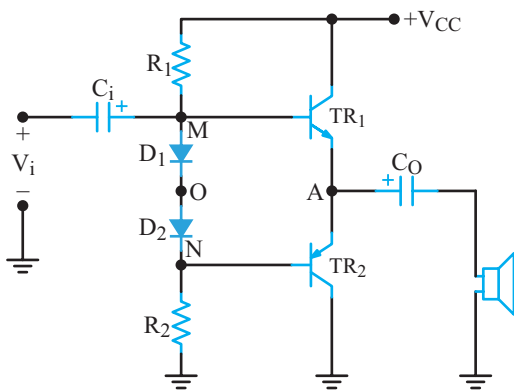
۲-۶-۵- عیب پوش پول بدون ترانسفورماتور: یکی از اشکال های تقویت کننده پوش پول بدون ترانسفورماتور، عدم تقارن دو نیم سیکل سیگنال خروجی است زیرا در حالت هدایت امپدانس که توسط ترانزیستورهای TR_1 و TR_2 دیده می شود، با هم متفاوت است. به شکل ۵-۱۹ توجه کنید، TR_1 دارای آرایش کلکتور مشترک و TR_2 دارای آرایش مثبت مشترک است، وجود این دو نوع آرایش برای دو نیم سیکل مثبت و منفی عدم تقارن ایجاد می کند.



شکل ۵-۱۹ دو ترانزیستور آرایش های متفاوت دارند.

۵-۷- تقویت کننده پوش پول با ترانزیستورهای مکمل (Complementary)

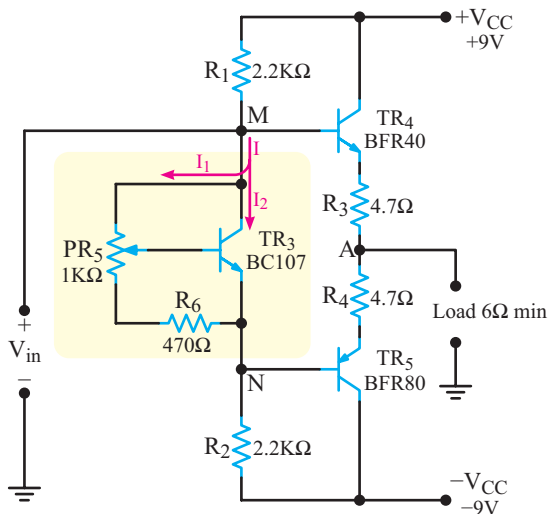
همان طور که گفتیم، در طبقه «پوش پول» هر ترانزیستور در نیم تناوب هدایت می کند. در این تقویت کننده، ترانزیستورهای TR_1 و TR_2 در دو آرایش مختلف با مشخصات کاملاً متفاوت عمل می کنند. برای آن که سیگنال خروجی کاملاً متقارن باشد، به تنظیم دقیق احتیاج دارد. در ابتدا ترانزیستورها را فقط از نوع PNP می ساختند، به همین دلیل، همه طراحی های اولیه بر این اساس صورت گرفته است. ساخت ترانزیستورهای NPN این امکان را به وجود آورد که مدار با استفاده از دو ترانزیستور PNP و PNP کاملاً یکسانی داشته باشند امکان پذیر شود.



شکل ۵-۲۳ - تنظیم پتانسیل MN توسط دو دیود

سیگنال ورودی را به نقطه N یا O نیز می‌توان اتصال داد. باید توجه داشت با اعمال سیگنال به نقطه O، در نیم‌سیکل‌های مثبت و منفی خروجی، تقارن ایجاد می‌شود. در این روش عیب مربوط به مدار تقسیم‌کننده مقاومتی برطرف می‌شود، اما ممکن است افت ولتاژ دو سر دیودها به قدری زیاد شود که هر دو ترانزیستور را روشن کند. در این صورت، بازده مدار به شدت کم می‌شود.

ب) استفاده از رگولاتور ولتاژ موازی: مناسب‌ترین روش تأمین ولتاژ بین بیس ترانزیستورها استفاده از یک ترانزیستور دیگر به‌عنوان رگولاتور ولتاژ است. در شکل ۵-۲۴ نمونه‌چنین مداری را مشاهده می‌کنید. در این مدار، ترانزیستور TR_۳ به‌صورت یک رگولاتور ولتاژ موازی عمل می‌کند و همواره اختلاف پتانسیل بین دو نقطه M و N را مساوی ۱/۲ ولت ثابت نگه می‌دارد.

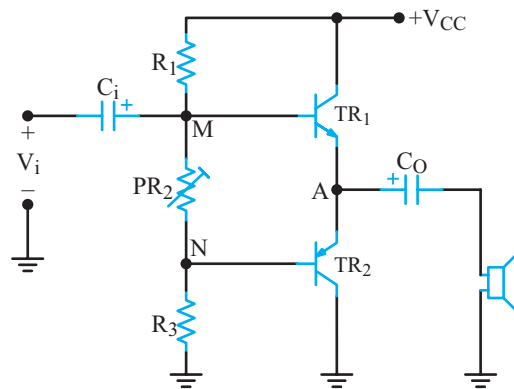


شکل ۵-۲۴ - رگولاتور ولتاژ موازی برای قراردادن ترانزیستورهای مکمل در کلاس AB

را در کلاس AB بایاس کنیم. این کار را با روش‌های مختلف می‌توانیم انجام دهیم.

۱-۷-۵ روش‌های قرار دادن ترانزیستورها در آستانه هدایت (کلاس AB): با روش‌های مختلف می‌توان بیس امیتر ترانزیستورهای TR_۱ و TR_۲ را در آستانه هدایت یعنی حدود ۰/۶ ولت بایاس کنیم.

الف) استفاده از مقاومت‌های تقسیم‌کننده ولتاژ: در شکل ۵-۲۲ ولتاژ V_{CC} توسط مقاومت‌های R_۱، P_{R۲} و R_۲ تقسیم می‌شود. با تنظیم P_{R۲} می‌توان پتانسیل نقاط M تا N را در حدود ۱/۲ ولت تنظیم کنیم تا ترانزیستورها در آستانه هدایت قرار گیرند.



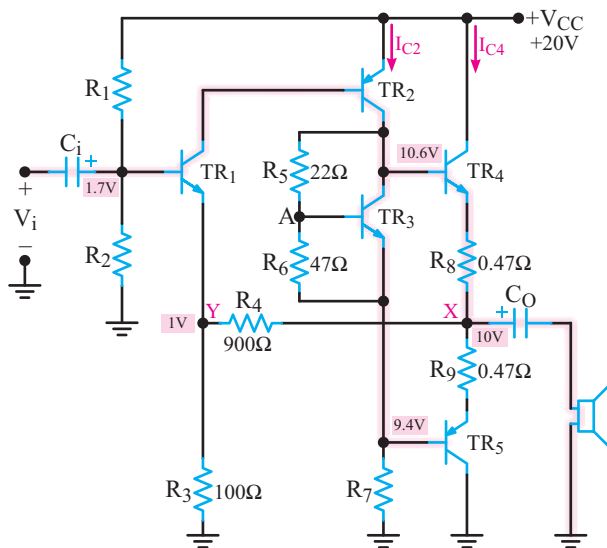
شکل ۵-۲۲ - تنظیم پتانسیل MN توسط P_{R۲}

وجود مقاومت P_{R۲} اشکال مربوط به اعوجاج تقاطعی را که در کلاس B وجود دارد برطرف می‌کند. اما عیب این مدار آن است که قدری از سیگنال ورودی نیز در دو سر مقاومت P_{R۲} افت می‌کند و باعث می‌شود سیگنال کم‌تری به بیس ترانزیستور TR_۲ برسد.

ب) استفاده از دیود: روش دیگر اصلاح مدار شکل ۵-۲۲ به‌کار بردن دو دیود سری بین بیس‌های دو ترانزیستور مطابق شکل ۵-۲۳ است. مقاومت‌های R_۱ و R_۲، دیودهای D_۱ و D_۲ را توسط منبع V_{CC} در بایاس موافق قرار می‌دهد. در دو سر هر دیود حدود ۰/۶ ولت افت ولتاژ وجود دارد. به این ترتیب پتانسیل نقاط MN در حدود ۱/۲ ولت تثبیت می‌شود.

برتری این انتخاب در مقایسه با زوج دارلینگتون با ترانزیستورهای مشابه این است که در این مدار برای قرار گرفتن تقویت کننده در کلاس AB باید اختلاف پتانسیل بین دو نقطه M و N مساوی V_{BE} یعنی حدود $1/2$ ولت باشد؛ درحالی که اگر ترانزیستورها را مشابه انتخاب می کردیم، این ولتاژ به $4V_{BE}$ یعنی در حدود $2/4$ ولت می رسید. افزایش V_{MN} از پایداری رگولاتور ولتاژ T_{R3} می کاهد.

۳-۷-۵- تقویت کننده پوش پول مکمل با طبقه راه انداز: در شکل ۲۶-۵ مدار یک تقویت کننده کامپی منتاری با طبقه راه انداز و فیدبک نشان داده شده است.



شکل ۲۶-۵ مدار یک تقویت کننده پوش پول با طبقه راه انداز و فیدبک

در این مدار، دو ترانزیستور TR_4 و TR_5 عمل تقویت توان خروجی را انجام می دهند. ترانزیستور TR_3 به عنوان رگولاتور، دو ترانزیستور TR_4 و TR_5 را در آستانه هدایت بایاس می کند. ترانزیستور TR_3 ترانزیستور راه انداز است که موج ac را به طبقه قدرت می دهد. ترانزیستور TR_1 راه انداز اولیه یا تقویت کننده ولتاژ اولیه است. مسیر عبور موج ac توسط خط زمینه پر روی شکل نشان داده شده است. مقدار جریانی که باید از TR_3 بگذرد، از طریق قدرت خروجی و مقاومت بار تعیین می شود، یعنی، TR_3 باید جریان مورد نیاز برای بیس TR_4 و TR_5 را که مساوی $\frac{I_{C4}}{\beta_4}$

مدار رگولاتور به این ترتیب عمل می کند که اگر ابتدا به کمک پتانسیومتر P_{R5} ترانزیستور TR_3 را طوری بایاس کنیم که ولتاژ کلکتور امیتر آن برابر $1/2$ ولت شود، پس از آن جریان I_1 همواره ثابت می ماند؛ زیرا به فرض آن که افزایش جریان موجب افزایش مقدار I_1 گردد، چون جریان I_1 از مقاومت R_6 و قسمت پایینی پتانسیومتر R_5 می گذرد، افت ولتاژ دو سر این مقاومت ها افزایش می یابد. لذا V_{BE} ترانزیستور TR_3 زیادتر و ترانزیستور، هادی تر می شود؛ یعنی، مقاومت کلکتور امیتر آن کاهش می یابد و موجب افزایش I_1 (که جریان کلکتور TR_3 است) می شود.

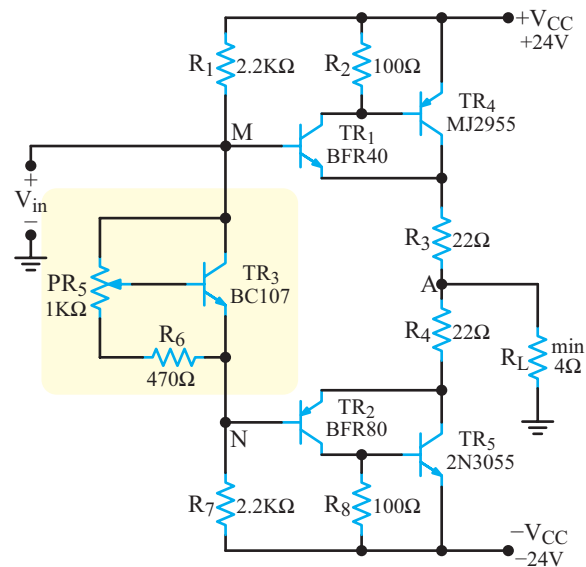
بنابراین افزایش I_1 کاهش مقدار I_1 را به دنبال دارد. زیرا

$$I_1 = I - I_2$$

↓ ↓ ↓
افزایش ثابت کاهش

با کاهش I_1 ، نقطه کار ترانزیستور به حالت اول خود برمی گردد.

۲-۷-۵- استفاده از زوج دارلینگتون برای افزایش قدرت خروجی: در صورتی که تقویت کننده ای با قدرت زیاد لازم باشد، می توانیم به جای هریک از ترانزیستورهای مکمل از یک زوج دارلینگتون استفاده کنیم. در شکل ۲۵-۵ یک تقویت کننده با زوج دارلینگتون نشان داده شده است.



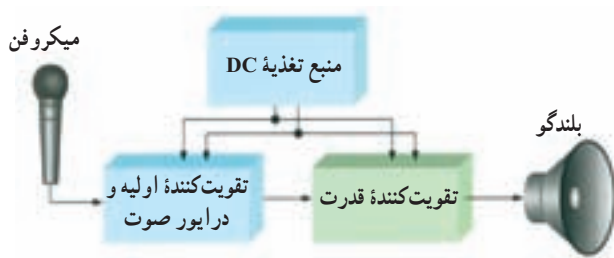
شکل ۲۵-۵ استفاده از زوج دارلینگتون برای افزایش قدرت تقویت کننده

۴-۷-۵- پایداری حرارتی : در شکل ۵-۲۶ به آسانی

درمی یابیم که این مدار به علت استفاده از دو مقاومت R_3 و R_4 (به عنوان فیدبک) در مقابل تغییرات درجه حرارت پایدار است. با وجود جریان های ناشی یا مقادیر مختلف β برای ترانزیستورهای مختلف، به دلیل وجود این فیدبک جریان های نقطه کار پایدار می شوند. بنابراین، ولتاژ نقطه X در ده ولت ثابت باقی می ماند.

۵-۷-۵- مدار کاربردی تقویت کننده پوش پول

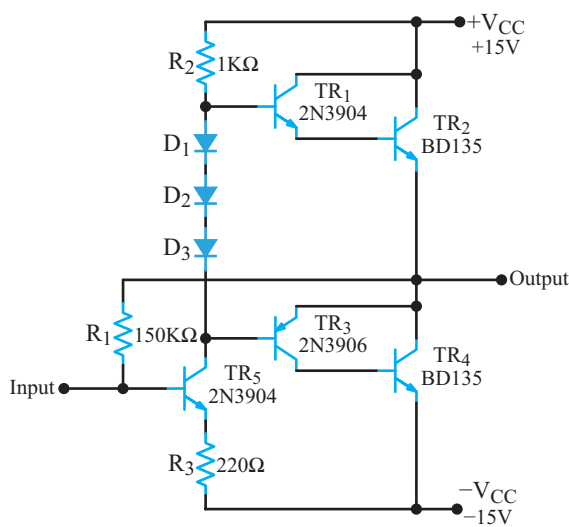
با مدار راه انداز : در شکل ۵-۲۷ بلوک دیاگرام یک نمونه تقویت کننده اولیه صوتی (Audio Pre Amplifier) و تقویت کننده قدرت (Power Amplifier=PA) را مشاهده می کنید.



شکل ۵-۲۷- بلوک دیاگرام از سیستم PA

در شکل ۵-۲۸ یک نمونه نقشه فنی تقویت کننده قدرت

به صورت پوش پول مکمل (کامپلی منتاری) همراه با تقویت کننده درایور رسم شده است.



شکل ۵-۲۸- تقویت کننده قدرت همراه با تقویت کننده درایور

است، تأمین کند. جریان بیس TR_2 نیز به طور مشابه از کلکتور TR_1 تأمین می شود.

در شکل ۵-۲۶ ولتاژ تغذیه 20 ولت در نظر گرفته شده است. ولتاژ DC خروجی در نقطه X مساوی $\frac{V_{CC}}{2}$ یعنی 10 ولت است. مقاومت های R_3 و R_4 طوری در نظر گرفته شده اند که ولتاژ دو سر R_3 (ولتاژ امیتر ترانزیستور TR_1) مساوی 1 ولت شود. ولتاژ امیتر TR_1 همان ولتاژ دو سر R_3 است که از تقسیم ولتاژ نقطه X ($\frac{V_{CC}}{2}$) بین R_3 و R_4 به دست می آید.

$$V_{ETR1} = V_3 = \frac{V_x R_3}{R_3 + R_4} = \frac{10 \times 100}{900 + 100}$$

$$V_{ETR1} = 1V$$

در این تقسیم ولتاژ از جریان I_{E1} صرف نظر شده است. چون تمام ترانزیستورها از جنس سیلیکون در نظر گرفته شده اند. ولتاژ بیس ترانزیستور TR_1 به اندازه 0.7 ولت از امیتر آن بیش تر و مساوی 1.7 ولت است.

مقاومت های R_1 و R_2 تقسیم کننده ولتاژ منبع تغذیه هستند. بنابراین، ولتاژ بیس TR_1 که در حدود 1.7 ولت است با استفاده از مقاومت های R_1 ، R_2 و خط تغذیه تأمین می شود.

این ولتاژ مثبت در بیس TR_1 باعث تغذیه آن می شود. به مجرد این که TR_1 هادی می شود، جریان را در بیس TR_2 جاری می کند و آن را فعال می سازد. با هادی شدن بیش تر TR_2 افت پتانسیل کلکتور امیتر در آن کاهش می یابد و بیس TR_4 را مثبت تر می کند. این افزایش ولتاژ هدایت بیش تر ترانزیستور TR_4 را به دنبال دارد و در نتیجه، ولتاژ امیتر آن و به تبع آن ولتاژ نقطه X ، افزایش می یابد. وقتی که ولتاژ نقطه X به 10 ولت (نصف ولتاژ منبع تغذیه) برسد، ولتاژ امیتر TR_1 (نقطه Y) به حدود یک ولت می رسد. این باعث می شود که در ترانزیستور TR_1 بین بیس و امیتر 0.7 ولت افت پتانسیل، به وجود آید. اگر پتانسیل نقطه X به بیش از ده ولت افزایش یابد، امیتر TR_1 مثبت تر می شود؛ و بایاس مستقیم TR_1 را کم می کند و از هدایت آن می کاهد. یعنی، ولتاژ نقطه X هیچ گاه از ده ولت ($\frac{1}{2} V_{CC}$) بیش تر نمی شود که همان مقدار دلخواه است.

که بیش از یک وات تلفات دارند، باید از گرماگیر استفاده کنیم. در دماهای خیلی زیاد حتی اگر ترانزیستور خراب هم نشود، عمر آن به علت تغییرات گرمایی کاهش می‌یابد.

هدف از کاربرد رادیاتور، انتقال گرما از ترانزیستور به سطح بزرگ تری است که بتواند گرما را به محیط اطراف دفع کند. برای قدرت‌های زیاد، چنانچه از نظر فضا محدودیتی باشد، در صورت نیاز می‌توانیم از کوران هوا یا مایع استفاده کنیم.

هم‌چنین در بسیاری از موارد از جابه‌جایی معمولی هوا استفاده می‌شود. در شکل ۳-۵ یک نمونه ترانزیستور قدرت را با رادیاتور مشاهده می‌کنید.



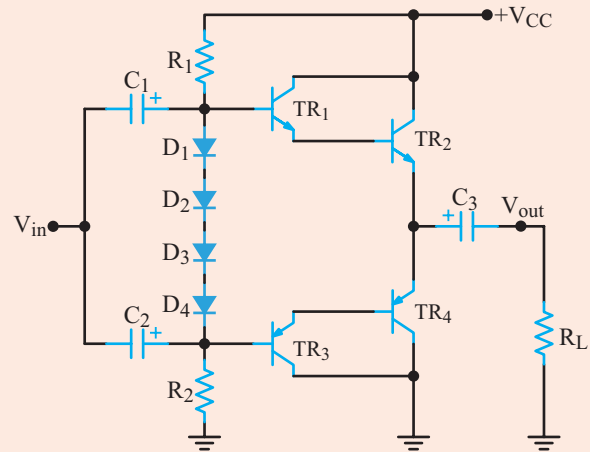
شکل ۳-۵- ترانزیستور قدرت با رادیاتور

حداکثر توانی که ترانزیستور تحمل می‌کند به دمای پیوند ترانزیستور مربوط است؛ زیرا توان تلف شده در ترانزیستور سبب افزایش دما در پیوندهای آن می‌شود. مسلماً یک ترانزیستور ۱۰۰ وات نسبت به یک ترانزیستور ۱ وات توان بیش تری دارد. هرگاه یک ترانزیستور به‌طور صحیح خنک شود، از نظر توان تحمل بیش تری دارد و اجازه می‌دهد تا در ناحیه حداکثر توان کار کند.

باید توجه داشت که از دو نوع ترانزیستورهای دوقطبی یعنی ژرمانیم و سیلیکون ترانزیستورهای سیلیکون در مقابل دماهای بالا تحمل بیش تری دارند؛ حداکثر دمای پیوند این دسته از ترانزیستورهای قدرت به شرح زیر است.

تقویت کننده قدرت به صورت زوج دارلینگتون و در کلاس AB بایاس شده است و جریان کافی را برای بلندگوی ۸ اهمی تأمین می‌کند. سیگنالی که از تقویت کننده اولیه دریافت می‌شود باید به صورت کوپلاژ خازنی به طبقه تقویت کننده درایور (TR₅) داده شود. ترانزیستور TR₅ علاوه بر تقویت سیگنال در حد مورد نیاز برای طبقات بعدی، مانع بارگذاری روی طبقه تقویت کننده اولیه (قبلی) می‌شود و بهره مدار را افزایش می‌دهد. بایاس بیس TR₅ از طریق R₁ و از ولتاژ خروجی که در حالت سکون (بدون اعمال سیگنال متناوب) صفر ولت است، تأمین می‌شود. سیگنال ac خروجی نیز از طریق R₁ به بیس TR₅ فیدبک داده می‌شود. این سیگنال، با سیگنال ورودی که به بیس TR₅ داده می‌شود در فاز مخالف است و فیدبک منفی ac ایجاد می‌کند و سبب پایداری بهره مدار می‌شود. در این مدار به این دلیل از سه دیود استفاده شده است که باید دیودهای بیس امیتر ترانزیستورهای TR₁ و TR₂ و TR₄ را در آستانه هدایت قرار دهد، زیرا ولتاژ مورد نیاز این سه ترانزیستور در حدود $V_{BE} = 0.6 \times 3 = 1.8$ است.

تمرین کلاسی: به چه دلیل در مدار شکل ۲۹-۵ از ۴ دیود استفاده شده است؟ با ذکر دلیل توضیح دهید.



شکل ۲۹-۵- مدار پوش پول با زوج دارلینگتون

۵-۸- خنک کننده یا رادیاتور حرارت برای ترانزیستورهای قدرت

همان‌طور که پیش از این گفته شد، برای کار با ترانزیستورهایی

تلفات توان در آن بالا می‌رود و به مقدار حداکثر آن که به‌وسیله تولیدکننده مشخص شده است، نزدیک‌تر می‌شود.

هرگاه خنک‌کننده برای خنک کردن ترانزیستور به کار رود، به‌علت وجود سطح تماس بیش‌تر با هوا، گرما به خارج هدایت می‌شود و دمای محفظه ترانزیستور در سطح پایین‌تری نسبت به حالت بدون خنک‌کننده خواهد ماند. حتی به‌هنگام بکار بردن خنک‌کننده‌ای با ابعاد بی‌نهایت (که البته از نظر فیزیکی وجود ندارد)، محفظه با محیط هم‌دما خواهد ماند. در این حالت دمای پیوند، بالاتر از محفظه است. از این‌رو، همواره باید حداکثر توان مورد توجه باشد. حتی یک خنک‌کننده بسیار خوب هم نمی‌تواند ترانزیستور را با محیط هم‌دما کند. لذا هنگامی که ترانزیستور را در دمای بالا به‌کار می‌بریم، باید توان مجاز آن را کاهش دهیم.

آیا می‌دانید: برای دفع گرمای ایجاد شده در CPU کامپیوتر از یک هواکش کوچک (Fan) استفاده می‌کنند. این پنکه روی گرماگیر نصب می‌شود.

۱-۸-۵- مشخصه گرمایی ترانزیستور قدرت و رابطه آن با توان تلف شده: انتخاب یک خنک‌کننده مناسب برای ترانزیستور قدرت به بحث مفصل‌تری نیاز دارد که از بحث ما خارج است اما تشریح بیش‌تر مشخصه گرمایی ترانزیستور و رابطه آن با توان تلف شده، می‌تواند مفهوم واضح‌تری را برای توانی که به‌وسیله دما محدود شده است، به ما بدهد. بحث زیر تا حدودی زمینه را برای رسیدن به این هدف فراهم می‌کند.

حرارت ایجاد شده در محل پیوند «کلکتور و بیس» برای انتقال به محیط اطراف ابتدا باید به بدنه ترانزیستور منتقل شود. انتقال این گرما معمولاً به‌کندی صورت می‌گیرد. عاملی که باعث این‌کندی می‌شود، مقاومت حرارتی نیمه هادی نام دارد. مقاومت حرارتی اتصال کلکتور بیس به بدنه را با θ_{JC} مشخص می‌کنند. واحد مقاومت حرارتی برحسب درجه سانتی‌گراد بر وات (C°/W) است که کارخانه سازنده ترانزیستور آن را مشخص می‌کند. مقدار متعارف برای یک ترانزیستور قدرت سیلیکونی با محفظه ۳- TO برابر با $1/5 C^\circ/W$ است. متناسب با نوع

الف) برای سیلیکون $15^\circ C$ تا $20^\circ C$

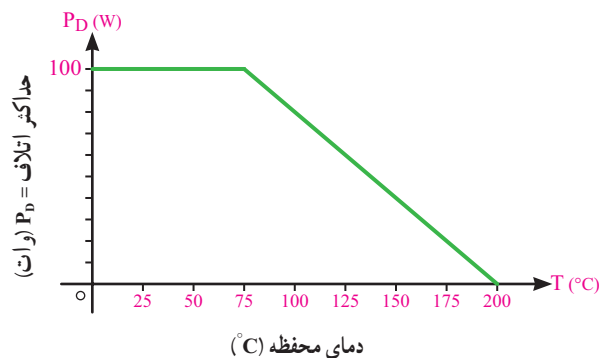
ب) برای ژرمانیم $10^\circ C$ تا $11^\circ C$

در بسیاری از کاربردها، توان متوسط تلف شده می‌تواند با رابطه زیر بیان شود.

$$P_D = V_{CE} I_C$$

استفاده از این توان تا وقتی که دمای ترانزیستور به حداکثر مجاز نرسد، امکان‌پذیر است. هرگاه دما به حداکثر رسید، باید حداکثر توان کاهش یابد. به‌طوری که وقتی دمای محفظه ترانزیستور به حداکثر دمای مجاز می‌رسد، توان تلف شده در ترانزیستور به صفر کاهش می‌یابد.

شکل ۳۱-۵ نمونه‌ای از منحنی تلفات توان - دما را برای ترانزیستور سیلیکونی نشان می‌دهد. این منحنی مشخص می‌کند که تولیدکننده همواره دمای بالایی را پس از نزول منحنی برای رسیدن توان به صفر در نظر می‌گیرد. برای سیلیکون، این دما 20° درجه است که در آن تلفات توان به صفر وات تنزل کرده است.



شکل ۳۱-۵ منحنی اتلاف توان برای ترانزیستورهای سیلیکون

هرچه توانی که ترانزیستور باید تحمل کند بیش‌تر باشد، دمای بدنه آن بیش‌تر افزایش می‌یابد. در واقع، عاملی که مصرف توان را در ترانزیستور محدود می‌سازد، دمای پیوند کلکتور در ترانزیستور است. ترانزیستورهای قدرت معمولاً در داخل بدنه‌های فلزی بزرگ کار گذاشته می‌شوند تا بدین‌وسیله سطح بزرگ، گرمای تولید شده را به خارج هدایت کند. علاوه بر این، به‌کار بردن یک ترانزیستور در هوا حداکثر توان قطعه را به‌شدت محدود می‌سازد. در عوض، اگر قطعه روی نوعی خنک‌کننده نصب شود ظرفیت

محیط و مقاومت حرارتی مشخص می‌کند.

$$P_D = \frac{T_J - T_A}{\theta_{JC} + \theta_{CS} + \theta_{SA}}$$

در این رابطه :

- P_D : توان تلف شده برحسب وات است،
- T_J حداکثر دمای مجاز محل پیوند برحسب درجه سانتی‌گراد می‌باشد؛
- T_A حداکثر درجه حرارت محیط برحسب درجه سانتی‌گراد است؛

- θ_{JC} : مقاومت حرارتی محل اتصال به محفظه است؛
- θ_{CS} مقاومت حرارتی محفظه به رادیاتور را مشخص می‌کند؛

- θ_{SA} مقاومت حرارتی رادیاتور به هوا را تعیین می‌کند. سازندگان معمولاً به جای مشخص کردن درجه حرارت مجاز محل اتصال (پیوند T_J)، درجه حرارت مجاز بدنه را معرفی می‌کنند. در این حالت، نیازی به دانستن مقاومت حرارتی پیوند به محفظه نیست.

بنابراین، مقاومت حرارتی رادیاتور به وسیله معادله زیر مشخص می‌شود.

$$\theta_{SA} = \frac{T_C - T_A}{P_D} - \theta_{CS}$$

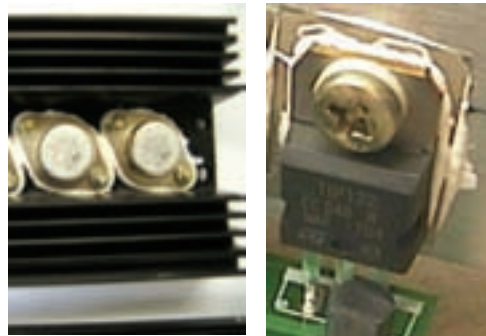
T_C درجه حرارت مجاز محفظه (بدنه) است. همان‌طور که مشاهده می‌شود در رابطه بالا θ_{JC} حذف شده است. و به جای T_J ، مقدار T_C آمده است. چنان‌چه ترانزیستور بدون هیچ نوع عایقی مستقیماً روی فلز رادیاتور نصب شده باشد، می‌توانیم θ_{CS} را حذف کنیم. برای کسب اطمینان بیش‌تر توصیه می‌شود از جریان طبیعی هوا (کوران هوا) نیز برای رادیاتور استفاده کنیم. برای این منظور، معمولاً رادیاتور را در قسمت خارجی جعبه قرار می‌دهند؛ به طوری که همیشه در معرض هوای محیط باشد.

مثال ۱-۵: از ترانزیستوری با مقاومت گرمایی θ_{JC} برابر $1/5 \text{ } ^\circ\text{C/W}$ استفاده کنید و حداکثر دمای مجاز محل اتصال را $125 \text{ } ^\circ\text{C}$ در نظر بگیرید. مقدار θ_{CS} را معادل $5 \text{ } ^\circ\text{C/W}$ فرض کنید. حداکثر دمای محیط $50 \text{ } ^\circ\text{C}$ و توان تلف شده در ترانزیستور ۱۵ وات است. مقدار مناسب مقاومت حرارتی θ_{SA} رادیاتور چه قدر است؟

ترانزیستور، مقدار مقاومت حرارتی معمولاً بین $1 \text{ } ^\circ\text{C/W}$ تا $5 \text{ } ^\circ\text{C/W}$ تغییر می‌کند.

هنگام استفاده از رادیاتور، معمولاً ترانزیستور توسط یک واشر (طلق) و یک ماده از خمیر سیلیکونی از فلز رادیاتور عایق می‌شود. معمولاً واشر هم دارای مقاومت حرارتی است که با « θ_{CS} » مشخص می‌کنند. θ_{CS} معرف مقاومت حرارتی از محفظه به رادیاتور است و چنان‌چه مقدار آن مشخص نشده باشد، می‌توان آن را با تقریب برابر با $5 \text{ } ^\circ\text{C/W}$ انتخاب کرد.

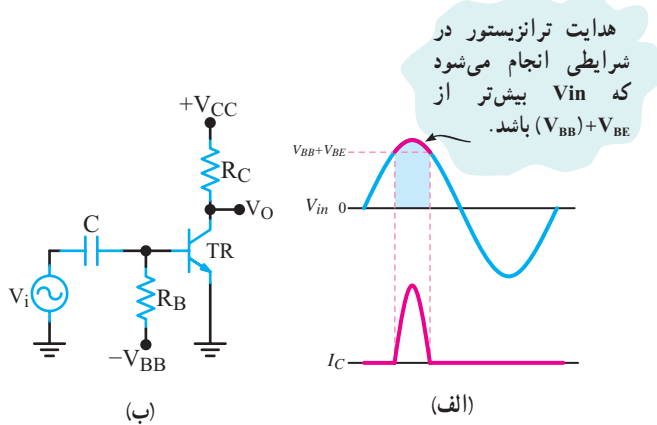
هم‌چنین، مقاومت حرارتی دیگری از بدنه به هوای اطراف وجود دارد که آن را با θ_{SA} مشخص می‌کنند. مقدار θ_{SA} بستگی به عواملی مانند اندازه و شکل رادیاتور دارد. معمولاً کارخانه‌های سازنده رادیاتور، مقاومت حرارتی محصولات خود را مشخص می‌کنند. شکل ۳۲-۵ ترانزیستور قدرت با بدنه فلزی، رادیاتور و نحوه اتصال آن به رادیاتور را نشان می‌دهد.



شکل ۳۲-۵- ترانزیستورهای قدرت که به رادیاتور اتصال دارند.

JC = Junction to Case	پیوند به بدنه
CS = Case to Surface	بدنه به سطح رادیاتور
SA = Surface to ambient	سطح رادیاتور به محیط

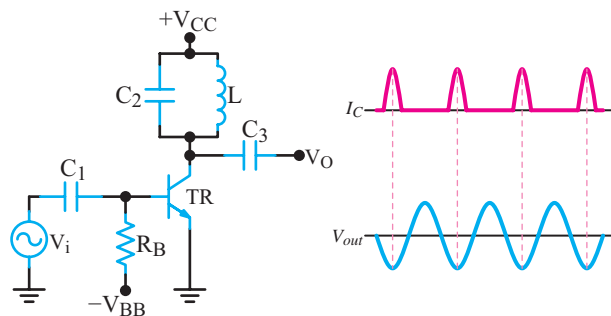
قبل از انتخاب رادیاتور باید مقدار مقاومت حرارتی مورد نیاز را داشته باشیم. معمولاً رادیاتورهایی که سطح بزرگ‌تری دارند دارای مقاومت حرارتی کم‌تری هستند. استفاده از رادیاتور با سطح بزرگ، حرارت نیمه‌هادی را برای یک ترانزیستور با توان مشخص، به مقدار کم‌تری افزایش می‌دهد. معادله زیر رابطه توان تلف شده را با دمای محل پیوند نیمه‌هادی‌ها، درجه حرارت



شکل ۵-۳۴- تقویت کننده کلاس C و موج ورودی و خروجی آن

از آنجایی که سیگنال کلکتور شبیه موج ورودی نیست، آمپلی فایر کلاس C با بار مقاومتی عملاً کاربردی ندارد. در صورتی که از مدار رزونانس LC موازی (مدار تانک) در کلکتور استفاده کنیم، نوعی مدار کاربردی به وجود می آید. در شکل ۵-۳۵ مدار یک تقویت کننده کلاس C با مدار تانک در کلکتور و شکل موج جریان کلکتور و ولتاژ خروجی نشان داده شده است.

فرکانس رزونانس مدار تانک از رابطه $f_r = \frac{1}{2\pi\sqrt{LC}}$ به دست می آید.



شکل ۵-۳۵- مدار تقویت کننده کلاس C با شکل موج IC و Vout

پالس های کوتاه جریان کلکتور در هر سیکل، سبب آغاز و ادامه نوسان در مدار تانک می شود و موجی سینوسی را در کلکتور ترانزیستور به وجود می آورد. چون مدار تانک امیدانس بسیار بالایی در نزدیک فرکانس رزونانس دارد، لذا بهره مدار فقط در این فرکانس خیلی زیاد است. چنانچه مدار تانک، روی دومین هارمونیک فرکانس ورودی تنظیم شود، در این صورت تقویت کننده کلاس C به عنوان مدار دو برابر کننده فرکانس عمل می کند. هم چنین

پاسخ: با استفاده از معادله زیر مقدار θ_{SA} را بر حسب سایر کمیت ها به دست می آوریم.

$$\theta_{SA} = \frac{T_J - T_A}{P_D} - \theta_{JC} - \theta_{CS}$$

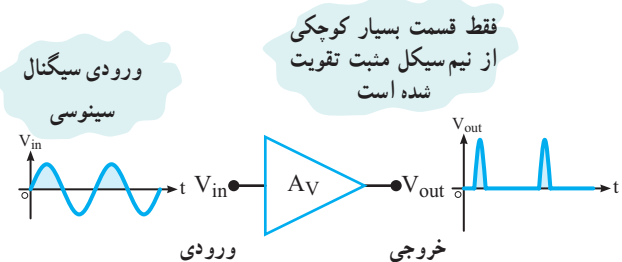
مقادیر را جای گزین می کنیم.

$$\theta_{SA} = \frac{125 - 50}{15} - 1/5 - 0/5 = 5 - 1/5 - 0/5 = 3^\circ C/W$$

برای ترانزیستور بالا از هر رادیاتور با مقاومت گرمایی $3^\circ C/W$ یا کم تر می توان استفاده کرد. انتخاب نهایی به قیمت و حجم بستگی دارد.

۵-۹- تقویت کننده کلاس C

در یک تقویت کننده کلاس C، ترانزیستور در کم تر از نیم تناوب هدایت می کند. در این کلاس تلفات ترانزیستور از کلاس B کم تر و بازده مدار از هر دو کلاس A و B بیش تر است. در شکل ۵-۳۳ عمل کرد کلی تقویت کننده کلاس C به صورت بلوکی نشان داده شده است.



شکل ۵-۳۳- شکل موج ورودی و خروجی در تقویت کننده کلاس C

در شکل ۵-۳۴ مدار یک نمونه تقویت کننده کلاس C با آرایش امیتر مشترک و بار اهمی (R_C) رسم شده است.

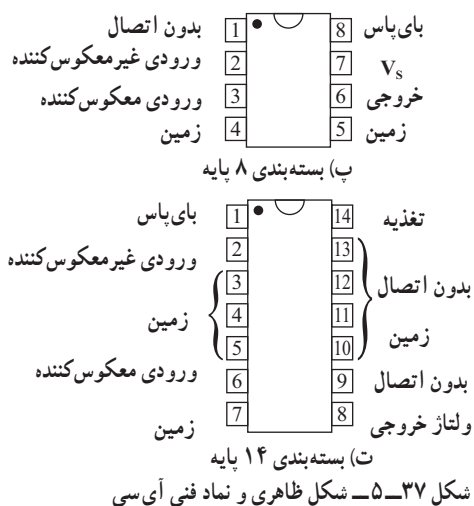
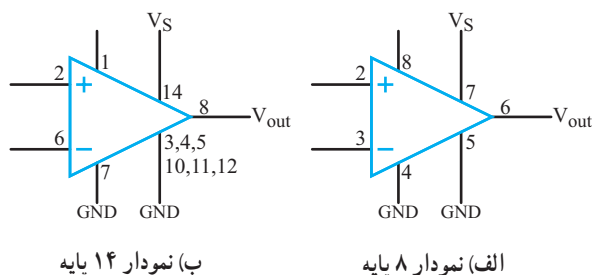
بیس ترانزیستور توسط ولتاژ (V_{BB}) در بایاس مخالف قرار گرفته است. لازم است دامنه پیک سیگنال ac ورودی اندکی بیش تر از $|V_{BB}| + V_{BE}$ باشد تا بتواند پتانسیل بایاس مخالف دیود بیس امیتر را خنثی کند و ترانزیستور را هادی نماید. در شکل ۵-۳۴ ب موج ورودی و جریان کلکتور ترانزیستور در زمان هدایت، نشان داده شده است.

کلاس D در قسمت تقویت کننده‌های خروجی این نوع دستگاه‌ها استفاده می‌کنند. به این ترتیب که با استفاده از یک IC اضافی، تقویت کننده کلاس AB را در کلاس D بایاس می‌کنند. در این روش از تبدیل سیگنال دیجیتال به آنالوگ استفاده می‌شود.

۱۱-۵- تقویت کننده‌های قدرت در یک تراشه (مدار مجتمع)

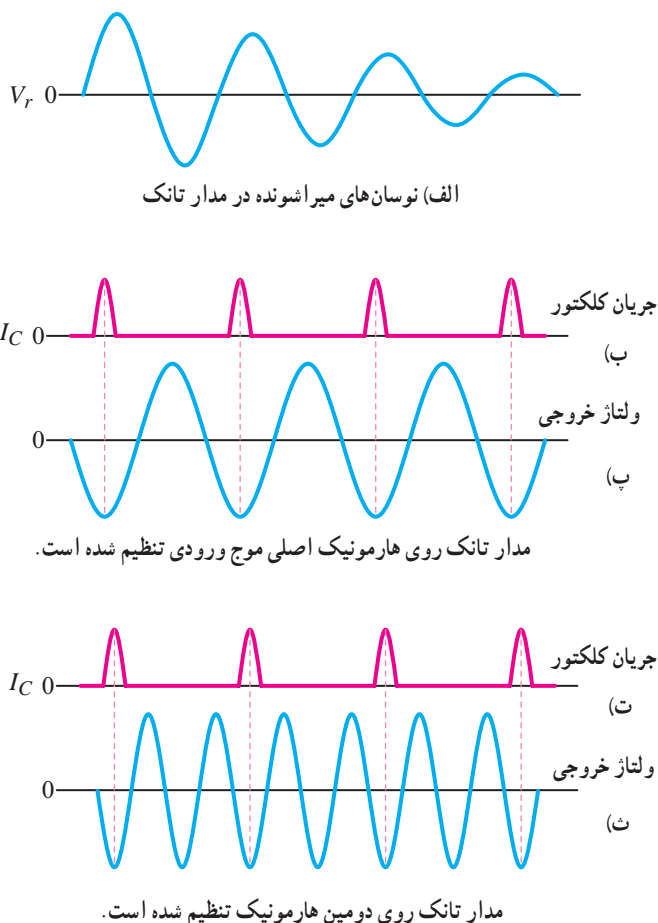
در تقویت کننده‌های قدرت، برای تولید قدرت خروجی بیش‌تر معمولاً آن‌ها را به صورت عناصر مجزا می‌سازند. تقویت کننده مکمل متقارن که قبلاً درباره آن توضیح داده‌ایم، نمونه‌ای از این انواع است. در سال‌های اخیر تعداد متنوعی از تقویت کننده‌های قدرت که توانایی تحویل تا چند وات را به مقاومت‌های بار کوچک (مانند بلندگو) دارند به صورت تراشه ساخته شده‌اند.

یکی از این تراشه‌ها LM3۸۰ است که شکل ظاهری و نمادی آن را در شکل ۳۷-۵ مشاهده می‌کنید. LM3۸۰ در بسته بندی‌های ۱۴ و ۸ پایه وجود دارد. در بسته بندی در نوع ۱۴ پایه، تعدادی از پایه‌ها به زمین وصل شده‌اند و نقش رادیاتور را به عهده دارند.



با تغییر فرکانس رزونانس می‌توان فرکانس هارمونیک‌های بالاتر را نیز دریافت نمود. شکل ۳۶-۵ موج ولتاژ خروجی مدار تانک، جریان کلکتور ترانزیستور و موج ولتاژ خروجی روی هارمونیک اصلی و هارمونیک دوم را نشان می‌دهد.

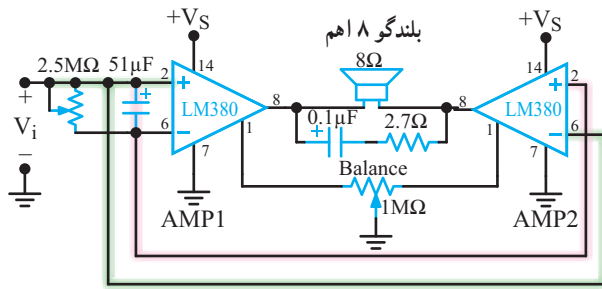
از تقویت کننده‌های کلاس C در مدارهای گیرنده و فرستنده رادیویی نیز استفاده می‌شود.



شکل ۳۶-۵- هارمونیک‌های جریان I_c

۱-۵- تقویت کننده کلاس D

در تقویت کننده کلاس D ترانزیستور در حالت قطع و اشباع و به صورت یک سوئیچ عمل می‌کند. در این حالت در زمان قطع و اشباع ترانزیستور، تقریباً تلفات توان وجود ندارد. به عبارت دیگر میزان تلفات توان در مقایسه با تقویت کننده کلاس AB بسیار ناچیز است. از آن‌جا که در دستگاه‌هایی مانند تلفن همراه موضوع تلفات توان و نام‌تبدن انرژی باتری بسیار اهمیت دارد. از تقویت کننده



شکل ۳۹-۵- تقویت کننده پل

در این تراشه دو عدد آی سی LM380 به صورت پل به یکدیگر متصل شده اند. سیگنال ورودی به پایه غیر معکوس تقویت کننده شماره ۱ و به ورودی معکوس کننده تقویت کننده شماره ۲ متصل شده است. بنابراین، خروجی دو تقویت کننده با یکدیگر ۱۸۰ درجه اختلاف فاز دارند. بدین جهت، چنانچه خروجی تقویت کننده ۱ به سمت ولتاژ مثبت میل کند، خروجی تقویت کننده ۲ به سمت ولتاژ منفی میل خواهد کرد. این شرایط باعث می شود که ولتاژ ماکزیمم دو سر بلندگو دو برابر حالتی باشد که از یک تقویت کننده استفاده می شود؛ به این ترتیب توان تحویل داده شده به بلندگو افزایش می یابد.

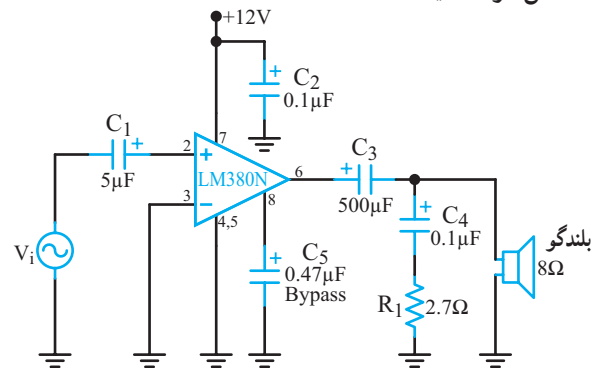
هنگام استفاده از تقویت کننده پل باید دقت کنید که ولتاژ نقطه کار خروجی دو تقویت کننده کاملاً مشابه هم باشد. با توجه به مشخصات تقویت کننده ولتاژ، نقطه کار خروجی نباید بیش تر از $\pm 1V \frac{V_{CC}}{2}$ اختلاف داشته باشد.

بنابراین ولتاژ DC دو سر سیم پیچ بلندگو در شرایطی که سیگنال ورودی وجود دارد می تواند تا ۲V افزایش یابد که این افزایش مطلوب نیست؛ بدین جهت پایه های شماره ۱ و ۲ تقویت کننده را با یک مقاومت ۱ مگا اهمی به یکدیگر وصل کرده اند. این مقاومت متغیر را متعادل کننده (Balance) می نامند. تعادل با صفر شدن ولتاژ DC در دو سر بلندگو حاصل می شود.

۲-۱۱-۵- تقویت کننده با بهره ولتاژ متغیر:
 آی سی LM386 نوعی تقویت کننده صوتی است که می تواند تا چند صد میلی وات توان را به خروجی تحویل دهد، این آی سی می تواند با ولتاژهای کم تا ۴V کار کند. در زیر تعدادی از مشخصات LM386 داده شده است.

بهره ولتاژ این تقویت کننده در برهه اطلاعات آن مساوی ۵۰ است. LM380 می تواند با منابع تغذیه از ۸ تا ۲۲ ولت کار کند. البته مانند مدارهای با عناصر مجزا، مقادیر توان خروجی بیش تر با استفاده از منابع تغذیه بزرگ تر امکان پذیر است. همانند تقویت کننده متقارن مکمل، ولتاژ DC نقطه کار برابر $\frac{1}{4} V_{CC}$ است. مقاومت بین پایه های ورودی ۵ کیلو اهم است، لذا می توان سیگنال ورودی را با کاپلاژ ac یا dc به ورودی اتصال داد. در هر صورت، باید ورودی استفاده نشده (معکوس کننده یا غیر معکوس کننده) را به زمین متصل کرد. نمونه ای از مدار تقویت کننده قدرت صوتی در شکل ۳۸-۵ نشان داده شده است. سیگنال ورودی توسط خازن C_1 به ورودی غیر معکوس کننده می رسد. خازن C_2 منبع تغذیه را از نظر AC با زمین هم پتانسیل کرده است.

خازن C_3 و مقاومت R_1 که به دو سر بلندگو متصل شده اند، تمایل ایجاد نوسان در مدار را به حداقل می رسانند. در صورت بروز ناپایداری می توانید پایه ۸ را با یک خازن $0.47\mu F$ به زمین اتصال کوتاه کنید.



شکل ۳۸-۵- تقویت کننده قدرت کامل صوتی با یک تراشه

یک نوع دیگر آی سی LM380N، با شماره LM384N ساخته شده است. این آی سی قادر است توان ۵W به خروجی تحویل دهد. اتصال پایه ها و نماد آن مانند آی سی LM384N است. آی سی LM384N می تواند با ولتاژ تغذیه تا ۲۶ ولت کار کند.

۱-۱۱-۵- تقویت کننده پل (Bridge Amplifier):
 نوعی تقویت کننده قدرت یک تراشه ای، ساخته شده است که آن را پل می نامند. در شکل ۳۹-۵ مدار تراشه پل را می بینید.

استفاده از تقویت کننده‌های تک‌تراشه‌ای مانند LM386N یا LM386، طراحی تقویت کننده‌ی توان تا چند وات را خیلی ساده می‌کند. از این گونه تقویت کننده‌ها در دستگاه‌های رادیو، ضبط و پخش صوت و تقویت کننده‌های صوتی معمولی می‌توان استفاده کرد.

کمی فکر کنید: چنانچه دانش فنی مربوط به تولید هر نوع قطعه یا دستگاهی را داشته باشیم می‌توانیم به خود کفایی برسیم. چگونه به دانش فنی دست پیدا کنیم؟ با دوستان خود بحث کنید و نتایج را به کلاس ارائه دهید.

۱۲-۵- الگوی پرسش

صحیح یا غلط

۱-۱۲-۵- در مدار پوش پول بدون ترانسفورماتور، هر ترانزیستور در نیم سیکل از سیگنال ورودی هدایت می‌کند.

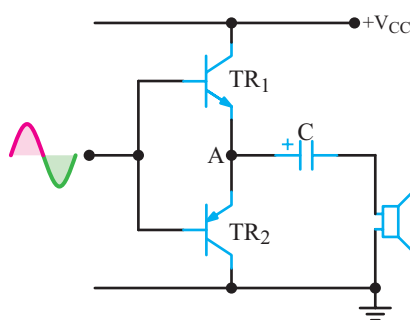
صحیح غلط

۲-۱۲-۵- مدار پوش پول بدون ترانسفورماتور به دو سیگنال با دامنه مساوی و هم فاز نیاز دارد.

صحیح غلط

کامل کردنی

۳-۱۲-۵- در مدار شکل ۵-۴۲ ترانزیستورهای TR_۱ و TR_۲ دارای آرایش و کلاس کار آن‌ها است. پتانسیل نقطه A در حالت سکون برابر با است.



شکل ۵-۴۲

۴-۱۲-۵- نقش مقاومت P_{R۲} در مدار شکل ۵-۴۳ تنظیم پتانسیل MN برابر ولت است تا ترانزیستورهای TR_۱ و TR_۲ در کلاس قرار گیرند.

- توان خروجی ۲۲۵-۷۰۰mW

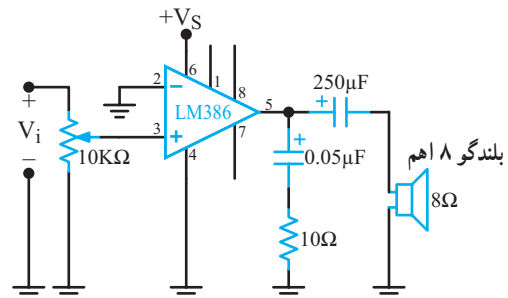
- بهره ولتاژ ۲۰-۲۰۰

- ولتاژ تغذیه ۴-۱۲V

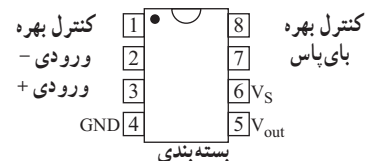
- مقاومت ورودی ۵۰kΩ

- پهنای باند ۳۰۰KHz

نقشه‌ی یک مدار ساده با استفاده از LM386 در شکل ۵-۴۰ نمایش داده شده است. آن چه شما باید انجام دهید، اضافه کردن یک کنترل کننده صوت به ورودی و یک بلندگو در خروجی است. برای جلوگیری از نوسان، ممکن است لازم باشد تا یک مدار RC نیز به ورودی بلندگو اضافه کنید.

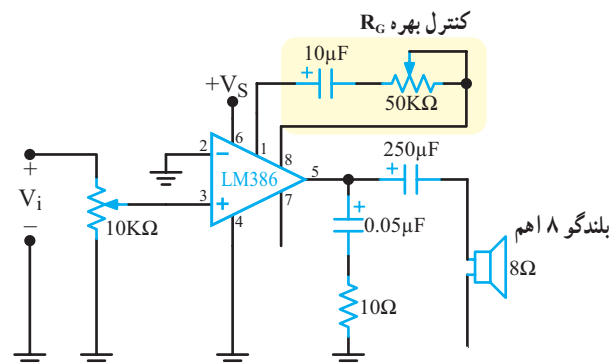


یک مدار بسیار ساده (بهره = ۲۰)



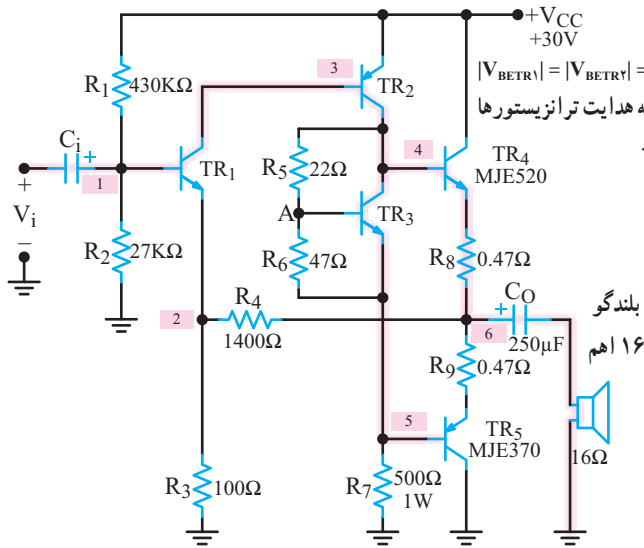
شکل ۵-۴۰- تقویت کننده صوتی با LM386 و بسته بندی آن

با اضافه کردن یک مدار RC بین پایه‌های شماره ۱ و ۸ می‌توان بهره را افزایش داد. شکل ۵-۴۱ چگونه تنظیم بهره را با استفاده از مقاومت متغیر R_G نشان می‌دهد. با تغییر این پتانسیومتر بهره ماکزیمم به ۲۰۰ می‌رسد.



شکل ۵-۴۱- تقویت کننده قدرت با بهره قابل تغییر

۵-۱۲-۱۰- هنگام استفاده از تراشه LM۳۸۶، به کدام مشخصات آن باید توجه کرد؟
 ۵-۱۲-۱۱- در شکل ۵-۴۵ اگر تمام ترانزیستورها از جنس سیلیسیم باشند، ولتاژ DC نقاط ۱ تا ۶ را که در داخل مستطیل نشان داده شده است را محاسبه کنید.

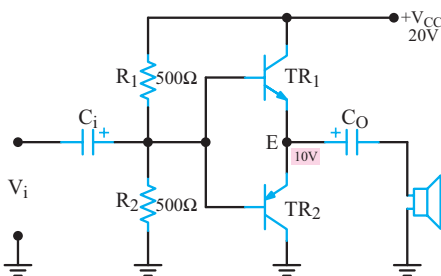


شکل ۵-۴۵

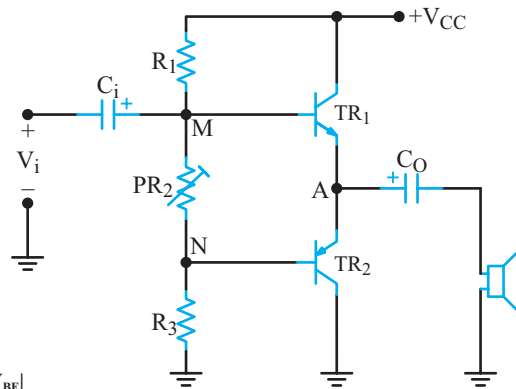
۵-۱۲-۱۲- یک ترانزیستور قدرت سیلیسیومی به خنک کننده‌ای با مقاومت گرمایی $\theta_{SA} = 1/5^\circ C/W$ متصل شده است. توان ترانزیستور در ۲۵ درجه برابر $15^\circ W$ و $\theta_{JC} = 0.5^\circ C/W$ و حداکثر توانی که این ترانزیستور می‌تواند تلف کند، چه قدر است؟ دمای محیط را $4^\circ C$ و حداکثر دما را $T_{Jmax} = 200^\circ C$ در نظر بگیرید.

۵-۱۲-۱۳- عدد شایستگی را تعریف کنید.

۵-۱۲-۱۴- در شکل ۵-۴۶ اگر ورودی یک سیگنال، سینوسی با دامنه ۲ ولت باشد، سیگنال خروجی را رسم کنید و



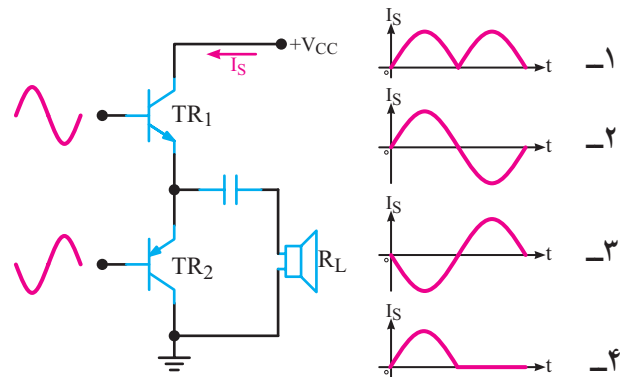
شکل ۵-۴۶



شکل ۵-۴۳

چهارگزینه‌ای

۵-۱۲-۵- در مدار شکل ۵-۴۴ شکل جریان I_S کدام است؟



شکل ۵-۴۴

۵-۱۲-۶- بازده تقویت کننده در کدام کلاس بیش تر است؟

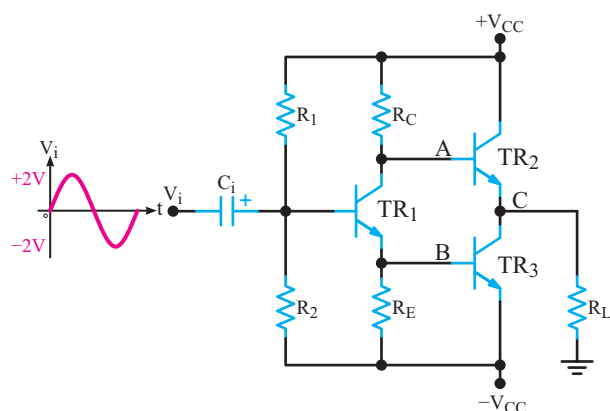
- ۱- A
- ۲- B
- ۳- AB
- ۴- C

تشریحی و محاسباتی

۵-۱۲-۷- در شکل ۵-۴۵ ترانزیستور TR_3 چه عملی انجام می‌دهد؟ شرح دهید.

۵-۱۲-۸- در شکل ۵-۴۵ اگر در حالت DC هدایت ترانزیستور TR_3 نسبت به TR_5 افزایش یابد، چگونه از افزایش آن جلوگیری می‌کنند؟ شرح دهید.

۵-۱۲-۹- چگونه می‌توان بازده یک تقویت کننده را افزایش داد؟



شکل ۵-۴۷

دامنه آن را تعیین کنید. $|V_{BE}| = 0.6V$

۵-۱۲-۱۵- در مدار شکل ۵-۴۷ با توجه به سیگنال ورودی، شکل موج ولتاژ نقاط A، B و C را با حفظ رابطه زمانی در مقایسه با ورودی رسم کنید و مقدار تقریبی دامنه هریک را مشخص کنید. ($R_C = R_E$) است و هنگام رسم شکل موج‌ها از مقادیر DC صرف‌نظر کنید.)